

龙芯 2K1500 全国产化 COM-E 模块规格书

型号:

版本: V1.0

1 产品简介

1.1 产品概述

本模块为基于龙芯 2K1500 处理器研制的 SOC 单芯片解决方案,参考 PICMG COM Express 规范以及 COM Express Type10 的 pin 脚定义,尺寸为 Mini Module(84mmx55mm)。模块采用 2K1500 处理器,双核最高主频 1.1GHz(TDP),标配板载 2GB DDR3 内存颗粒(可选 4GB),板载 8GB EMMC(最大可支持 128GB),模块采用全国产化元器件设计。

模块 COM-E 接口支持 2 个千兆网口(其中 Gbe1 可选 1 路 RGMII); 4 路 PCI-E2.0 x 1(可选 1 路 PCI-E2.0x4), 1 路 PCI-E2.0x4(可选 2 路 PCI-E2.0x1, 其中 1 路支持 PCIe EP mode); 1 路 SATA3.0, 6 路 CAN 端口, 12 路 TTL 串口(其中 8 路串口与 LIO 接口复用), 4 路 USB 2.0 端口, 1 路 USB2.0_OTG, 22 路 GPIO 和 2 路独立的 SPI(其中一路支持两个片选); 模块典型功耗 5W。

本产品采用全表贴化设计,具有稳定、安全、可靠、实用性强等特点,可广泛应用于国防、政府、科研、医疗、数控、通讯、交通等领域。

1.2 产品特点

- COM-Express Mini 模块, 尺寸 84*55mm;
- 处理器: 龙芯 2K1500 双核处理器, 最高主频 1.1GHz;
- 内存: 板载 2GB DDR3 工业级国产内存颗粒, 可选 4GB;
- 存储: 板载 8GB EMMC, 可选最大 128GB;
- 网络: 板载 2 路千兆网络接口, 其中网口 Gbe1 可选 1 路 RGMII;
- PCI-E: 4 路 PCI-E2.0 x 1(可选 1 路 PCI-E2.0x4), 1 路 PCI-E2.0x4(可选 2 路 PCI-E2.0x1, 其中 1 路支持 PCIe EP mode);
- SATA: 1 路 SATA3.0 接口, 支持 6Gbps 传输;
- USB: 4 个 USB2.0 接口, 1 路 USB2.0_OTG;
- 2 路独立的 SPI, 其中一路支持两个片选, 共支持 3 路 SPI, 3 路 I2C;
- 6 路 CAN2.0 接口;
- 4 个 GPI 接口, 4 个 GPO 接口, 14 个 GPIO;
- 12V 或者 5V 供电, 支持宽压 4.5V~16V 供电, 来电自启动;
- 国产化: 元器件 100%国产化。

1.3 产品规格

表 1- 1 产品规格表

项目	描述	
处理器/芯片组	CPU	Loongson 2K1500
	核数	2 核
	主频	1.1GHz (TDP, 以原厂最终发布为准)
内存	类型	板载 DDR3
	容量	标配 2GB, 可选 4GB
存储	FLASH	板载 SPI NOR FLASH, 容量 16MB
	EMMC	标配 8GB, 最大可选 128GB
扩展接口	USB	4 路 USB 2.0 HOST, 1 路 USB2.0_OTG
	SATA	1 路 SATA3.0 接口
	PCIE	默认 1 路 PCI-E2.0 x4(PCIE0)和 4 路 PCI-E2.0 x1(PCIE1); 可选配置为 6 路 PCI-E2.0 x1 或者 2 路 PCI-E2.0x4; PCIE1 可选配置为 EP Mode;
	RGMII	2路千兆网络接口, 其中Gbe1可选1路RGMII;
	串口/ Local Bus 接口	默认 12 路 TTL 串口, 1 路为调试串口; 其中 8 路串口可选 Local Bus 总线复用, 支持 FPGA 扩展
	I ² C	支持 3 路独立 I2C
	SPI	2 路独立 SPI, 其中 1 路支持 2 个片选, 可接 3 个外设
	CAN	6 路 CAN2.0
	SDIO	1 路 SDIO,默认为 4 路 GPI, 2 路 GPO
	RTC	支持外置 RTC
	GPIO	标配 22 个 GPIO (含 SDIO 引脚复用 GPIO)
	电源	上电模式
输入电压		典型 DC12V 或者 DC5V, 支持输入范围 4.5V~16V
功耗		5W (典型功耗)
物理参数	尺寸 (W×D)	84mm×55mm (模块)

环境适应性	宽温级	工作温度: -20℃~60℃, 5~95% RH, 不凝结
		存储温度: -40℃~75℃, 5~95% RH, 不凝结
	工业级	工作温度: -40℃~70℃, 5~95% RH, 不凝结
		存储温度: -55℃~80℃, 5~95% RH, 不凝结

2 产品功能框架

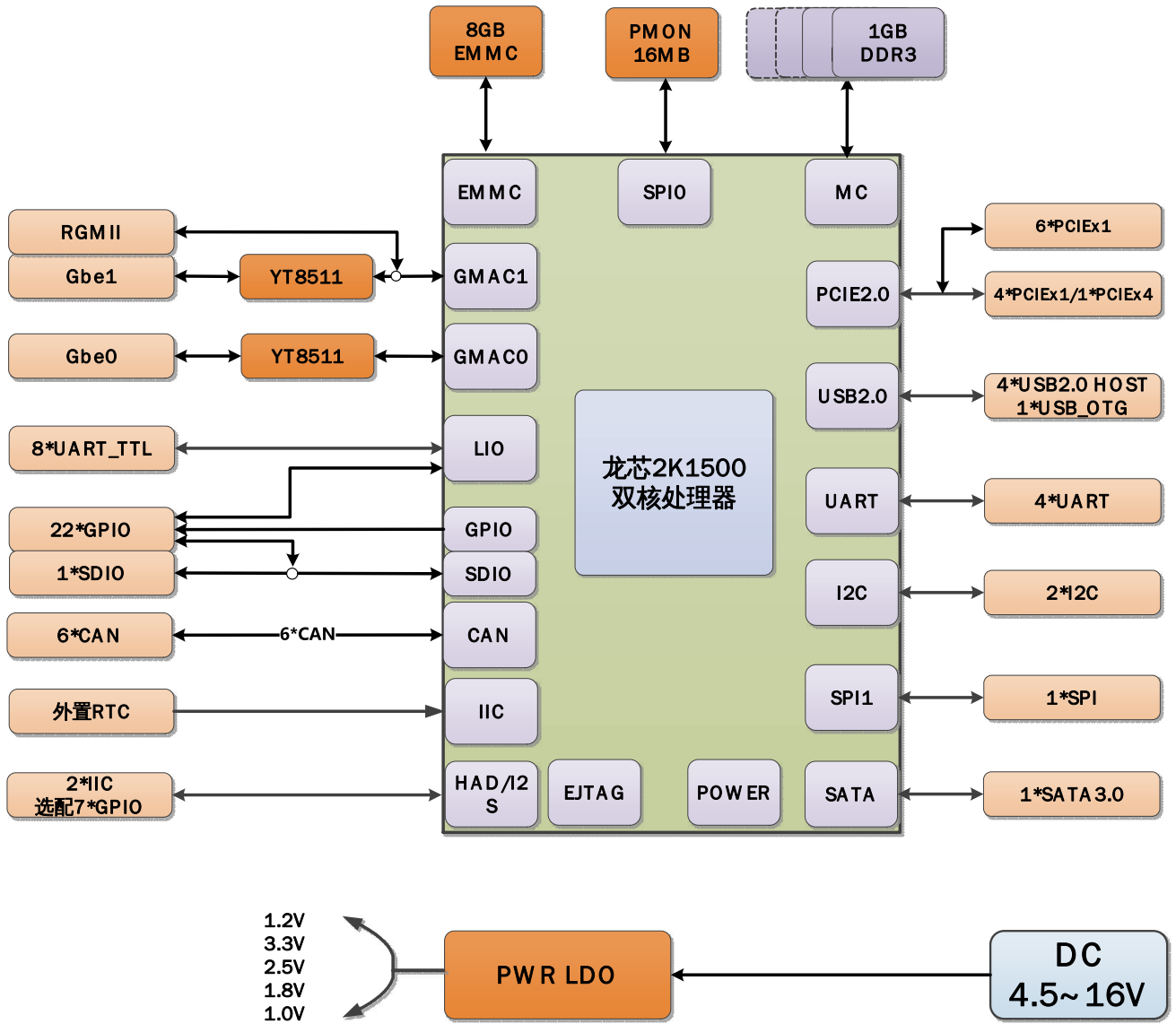


图 2- 1 模块功能框图

3 产品结构

3.1 产品外观视图

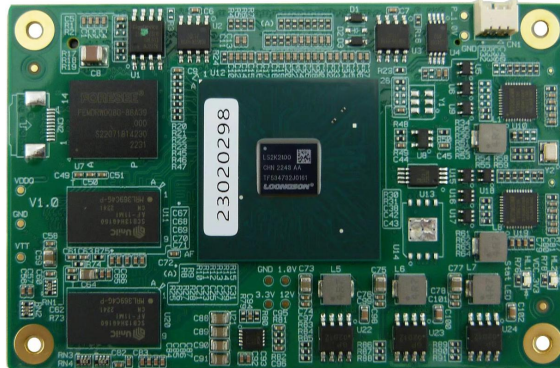


图 3- 1 模块正面视图

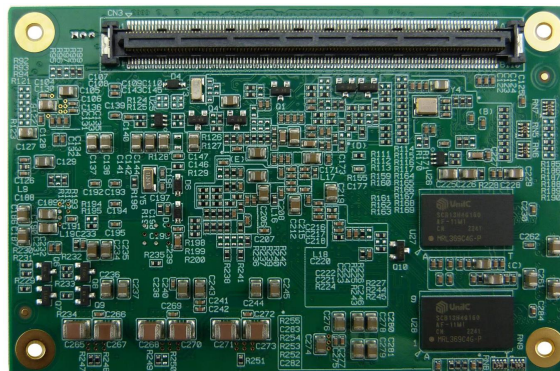
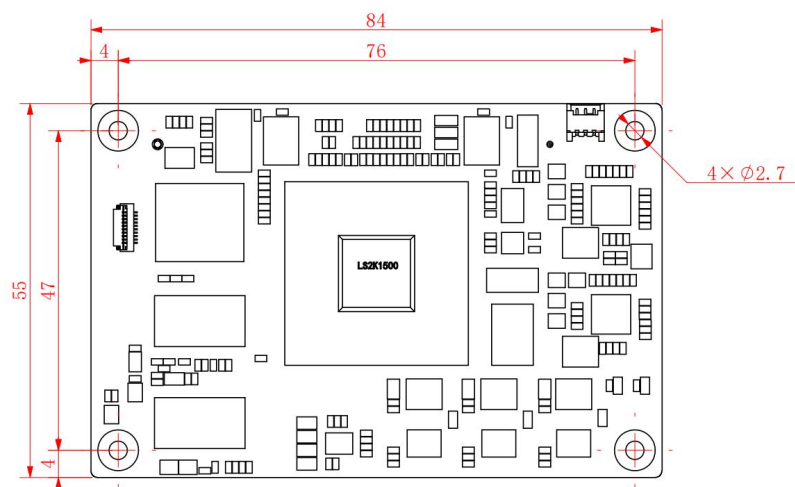
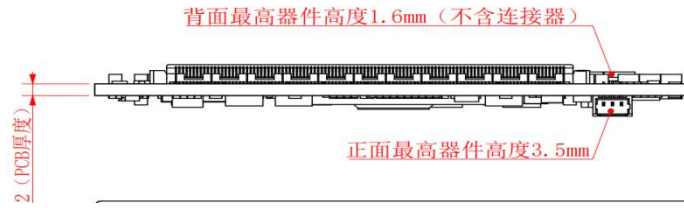


图 3- 2 模块背面视图

3.2 产品尺寸图





4 模块接口定义

模块接口采用国产化NGT连接器，板间高度5mm；

模块端型号：NGT A21-1220-0601-01C；底板端型号：NGT A21-2220-0601-01C。

COM-E接口PIN脚定义如下表：

序号	ROWA	ROWB
1	GND (FIXED)	GND (FIXED)
2	GBE0_P3-	GBE0_LED_ACT#
3	GBE0_P3+	GMAC1_TXD0/ GBE1_P3_N
4	GBE0_LED_100#	GMAC1_TXD1/ GBE1_P3_P
5	GBE0_LED_1G#	GMAC1_TXD2/ GBE1_LED_100#
6	GBE0_P2-	GMAC1_TXD3/ GBE1_LED_1G#
7	GBE0_P2+	GMAC1_RXD0/ GBE1_P2_N
8	GBE0_LINK#	GMAC1_RXD1/ GBE1_P2_P
9	GBE0_P1-	GMAC1_RXD2/ GBE1_P1_N
10	GBE0_P1+	GMAC1_RXD3/ GBE1_P1_P
11	GND (FIXED)	GND (FIXED)
12	GBE0_P0-	LS2K_USB_OC0
13	GBE0_P0+	LS2K_IIC1_SCL
14	LS2K_SPI3_SCK	LS2K_IIC1_SDA
15	LIO_A5/GPIO26	LS2K_GPIO31
16	SATA0_TX+	LIO_ADLOCK/UART1_TXD8/GPIO2
17	SATA0_TX-	LIO_AD2/UART1_RXD8/GPIO5
18	LIO_A6/GPIO27	LIO_A4/GPIO25
19	SATA0_RX+	CAN3_TX
20	SATA0_RX-	CAN3_RX
21	GND (FIXED)	GND (FIXED)
22	CAN0_TX	LS2K_RXD3
23	CAN0_RX	LS2K_TXD3
24	LIO_RDY/GPIO29	MAIN_PWROK
25	CAN1_TX	GMAC1_MDCK/ GBE1_P0_N
26	CAN1_RX	GMAC1_MDIO/ GBE1_P0_P

序号	ROWA	ROWB
27	LIO_A2/GPIO23	WDT
28	ATA_ACT#	LIO_A3/GPIO24
29	CAN4_TX	CAN2_TX
30	CAN4_RX	CAN2_RX
31	GND (FIXED)	GND (FIXED)
32	CAN5_TX	SPKR
33	CAN5_RX	LS2K_IIC0_SCL
34	LS2K_PWM1/GPIO21	LS2K_IIC0_SDA
35	GBE1_LED_ACT#	LIO_WRN/GPIO17
36	GMAC1_RXCTL	GMAC1_TXCLK
37	GMAC1_TXCTL	GMAC1_RXCLK
38	LS2K_TXD0_DEBUG	LS2K_RXD0_DEBUG
39	PCIE1_TXN3	PCIE1_RXN3
40	PCIE1_TXP3	PCIE1_RXP3
41	GND (FIXED)	GND (FIXED)
42	LS2K_USB_DM2	LS2K_USB_DM3
43	LS2K_USB_DP2	LS2K_USB_DP3
44	USB_2_3_OC#	USB_0_1_OC#
45	LS2K_USB_DM4	LS2K_USB_DM1
46	LS2K_USB_DP4	LS2K_USB_DP1
47	VCC_RTC	LS2K_PCIE1_RSTn
48	LS2K_PCIE0_RSTn	LIO_CSN/GPIO28
49	LS2K_USB_DM0(OTG)	SYS_RESET#
50	LS2K_USB_DP0(OTG)	CB_RESET#
51	GND (FIXED)	GND (FIXED)
52	PCIE1_TXP1	PCIE1_RXP1
53	PCIE1_TXN1	PCIE1_RXN1
54	SDIO_D0/ GPIO	SDIO_CMD/GPO1
55	PCIE1_TX0+	PCIE1_RXP0
56	PCIE1_TX0-	PCIE1_RXN0
57	GND	GPO2
58	PCIE0_TX3+	PCIE0_RXP3
59	PCIE0_TX3-	PCIE0_RXN3
60	GND (FIXED)	GND (FIXED)
61	PCIE0_TX2+	PCIE0_RXP2
62	PCIE0_TX2-	PCIE0_RXN2

序号	ROWA	ROWB
63	SDIO_D1/ GPI1	GPO3
64	PCIE0_TX1+	PCIE0_RXP1
65	PCIE0_TX1-	PCIE0_RXN1
66	GND	LS2K_SPI3_SDI
67	SDIO_D2 /GPI2	LS2K_SPI3_SDO
68	PCIE0_TX0+	PCIE0_RXP0
69	PCIE0_TX0-	PCIE0_RXN0
70	GND (FIXED)	GND (FIXED)
71	PCIE1_CK_REF1+	LIO_DEN/UART1_TXD1/GPIO0
72	PCIE1_CK_REF1-	LIO_DIR/UART1_RXD1/GPIO1
73	LS2K_GPIO0 (支持沿, 高电平触发及独立中断)	PCIE0_CK_REF2+
74	LS2K_GPIO1 (支持沿, 高电平触发及独立中断)	PCIE0_CK_REF2-
75	LS2K_GPIO2 (支持沿, 高电平触发及独立中断)	LIO_AD0/UART1_TXD6/GPIO3
76	LS2K_SPI3_CSN0	LIO_AD3/UART1_RXD6/GPIO6
77	LIO_AD10/GPIO18	PCIE0_CK_REF3+
78	LIO_AD14/GPIO19	PCIE0_CK_REF3-
79	LIO_AD15/GPIO20	LIO_A0/GPIO21
80	GND (FIXED)	GND (FIXED)
81	PCIE1_CK_REF0+	PCIE0_CK_REF1+
82	PCIE1_CK_REF0-	PCIE0_CK_REF1-
83	LS2K_IIC2_SCL	LIO_A1/GPIO22
84	LS2K_IIC2_SDA	VCC_USB0_5V_OTGPWR
85	SDIO_D3/ GPI3	VCC_USB0_5V_OTGPWR
86	LIO_AD1/UART1_TXD7/GPIO4	VCC_USB0_5V_OTGPWR
87	LIO_AD4/UART1_RXD7/GPIO7	VCC_USB0_5V_OTGPWR
88	PCIE0_CLK_REF0+	LIO_AD8/UART2_TXD9/GPIO11
89	PCIE0_CLK_REF0-	LIO_AD12/UART2_RXD9/GPIO14
90	GND (FIXED)	GND (FIXED)
91	SPI_POWER	PCIE1_RX2+
92	SPI2_SDI	PCIE1_RX2-
93	SDIO_CLK/ GPO0	PCIE1_TX2+
94	SPI2_CLK	PCIE1_TX2-
95	SPI2_SDO	LIO_AD5/UART2_TXD2/GPIO8

序号	ROWA	ROWB
96	LS2K_USB0_ID	LIO_AD6/UART2_RXD2/GPIO9
97	LS2K_SPI2_CSN1	LS2K_SPI2_CSN2
98	SER0_TX	LIO_AD9/UART2_TXD10/GPIO12
99	SER0_RX	LIO_AD13/UART2_RXD10/GPIO15
100	GND (FIXED)	GND (FIXED)
101	SER1_TX	LS2K_PWM0/GPIO20
102	SER1_RX	LIO_AD11/UART2_RXD11/GPIO13
103	LIO_AD7/UART2_TXD11/GPIO10	LIO_RDN/GPIO16
104	VCC_12V	VCC_12V
105	VCC_12V	VCC_12V
106	VCC_12V	VCC_12V
107	VCC_12V	VCC_12V
108	VCC_12V	VCC_12V
109	VCC_12V	VCC_12V
110	GND (FIXED)	GND (FIXED)