

HC32F420 系列

32 位 ARM[®] Cortex[®]-M4 微控制器

数据手册

Rev1.0 2023 年 03 月

产品特性

- 84MHz Cortex-M4 32 位 CPU 平台
- 128K 字节 FLASH 存储器，具有擦写保护功能
- 24K 字节 RAM 存储器
- 6 通道 DMAC
- 多达 52 个通用 I/O 管脚
- 时钟、晶振
 - 外部高速晶振 8MHz~32MHz
 - 内部高速时钟 22MHz~24MHz
 - 内部低速时钟 38.4KHz 与 32.768KHz 可配置
 - PLL 时钟 最高 84MHz
 - 硬件支持时钟实时校准和相互监控
- 定时器/计数器
 - 3 个复合定时器
 - 9 个基本定时器： BTIM0~8
 - 3 个通用定时器： GTIM0~2
 - 1 个高性能 3 通道互补输出 16 位定时器/计数器
 - 1 个高性能 1 通道互补输出 16 位定时器/计数器
 - 1 个独立 IWDG，内建专用 10KHz 振荡器提供 IWDG 计数
 - 1 个窗口 WWDT
 - 1 个 CTRIM 时钟校准，可以作为基本定时器使用
- 通讯接口
 - 4 路 USART 标准通讯接口
 - 2 路 SPI 标准通讯接口
 - 2 路 I2C 标准通讯接口
- 硬件 CRC-16/32 模块
- 全球唯一 6 字节 ID 号
- 集成 2 个 12 位 1Msps 采样的高速高精度 SARADC，多达 16 路通道，内部集成温度传感器
- 集成 64 阶电压可编程基准输入的 2 路电压比较器
- 集成低电压检测器 LVD，可配置 16 阶比较电平，可监控端口电压以及电源电压
- SWD 调试解决方案，提供全功能调试器
- 工作条件：-40~105°C，2.0~5.5V
- 封装形式：LQFP64/48，QFN48/32

支持型号：

HC32F420FAUB-QFN32TR	HC32F420JAUB-QFN48TR
HC32F420JATB-LQ48	HC32F420KATB-LQFP64

声 明

- ★ 小华半导体有限公司（以下简称：“XHSC”）保留随时更改、更正、增强、修改小华半导体产品和/或本档的权利，恕不另行通知。用户可在下单前获取最新相关信息。XHSC 产品依据购销基本合同中载明的销售条款和条件进行销售。
- ★ 客户应针对您的应用选择合适的 XHSC 产品，并设计、验证和测试您的应用，以确保您的应用满足相应标准以及任何安全、安保或其它要求。客户应对此独自承担全部责任。
- ★ XHSC 在此确认未以明示或暗示方式授予任何知识产权许可。
- ★ XHSC 产品的转售，若其条款与此处规定不同，XHSC 对此类产品的任何保修承诺无效。
- ★ 任何带有“®”或“™”标识的图形或字样是 XHSC 的商标。所有其他在 XHSC 产品上显示的产品或服务名称均为其各自所有者的财产。
- ★ 本通知中的信息取代并替换先前版本中的信息。

©2023 小华半导体有限公司 保留所有权利

目 录

产品特性.....	2
声 明.....	3
目 录.....	4
表索引.....	7
图索引.....	9
1 简介 (Overview)	10
2 产品阵容	11
2.1 产品名称	11
2.2 产品功能	12
3 功能模块	13
3.1 功能框图	13
3.2 32 位 CORTEX M4 内核.....	14
3.3 128K Byte FLASH 控制器	14
3.4 24K Byte RAM 控制器	14
3.5 时钟系统	14
3.6 工作模式	14
3.7 通用 IO 端口	15
3.8 中断控制器.....	15
3.9 复位控制器.....	15
3.10 DMA 控制器	15
3.11 定时器/计数器.....	16
3.12 时钟校准器 CTRIM.....	16
3.13 看门狗.....	17
3.14 通用同步异步收发器 USART	17
3.15 同步串行接口 SPI	17
3.16 I2C 总线	17
3.17 唯一识别号 UID	17
3.18 CRC16/32 硬件循环冗余校验码	17
3.19 12 Bit SARADC.....	18
3.20 电压比较器 VC	18
3.21 低电压检测器 LVD	18
3.22 嵌入式调试系统.....	18
3.23 在线编程模式	19

3.24	高安全性	19
4	引脚配置及功能 (Pinouts)	20
4.1	引脚配置图	20
4.2	引脚功能表	24
4.3	模块信号说明	27
5	典型应用电路图	29
6	电气特性	30
6.1	测试条件	30
6.1.1	最小和最大数值	30
6.1.2	典型数值	30
6.1.3	供电方案	31
6.2	绝对最大额定值	32
6.3	工作条件	33
6.3.1	通用工作条件	33
6.3.2	上电和掉电时的工作条件	33
6.3.3	内嵌复位和 LVD 模块特性	34
6.3.4	内置的参考电压	35
6.3.5	供电电流特性	36
6.3.6	从低功耗模式唤醒的时间	40
6.3.7	外部时钟源特性	40
6.3.8	内部时钟源特性	43
6.3.9	PLL 特性	43
6.3.10	存储器特性	44
6.3.11	EFT 特性	44
6.3.12	绝对最大值(电气敏感性)	44
6.3.13	I/O 端口特性	45
6.3.14	TIM 定时器特性	47
6.3.15	通信接口	48
6.3.16	NRESET 引脚特性	51
6.3.17	12Bit ADC 特性	52
6.3.18	VC 特性	54
7	封装信息	55
7.1	封装尺寸	55
7.2	焊盘示意图	59
7.3	丝印说明	63

7.4 封装热阻系数	64
8 订购信息	65
版本修订记录	66

表索引

表 2-1	产品功能.....	12
表 3-1	内核说明.....	14
表 3-2	中断来源.....	15
表 3-3	定时器特性	16
表 4-1	引脚功能说明.....	24
表 4-2	模块信号说明.....	27
表 6-1	电压特性.....	32
表 6-2	电流特性.....	32
表 6-3	温度特性.....	32
表 6-4	通用工作条件.....	33
表 6-5	上电和掉电的工作条件.....	33
表 6-6	POR/PDR.....	34
表 6-7	LVD 模块特性.....	35
表 6-8	内置的参考电压	35
表 6-9	工作电流特性.....	36
表 6-10	从低功耗模式唤醒的时间	40
表 6-11	外部输入高速时钟.....	40
表 6-12	高速外部时钟 XTH	41
表 6-13	内部 RCH 振荡器.....	43
表 6-14	内部 RCL 振荡器	43
表 6-15	PLL 特性	43
表 6-16	存储器特性	44
表 6-17	EFT 特性.....	44
表 6-18	绝对最大值	44
表 6-19	端口输出特性.....	45
表 6-20	端口输入特性.....	45
表 6-21	端口外部输入采样要求.....	46
表 6-22	端口漏电特性.....	46
表 6-23	高级定时器 (ATIM) 特性.....	47
表 6-24	复合定时器 (CTIM) 特性	47
表 6-25	WDT 特性	47
表 6-26	I2C 接口特性.....	48
表 6-27	SPI 接口特性.....	49

表 6-28	RESET 引脚特性.....	51
表 6-29	12Bit ADC 特性.....	52
表 6-30	ADC 时钟频率FADCCLK和 PCLK 频率分频比关系.....	53
表 6-31	采样时间tsa和 ADC 时钟频率FADCCLK的关系.....	53
表 6-32	ADC 最高时钟频率FADCCLK和外部电阻RAIN的关系 (M=9, 采样误差 0.5LSB 的条件下) ...	54
表 6-33	VC 特性	54
表 7-1	各封装热阻系数表.....	64
表 8-1	订购信息.....	65

图索引

图 2-1	产品名称.....	11
图 3-1	功能框图.....	13
图 4-1	LQFP64 引脚配置图	20
图 4-2	LQFP48 引脚配置图	21
图 4-3	QFN48 引脚配置图.....	22
图 4-4	QFN32 引脚配置图.....	23
图 5-1	典型应用电路图	29
图 6-1	供电方案.....	31
图 6-2	POR/PDR 示意图	34
图 6-3	外部时钟示意图	42
图 6-4	I2C 接口时序.....	48
图 6-5	SPI 时序图 (主机模式)	49
图 6-6	SPI 时序图 (从机模式 CPHA=0)	50
图 6-7	SPI 时序图 (从机模式 CPHA=1)	50
图 6-8	ADC 典型应用	53
图 7-1	LQFP64 焊盘示意图	59
图 7-2	LQFP48 焊盘示意图	60
图 7-3	QFN48 焊盘示意图.....	61
图 7-4	QFN32 焊盘示意图.....	62
图 7-5	LQFP64/LQFP48/QFN48 封装丝印说明	63
图 7-6	QFN32 封装丝印说明	63

1 简介 (Overview)

HC32F420 系列是一款采用高性能 ARM® Cortex®-M4 内核的 32 位微控制器，工作电压范围为 2.0 ~ 5.5V、工作温度范围为-40 ~ 105°C，具备丰富的外设配置和多种工作模式以适用不同的应用场景。

本产品提供多种封装形式，各封装形式下外设配置不同。

典型应用

- 物联网应用、智能家居
- 智能仪表、智能交通、医疗设备、手持设备
- 电机应用、变频控制
- 报警系统、打印机、扫描仪等工业应用

2 产品阵容

2.1 产品名称

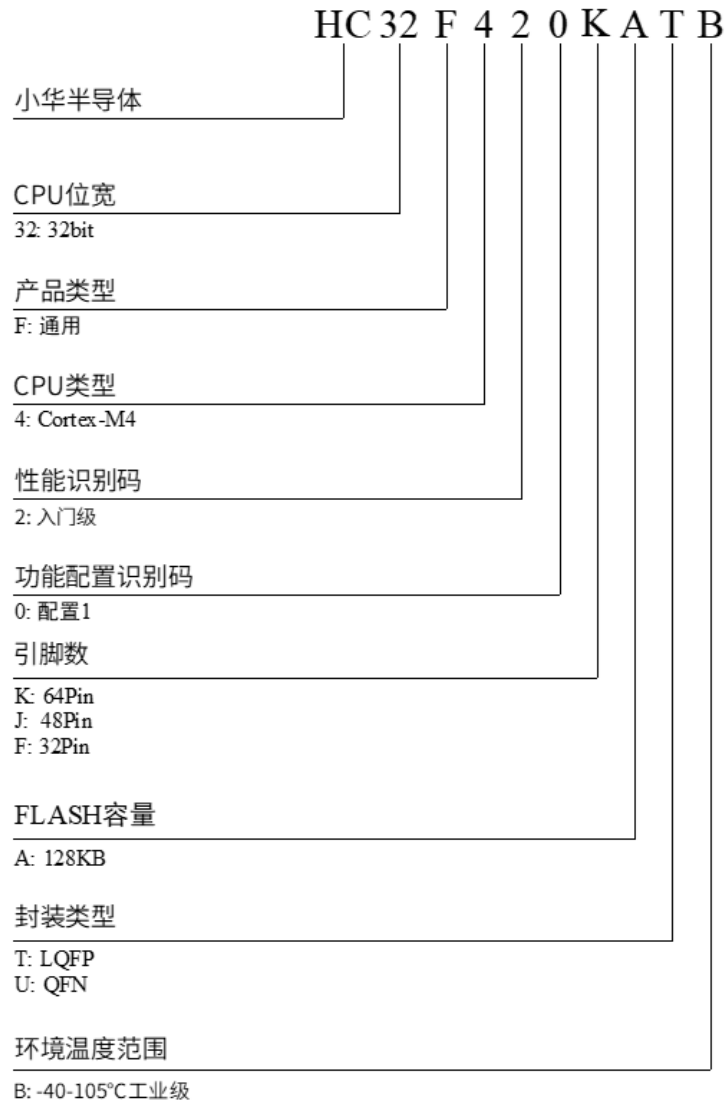


图 2-1 产品名称

2.2 产品功能

表 2-1 产品功能

功能		产品型号			
		HC32F420FAUB	HC32F420JAUB	HC32F420JATB	HC32F420KATB
引脚数		32	48	48	64
GPIO数		27	38	38	52
封装		QFN	QFN	LQFP	LQFP
温度范围		-40 ~ 105°C			
电源电压范围		2.0 ~ 5.5V			
Memory	Flash	128KB			
	SRAM	24KB			
DMAC		6			
端口中断		27	38	38	52
Communcati on Interfaces	USART	4			
	SPI	2			
	I2C	2			
Timers	复合定时器	CTIM0/1/2			
	高级定时器	ATIM0/3			
	IWDT	1			
	WWDT	1			
Analog	12bit ADC	2 10 channels	2 10 channels	2 10 channels	2 16 channels
	VC	2			
	OTS	√			
时钟源	RCH	22 ~ 24MHz			
	RCL	32.768/38.4KHz			
	XTH	8 ~ 32MHz			
	PLL	15 ~ 84MHz			
唯一识别码(UID)		√			
低电压检测器(LVD)		√			
调试接口		SWD			

3 功能模块

3.1 功能框图

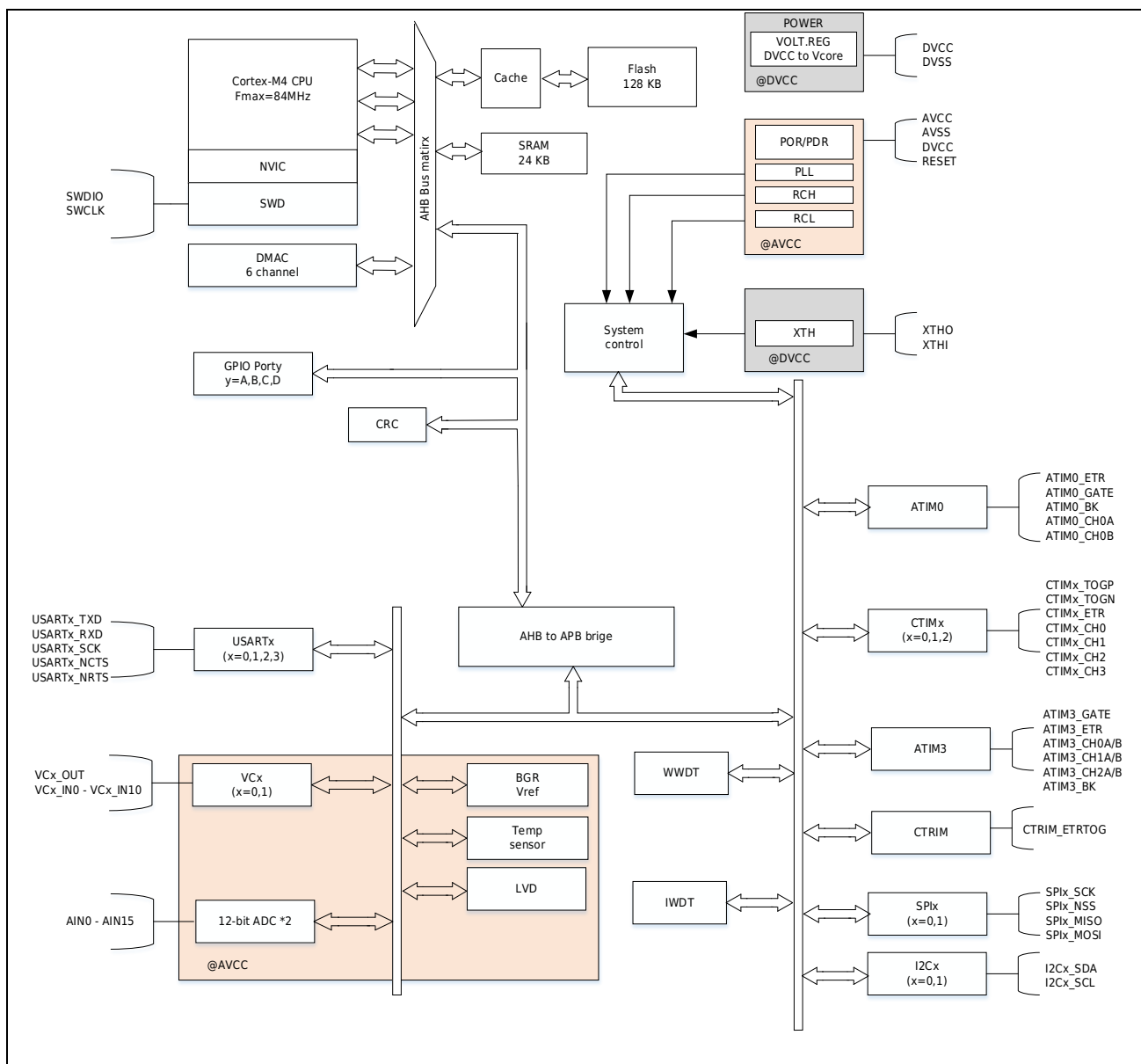


图 3-1 功能框图

3.2 32 位 CORTEX M4 内核

ARM® Cortex®-M4 处理器包含了一颗 32 位 RISC 处理器。

表 3-1 内核说明

分类	说明
Architecture	Armv7E-M Harvard
ISA Support	Thumb/Thumb-2
Pipeline	3-stage + branch speculation
DSP Extensions	Single cycle 16/32-bit MAC Single cycle dual 16-bit MAC 8/16-bit SIMD arithmetic Hardware Divide (2-12 Cycles)
Interrupts	Non-maskable Interrupt (NMI+ 1 to 240 physical interrupts)
Interrupt Priority Levels	8 to 256 priority levels
Wake-up Interrupt Controller	Up to 240 Wake-up Interrupts
Sleep Modes	Integrated WFI and WFE Instructions and Sleep On Exit capability. Sleep & Deep Sleep Signals. Optional Retention Mode with Arm Power Management Kit
Bit Manipulation	Integrated Instructions & Bit Banding
Debug	Optional JTAG and Serial Wire Debug ports. Up to 8 Breakpoints and 4 Watchpoints.

3.3 128K Byte FLASH 控制器

内建全集成 FLASH 控制器，无需外部高压输入，由全内置电路产生高压来编程。支持 ISP、IAP、ICP 功能。

3.4 24K Byte RAM 控制器

支持字节（8 位）、半字（16 位）、字（32 位）三种读写操作，零等待周期。

在深度休眠模式下，RAM 数据会被保留。

3.5 时钟系统

支持不同时钟源分频和切换。

可单独启动或禁用外设时钟。

3.6 工作模式

- 运行模式（Active Mode）：CPU 运行，周边功能模块运行。
- 休眠模式（Sleep Mode）：CPU 停止运行，周边功能模块运行。
- 深度休眠模式（Deep sleep Mode）：CPU 停止运行，高速时钟停止，低功耗功能模块运行。

3.7 通用 IO 端口

最多可提供 52 个 GPIO 端口，其中部分 GPIO 与模拟端口复用。

- 支持边沿触发中断和电平触发中断，可从各种超低功耗模式下把 MCU 唤醒到工作模式。
- 支持位置位，位清零，位置位清零操作。
- 支持推挽输出、开漏输出。
- 内置上拉电阻、下拉电阻，带有施密特触发器输入滤波功能。
- 输出驱动能力可配置。

3.8 中断控制器

ARM® Cortex®-M4 处理器内置了嵌套向量中断控制器(NVIC)，本产品中最多支持 64 个中断请求 (IRQ) 输入；有八个中断优先级，可处理复杂逻辑，能够进行实时控制和中断处理。

3.9 复位控制器

本产品具有 7 个复位信号来源，每个复位信号可以让 CPU 重新运行，绝大多数寄存器会被重新复位，程序计数器 PC 会指向起始地址。

表 3-2 中断来源

序号	中断来源
1	上电掉电复位POR PDR
2	外部Reset Pin复位
3	IWDT复位
4	WWDT复位
5	Cortex-M4 LOCKUP硬件复位
6	Cortex-M4 SYSRESETREQ软件复位
7	LVD复位

3.10 DMA 控制器

DMAC（直接内存访问控制器）功能块可以不通过 CPU 高速传输数据。使用 DMAC 能提高系统性能。

- DMAC 配有独立的总线，所以即便是在使用 CPU 总线的同时，DMAC 也可进行传输操作。
- 由 6 条通道组成，能执行 6 种相互独立的 DMA 传输。
- 可设置传输目标地址、传输源地址、传输数据大小、传输请求源以及传输模式，并能控制各通道的传输操作启动、传输的强行终止。
- 支持多种硬件触发源触发 DMA 传输。
- 遵从系统总线(AHB)，支持 32 位地址空间(4GB)。

3.11 定时器/计数器

表 3-3 定时器特性

类型	名称	位宽	预除频	计数方向	PWM	捕获	互补输出
高级定时器	ATIM0	16/32	1/2/4/8/16 32/64/256	上计数/ 下计数/ 上下计数	2	2	1
	ATIM3	16/32	1/2/4/8/16/ 32/64/256	上计数/ 下计数/ 上下计数	6	6	3
复合定时器	CTIM0/1/2	16	1~32768	上计数	4	4	无

每个单元的复合定时器 CTIM 可以配置为支持 4 路比较捕获功能的通用定时器，也可以配置成 3 个基本定时器。

高级定时器包含两个定时器 ATIM0 和 ATIM3，其特性如下：

- PWM 独立输出，互补输出
- 捕获输入
- 死区控制
- 刹车控制
- 边沿对齐、对称中心对齐与非对称中心对齐 PWM 输出
- 正交编码计数功能
- 单脉冲模式
- 外部计数功能

ATIM0 是同步定时/计数器，可以作为 16 位自动重载功能的定时/计数器，也可以作为 32 位无重载功能的定时/计数器。ATIM0 具有 2 路捕获比较功能，可以产生 2 路 PWM 独立输出或 1 组 PWM 互补输出。具有死区控制功能。

ATIM3 是多通道的通用定时器，具有 ATIM0 的所有功能，可以产生 3 组 PWM 互补输出或 6 路 PWM 独立输出，最多 6 路输入捕获。具有死区控制功能。

3.12 时钟校准器 CTRIM

时钟校准定时器可以校准 RCH/RCL 时钟频率，开启 RCH 实时校准，并且系统存在精准参考时钟时，RCH 的全工作范围均可校准到 0.5% 的精度。

时钟校准定时器还可以作为一个通用定时器或者自动唤醒定时器来使用。

3.13 看门狗

IWDT 是一个可配置的 12 位定时器，在 MCU 异常的情况下提供复位；内建 10KHz 低速时钟输入作为计数器时钟。调试模式下，可选择暂停或继续运行；只有写入特定序列才能重启 IWDT。

WWDT 是一个 7 位定时器，当有外部干扰或不可预见的逻辑条件造成应用程序背离正常的运行序列时，WWDT 可监测到此类软件故障并产生中断或复位。

3.14 通用同步异步收发器 USART

本产品搭载 4 路通用同步异步收发器模块 (USART)。通用同步异步收发器模块 (USART) 能够灵活地与外部设备进行全双工数据交换；本 USART 支持通用异步串行通信接口 (UART)，时钟同步通信接口，智能卡接口 (ISO/IEC7816-3)、红外协议 (IrDA 和 38K 调制方式)、LIN 协议。支持硬件流控操作 (CTS/RTS 操作)，多处理器操作。模块内部的定时器配合支持 UART 接收发送超时功能、同步间隔段测量和自动波特率自动检测。

3.15 同步串行接口 SPI

本产品搭载 2 路同步串行接口，可用于 MCU 和外部器件之间进行同步串行通信，本模块支持全双工、单线半双工及单工通信。

- 可配置为主机或者从机，支持多机模式
- 主机模式最高通信速率为 24M bps
- 从机模式最高通信速率为 12M bps

3.16 I2C 总线

本产品搭载 2 路 I2C，采用串行同步时钟，可实现设备之间以不同的速率传输数据。

- 支持标准 (100Kbps) / 快速 (400Kbps) / 高速 (1Mbps) 三种工作速率
- 支持 7 位寻址功能

3.17 唯一识别号 UID

每颗芯片出厂前具备唯一的 6 字节设备标识号，包括 wafer lot 信息，以及芯片坐标信息等。UID 地址为：0x010014E0 - 0x010014E5。

3.18 CRC16/32 硬件循环冗余校验码

- CRC16 算法参考模型 CRC-16/X25，多项式为 0x1021。
- CRC32 算法参考模型 CRC-32，多项式为 0x04C11DB7。

3.19 12 Bit SARADC

本产品搭载 2 路 12 位逐次逼近型高精度模数转换器，单个 ADC 采样率达到 1Msps。

- 19 个输入通道，包括 16 路外部管脚输入、1 路内部温度传感器电压、1 路 AVCC/3、1 路内建 BGR 1.2V 电压
- 4 种参考源：AVCC 电压、ExRef 引脚、内置 1.5V 参考电压、内置 2.5V 参考电压
- 3 种转换模式：单次转换、顺序扫描连续转换、连续转换累加
- 内置电压跟随器，可测量高输出阻抗的信号
- 支持片内外设自动触发 ADC 转换，有效降低芯片功耗并提高转换的实时性

3.20 电压比较器 VC

本产品搭载 2 路 VC，用于比较两个输入模拟电压的大小，并根据比较结果输出高/低电平。

- 11 个可配置的正外部输入通道
- 11 个可配置的负外部输入通道
- 5 个内部负输入通道
 - 1 路内部温度传感器电压
 - 1 路 ADC 模块所配置的参考电压
 - 1 路内建 BGR 1.2V 电压
 - 1 路 64 阶电阻分压
 - 1 路内核电压

3.21 低电压检测器 LVD

对芯片电源电压或芯片管脚电压进行检测。

- 4 路监测源，AVCC、PC13、PB08、PB07
- 16 阶阈值电压
- 8 种触发条件，高电平、上升沿、下降沿组合
- 2 种触发结果，复位、中断
- 8 阶滤波配置，防止误触发
- 具备迟滞功能，强力抗干扰

3.22 嵌入式调试系统

本 MCU 的内核是 ARM® Cortex®-M4，该内核包含用于高级调试功能的硬件。

- 支持 SWD 调试接口
- 支持 Keil/ IAR 等调试开发软件

3.23 在线编程模式

本产品支持在线编程（ISP）。

- 使用 UART 接口
- UART 接口和 SWD 接口复用

3.24 高安全性

本产品内置 FLASH 支持 4 级读保护，当前保护等级可通过 FLASH_LOCKSTATE 寄存器读出。使用编程器对芯片进行编程时，可配置 FLASH 的读保护等级。

4 引脚配置及功能 (Pinouts)

4.1 引脚配置图

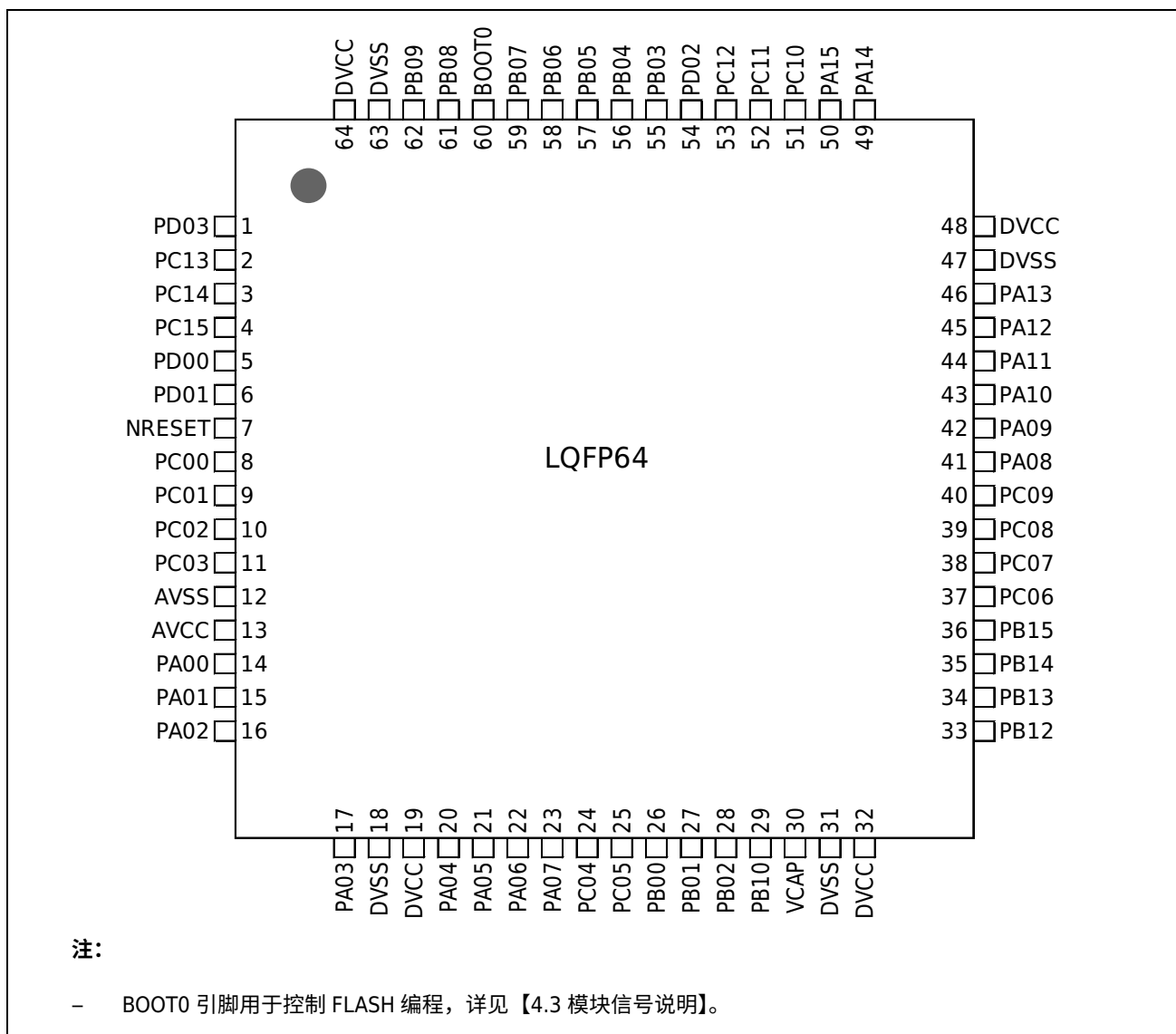


图 4-1 LQFP64 引脚配置图

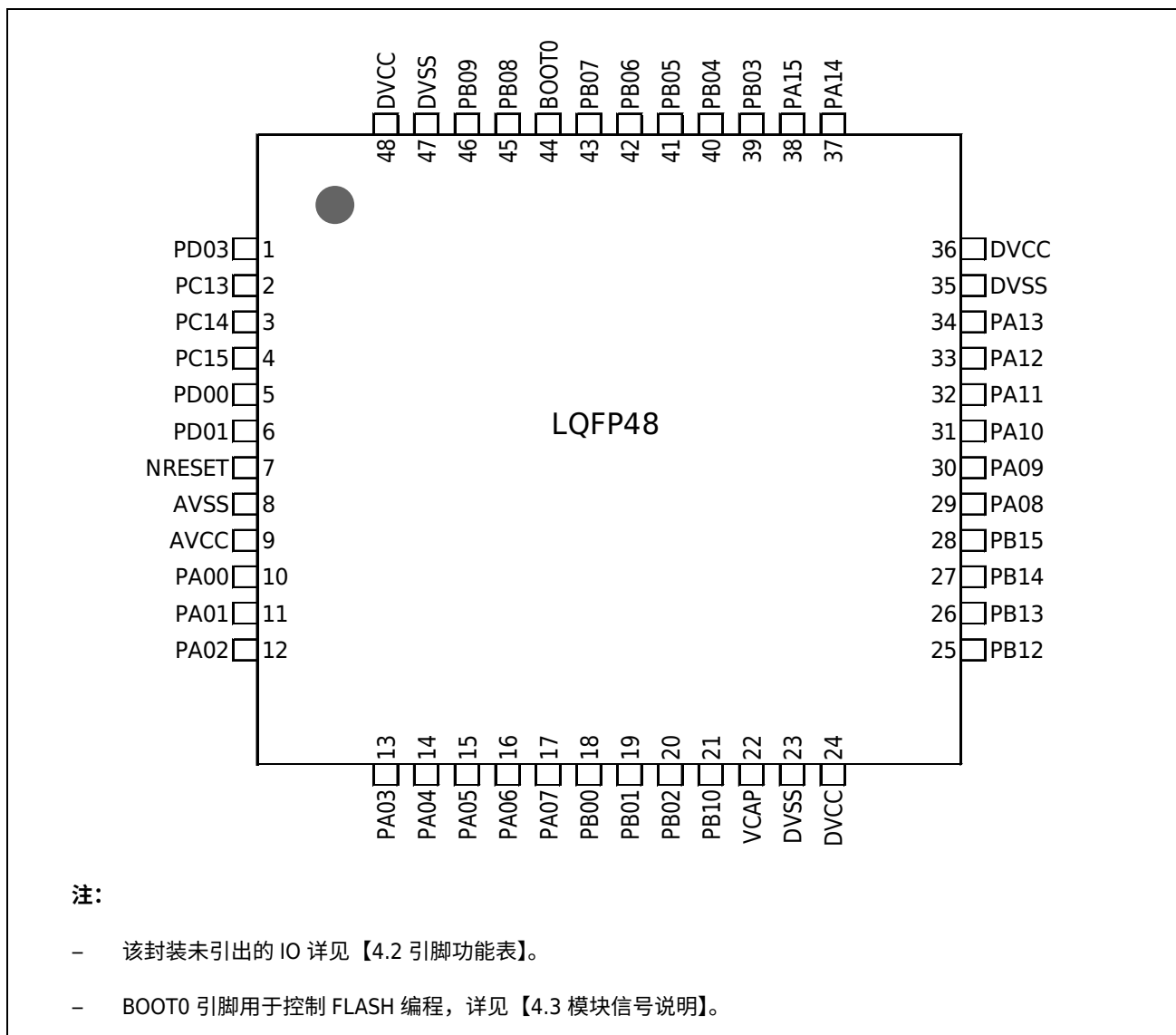
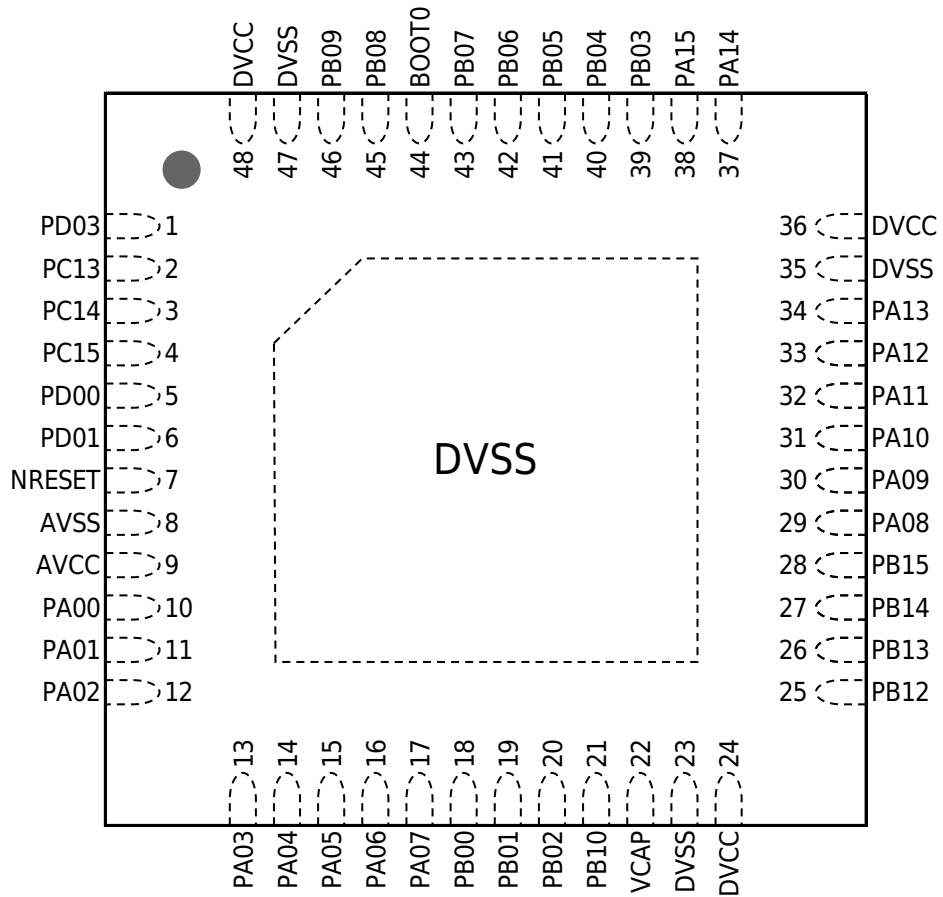


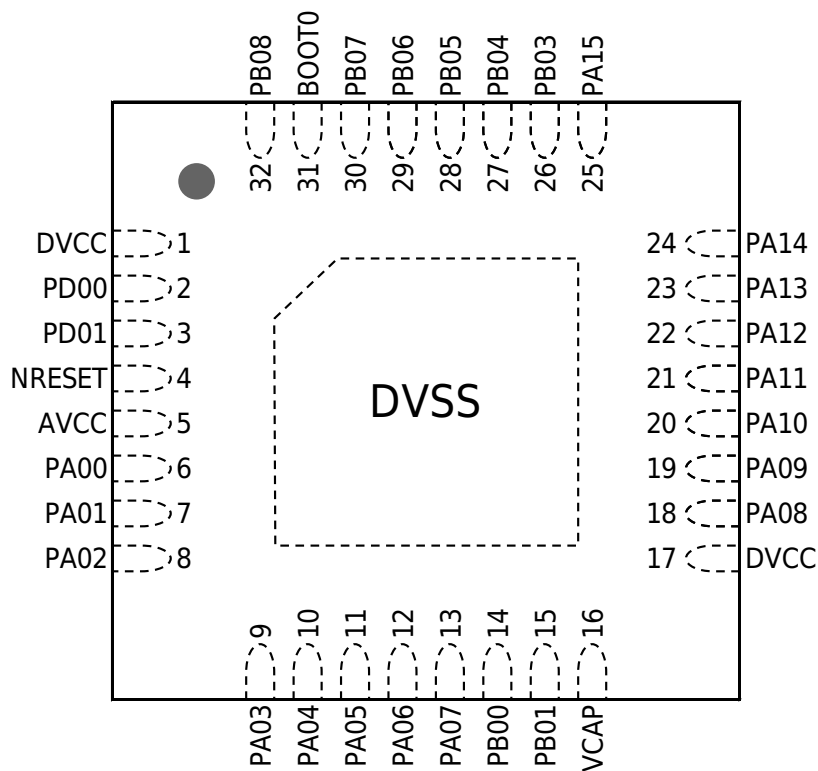
图 4-2 LQFP48 引脚配置图



注:

- 该封装未引出的 IO 详见【4.2 引脚功能表】。
- BOOT0 引脚用于控制 FLASH 编程，详见【4.3 模块信号说明】。

图 4-3 QFN48 引脚配置图



注:

- 该封装未引出的 IO 详见【4.2 引脚功能表】。
- BOOT0 引脚用于控制 FLASH 编程，详见【4.3 模块信号说明】。

图 4-4 QFN32 引脚配置图

4.2 引脚功能表

表 4-1 引脚功能说明

LQFP64	LQFP48 /QFN48	QFN32	Pin Name	Analog	Digital Function					
					GPIO	AF1	AF2	AF3	AF4	AF5
1	1	-	PD03		PD03	ATIM0_BK	CTIM0_CH0	CTIM1_TOGP	ATIM3_BK	USART2_TXD
2	2	-	PC13	LVDIN0	PC13	SPI0_SCK	CTIM2_CH0	I2C1_SCL	ATIM3_CH0A	USART3_NCTS
3	3	-	PC14		PC14	SPI0_MISO	CTIM2_CH1	I2C1_SDA	ATIM3_CH1A	USART3_NRTS
4	4	-	PC15		PC15	SPI0_MOSI	CTIM2_ETR		ATIM3_CH2A	USART3_SCK
5	5	2	PD00	XTHI	PD00	SPI0_CS	CTIM0_CH2	I2C0_SCL	ATIM3_CH0B	I2C1_SCL
6	6	3	PD01	XTHO	PD01	LVD_OUT	CTIM0_CH3	I2C0_SDA	ATIM3_CH2B	I2C1_SDA
7	7	4	NRESET							
8	-	-	PC00	AIN10	PC00	ATIM0_BK	CTIM1_TOGP	CTIM1_ETRTOG	SPI0_MISO	
9	-	-	PC01	AIN11	PC01	ATIM0_CH0A	CTIM1_TOGN		SPI0_MOSI	
10	-	-	PC02	AIN12	PC02	ATIM0_CH0B		SPI0_CS	SPI1_MISO	USART0_NCTS
11	-	-	PC03	AIN13	PC03	ATIM0_GATE		SPI0_SCK	SPI1_MOSI	USART0_NRTS
12	8	-	AVSS							
13	9	5	AVCC							
14	10	6	PA00	AIN0/VCIN0	PA00	ATIM0_ETR	CTIM0_CH0	CTIM0_ETR	VC0_OUT	USART1_NCTS
15	11	7	PA01	AIN1/VCIN1	PA01	MCO	CTIM0_CH1	SPI1_CS	USART2_NCTS	USART1_NRTS
16	12	8	PA02	AIN2/VCIN2	PA02	CTIM1_TOGN	CTIM0_CH2	VC1_OUT	USART3_NRTS	USART1_TXD
17	13	9	PA03	AIN3/VCIN3	PA03	LVD_OUT	CTIM0_CH3	SPI1_SCK	USART3_TXD	USART1_RXD
18	-	-	DVSS							
19	-	-	DVCC							
20	14	10	PA04	AIN4/VCIN4	PA04	ATIM3_CH0A	PCLK0_OUT	SPI0_CS	USART3_RXD	USART1_SCK

LQFP64	LQFP48 /QFN48	QFN32	Pin Name	Analog	Digital Function					
					GPIO	AF1	AF2	AF3	AF4	AF5
21	15	11	PA05	AIN5/VCIN5	PA05	ATIM3_CH1A	CTIM0_CH0	CTIM0_ETR	USART3_NCTS	SPI0_SCK
22	16	12	PA06	AIN6	PA06	ATIM3_CH2A	USART2_RXD	CTIM1_CH0	ATIM3_BK	SPI0_MISO
23	17	13	PA07	AIN7	PA07	ATIM3_CH0B	USART3_TXD	CTIM1_CH1	USART2_NRTS	SPI0_MOSI
24	-	-	PC04	AIN14	PC04	ATIM3_CH1B		I2C0_SCL		USART0_SCK
25	-	-	PC05	AIN15	PC05	ATIM3_CH2B	CTIM0_TOGP	I2C0_SDA	ATIM0_ETR	
26	18	14	PB00	AIN8/VCIN6	PB00	ATIM3_CH1B	CTIM2_ETR	CTIM1_CH2	ATIM0_CH0A	USART3_SCK
27	19	15	PB01	AIN9/ExRef/VCIN7	PB01	ATIM3_CH2B	CTIM2_TOGP	CTIM1_CH3	ATIM0_CH0B	PCLK1_OUT
28	20	-	PB02		PB02	CTIM0_CH3	CTIM2_TOGN	ATIM3_GATE	ATIM0_GATE	USART2_RXD
29	21	-	PB10		PB10	CTIM0_CH2			I2C1_SCL	USART2_TXD
30	22	16	VCAP							
31	23	-	DVSS							
32	24	17	DVCC							
33	25	-	PB12	VCIN8	PB12	I2C0_SCL	ATIM3_BK	CTRIM_ETRTOG	SPI1_CS	USART2_SCK
34	26	-	PB13		PB13	I2C0_SDA	ATIM3_CH0B		SPI1_SCK	USART2_NCTS
35	27	-	PB14		PB14		ATIM3_CH1B	CTIM1_TOGP	SPI1_MISO	USART2_NRTS
36	28	-	PB15		PB15	MCO	ATIM3_CH2B	CTIM1_TOGN	SPI1_MOSI	
37	-	-	PC06		PC06	ATIM3_ETR	CTIM2_CH0	CTIM1_CH0		USART2_NCTS
38	-	-	PC07		PC07		CTIM2_CH1	CTIM1_CH1	SPI1_SCK	USART2_NRTS
39	-	-	PC08		PC08	I2C1_SCL	CTIM2_CH2	CTIM1_CH2		USART2_SCK
40	-	-	PC09		PC09	I2C1_SDA	CTIM2_CH3	CTIM1_CH3		
41	29	18	PA08		PA08	CTIM0_TOGP	ATIM3_CH0A	CTRIM_ETRTOG	USART3_RXD	USART0_SCK
42	30	19	PA09		PA09	CTIM0_TOGN	ATIM3_CH1A	ATIM0_BK	CTIM1_CH2	USART0_TXD
43	31	20	PA10		PA10	I2C1_SCL	ATIM3_CH2A	ATIM0_CH0A	CTIM1_CH3	USART0_RXD

LQFP64	LQFP48 /QFN48	QFN32	Pin Name	Analog	Digital Function					
					GPIO	AF1	AF2	AF3	AF4	AF5
44	32	21	PA11		PA11	VC0_OUT	ATIM3_GATE	ATIM0_CH0B	USART1_NCTS	USART0_NCTS
45	33	22	PA12		PA12	VC1_OUT	ATIM3_ETR	ATIM0_GATE	USART1_NRTS	USART0_NRTS
46	34	23	PA13		PA13	ATIM3_BK	CTIM2_CH2	ATIM0_ETR	USART1_RXD	I2C0_SCL
47	35	-	DVSS							
48	36	-	DVCC							
49	37	24	PA14		PA14	CTIM0_CH1	CTIM2_CH3	USART2_SCK	USART1_TXD	I2C0_SDA
50	38	25	PA15		PA15	SPI0_CS	CTIM1_CH0	CTIM1_ETR	USART1_SCK	USART0_TXD
51	-	-	PC10		PC10		USART3_TXD		ATIM3_CH0A	ATIM0_CH0A
52	-	-	PC11		PC11	CTIM0_TOGN	USART3_RXD		ATIM3_CH1A	ATIM0_CH0B
53	-	-	PC12		PC12		USART3_NCTS	CTIM2_ETR	ATIM3_CH2A	ATIM0_GATE
54	-	-	PD02		PD02		USART3_NRTS	CTIM1_ETR	ATIM3_CH0B	ATIM0_ETR
55	39	26	PB03		PB03	CTIM0_CH1	USART0_RXD	I2C1_SDA	ATIM3_CH1B	SPI0_SCK
56	40	27	PB04	VCIN9	PB04	CTIM1_CH0	CTIM2_TOGP	PCLK0_OUT	ATIM3_CH2B	SPI0_MISO
57	41	28	PB05	VCIN10	PB05	CTIM1_CH1	CTIM2_TOGN	USART3_SCK	USART2_TXD	SPI0_MOSI
58	42	29	PB06		PB06	USART0_TXD	CTIM2_CH0	SPI1_MISO	I2C0_SCL	USART2_RXD
59	43	30	PB07	LVDIN1	PB07	USART0_RXD	CTIM2_CH1	SPI1_MOSI	I2C0_SDA	PCLK1_OUT
60	44	31	PB11/BOOT0		PB11					
61	45	32	PB08	LVDIN2	PB08	CTIM1_ETRTOG	CTIM2_CH2		I2C0_SCL	ATIM0_BK
62	46	-	PB09		PB09	SPI1_CS	CTIM2_CH3	I2C0_SDA	I2C1_SDA	
63	47	-	DVSS							
64	48	1	DVCC							

注：

- IO 端口复位为模拟输入状态，休眠模式和深度休眠模式保持之前的端口状态。

4.3 模块信号说明

表 4-2 模块信号说明

模块	引脚名称	描述
电源	DVCC	数字电源
	AVCC	模拟电源
	DVSS	数字地
	AVSS	模拟地
	VCAP	LDO内核供电输出 (仅限内部电路使用,需外接去耦电容,容值参考【6.1.3供电方案】)
ISP	BOOT0	上电、外部 RESET 引脚和 LVD 复位时: BOOT0 为高电平进入在线编程模式,通过上位机可以进行在线编程; BOOT0为低电平为工作模式。
XTH	XTHI	XTH 输入
	XTHO	XTH 输出
ADC	AIN0~AIN15	ADC输入通道0~15
	ExRef	ADC外部参考电压
VC	VCIN0~VCIN10	VC输入0~10
	VC0_OUT	VC0比较输出
	VC1_OUT	VC1比较输出
LVD	LVDIN0	电压侦测输入0
	LVDIN1	电压侦测输入1
	LVDIN2	电压侦测输入2
	LVD_OUT	电压侦测输出
USART x=0,1,2,3	USARTx_TXD	USART数据发送端
	USARTx_RXD	USART数据接收端
	USARTx_SCK	USART工作时钟
	USARTx_NCTS	USART硬件流控CTS输入
	USARTx_NRTS	USART硬件流控RTS输出
SPI x=0,1	SPIx_MISO	SPI模块主机输入从机输出数据信号
	SPIx_MOSI	SPI模块主机输出从机输入数据信号
	SPIx_SCK	SPI模块时钟信号
	SPIx_NSS	SPI从机选择信号
I2C x=0,1	I2Cx_SDA	I2C模块数据信号
	I2Cx_SCL	I2C模块时钟信号
复合定时器 CTIMx x=0,1,2 y=0,1,2,3	CTIMx_CHy	Timer的捕获输入比较输出
	CTIMx_TOGP	Timer的TOGP管脚输出
	CTIMx_TOGN	Timer的TOGN管脚输出
	CTIMx_ETR	Timer的外部输入信号

模块	引脚名称	描述
高级定时器 ATIM0 y=0	ATIM0_CHyA	Timer的捕获输入比较输出A
	ATIM0_CHyB	Timer的捕获输入比较输出B
	ATIM0_ETR	Timer的外部输入信号
	ATIM0_GATE	Timer的门控信号
	ATIM0_BK	Timer的刹车控制信号
高级定时器 ATIM3 y=0,1,2	ATIM3_CHyA	Timer的捕获输入比较输出A
	ATIM3_CHyB	Timer的捕获输入比较输出B
	ATIM3_ETR	Timer的外部输入信号
	ATIM3_GATE	Timer的门控信号
	ATIM3_BK	Timer的刹车控制信号
时钟校准器 CTRIM	CTRIM_ETRTOG	CTRIM的外部时钟输入、翻转输出

5 典型应用电路图

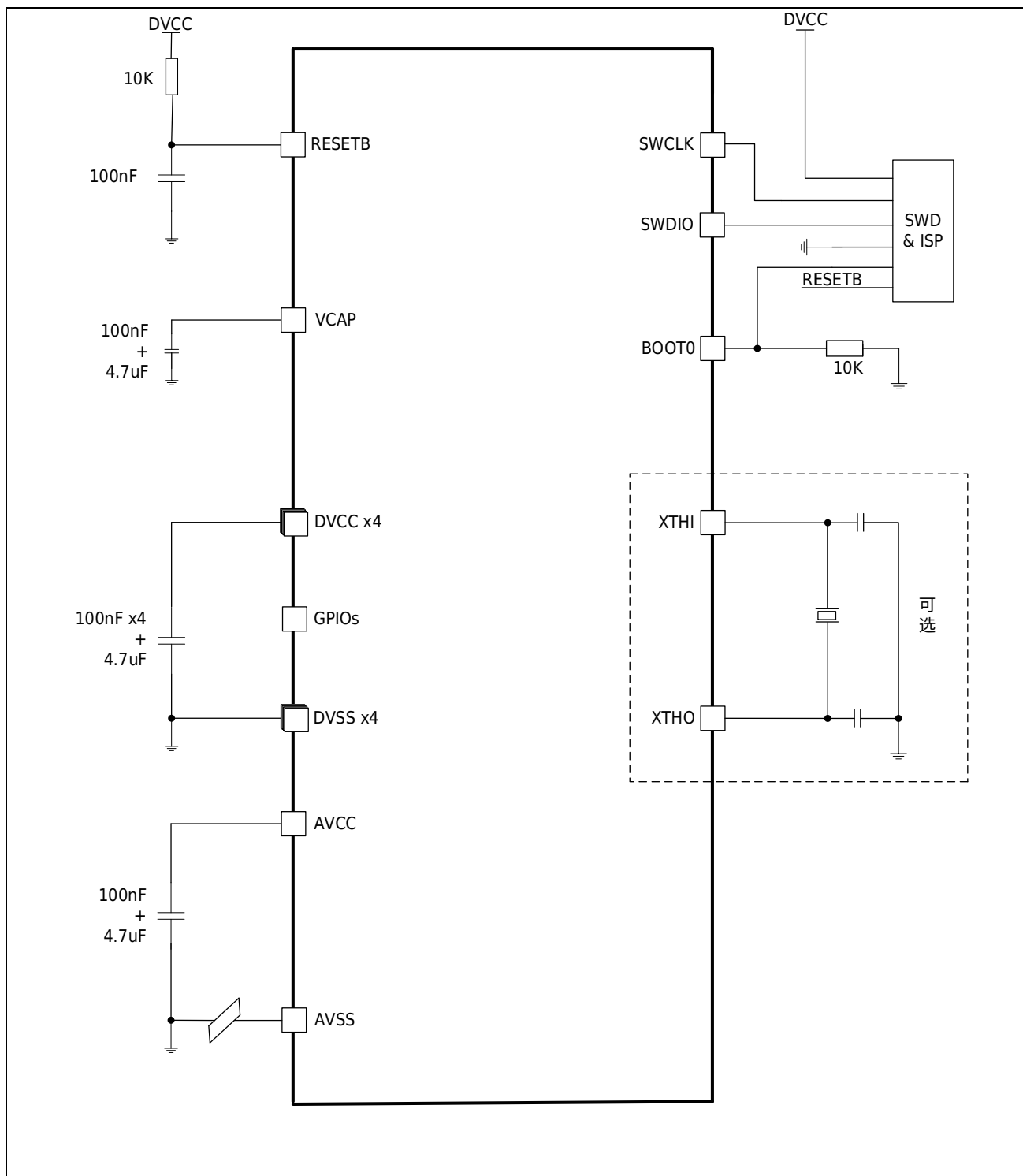


图 5-1 典型应用电路图

注：

- 磁珠为可选，只在 ADC 精度有要求的场合使用。
- 每组电源都需要一个去耦电容，去耦电容尽量靠近相应电源管脚。

6 电气特性

6.1 测试条件

除非特别说明，所有电压都以 VSS 为基准。

6.1.1 最小和最大数值

除非特别说明，在生产线上通过对 100% 的产品在环境温度 $T_A=25^{\circ}\text{C}$ 和 $T_A=T_{Amax}$ 下执行的测试(T_{Amax} 与选定的温度范围匹配)，所有最小和最大值将在最坏的环境温度、供电电压和时钟频率条件下得到保证。

在每个表格下方的注解中说明为通过综合评估、设计模拟和/或工艺特性得到的数据，不会在生产线上进行测试；在综合评估的基础上，最小和最大数值是通过样本测试后，取其平均值再加减三倍的标准分布(平均 $\pm 3\sigma$)得到。

6.1.2 典型数值

除非特别说明，典型数据是基于 $T_A=25^{\circ}\text{C}$ 和 $V_{CC}=3.3\text{V}$ ($2.0\text{V} \leq V_{CC} \leq 5.5\text{V}$ 电压范围)。这些数据仅用于设计指导而未经测试。

6.1.3 供电方案

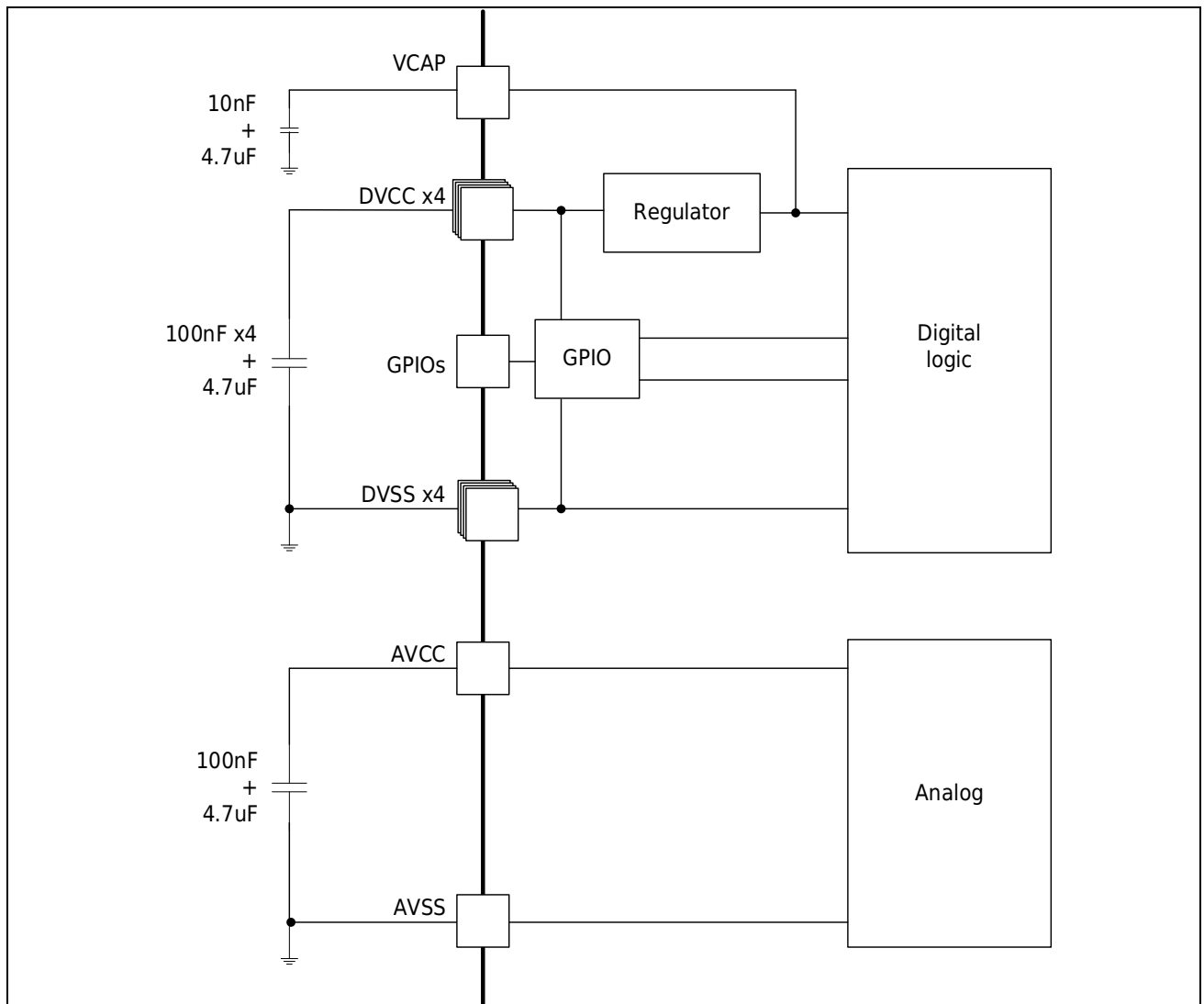


图 6-1 供电方案

注:

- 每组电源都需要一个去耦电容，去耦电容尽量靠近相应电源管脚。

6.2 绝对最大额定值

加在器件上的载荷如果超过“绝对最大额定值”列表中给出的值，可能会导致器件永久性地损坏。这里只是给出能承受的最大载荷，并不意味在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 6-1 电压特性

符号	描述	最小值	最大值	单位
VCC - VSS	外部主供电电压(包含AVCC和DVCC) ⁽¹⁾	-0.3	5.5	V
V _{IN}	在其它引脚上的输入电压 ⁽²⁾	VSS - 0.3	VCC + 0.3	V
ΔVCC _x	不同供电引脚之间的电压差		50	mV
VSS _x - VSS	不同接地引脚之间的电压差		50	mV
V _{ESDHB} M	ESD静电放电电压(人体模型)	参考【6.3.12绝对最大值(电气敏感性)】电气参数		V

表 6-2 电流特性

符号	描述	最大值	单位
I _{VCC}	经过DVCC/AVCC电源线的总电流(供应电流) ⁽¹⁾	100	mA
I _{VSS}	经过VSS地线的总电流(流出电流) ⁽¹⁾	100	mA
I _{IO}	任意I/O和控制引脚上的输出灌电流	20	mA
	任意I/O和控制引脚上的输出电流	-20	mA
I _{INJ(PIN)} ⁽²⁾⁽³⁾	NRESET引脚的注入电流	+/-5	mA
	XTH的XTHI引脚的注入电流	+/-5	mA
	其他引脚的注入电流 ⁽⁴⁾	+/-5	mA
∑I _{INJ(PIN)} ⁽²⁾	所有I/O和控制引脚上的总注入电流 ⁽⁴⁾	+/-25	mA

1. 所有的电源(DVCC,AVCC)和地(DVSS, AVSS)引脚必须始终连接到外部允许范围内的供电系统上。
2. I_{INJ(PIN)}绝对不可以超过它的极限，即保证 V_{IN} 不超过其最大值。如果不能保证 V_{IN} 不超过其最大值，也要保证在外部限制 I_{INJ(PIN)}不超过其最大值。当 V_{IN}>VCC 时，有一个正向注入电流；当 V_{IN}<VSS 时，有一个反向注入电流。
3. 反向注入电流会干扰器件的模拟性能。
4. 当几个 I/O 口同时有注入电流时，∑I_{INJ(PIN)}的最大值为正向注入电流与反向注入电流的即时绝对值之和。该结果基于在器件 4 个 I/O 端口上∑I_{INJ(PIN)}最大值的特性。

表 6-3 温度特性

符号	描述	数值	单位
T _{STG}	储存温度范围	-60 ~ + 150	°C
T _J	最大结温度	125	°C

6.3 工作条件

6.3.1 通用工作条件

表 6-4 通用工作条件

符号	参数	条件	最小值	最大值	单位
f _{HCLK}	内部 AHB 时钟频率		0	84	MHz
f _{PCLK0}	内部 APB0 时钟频率		0	84	MHz
f _{PCLK1}	内部 APB1 时钟频率		0	84	MHz
DVCC	标准工作电压		2.0	5.5	V
AVCC ⁽¹⁾	模拟部分工作电压	必须与 DVCC ⁽²⁾ 相同	2.0	5.5	V
P _D	功率耗散 T _A =105°C	LQFP64		308 (参考值)	mW
	功率耗散 T _A =105°C	LQFP48		267 (参考值)	mW
	功率耗散 T _A =105°C	QFN48		667 (参考值)	mW
	功率耗散 T _A =105°C	QFN32		377 (参考值)	mW
T _A	环境温度		-40	105	°C
T _J	结温度范围		-40	125	°C

1. 当使用 ADC 时，参见 ADC 电气参数。
2. 建议使用相同的电源为 DVCC 和 AVCC 供电，在上电和正常操作期间，DVCC 和 AVCC 之间最多允许有 300mV 的差别。
3. 在较低的功率耗散的状态下，只要 T_J 不超过 T_J 的最大值，T_A 可以扩展到这个范围。

6.3.2 上电和掉电时的工作条件

表 6-5 上电和掉电的工作条件

符号	参数	条件	最小值	最大值	单位
t _{VCC}	VCC 上升速率		1	∞	μs/V
t _{VCC}	VCC 下降速率		10	∞	μs/V

6.3.3 内嵌复位和 LVD 模块特性

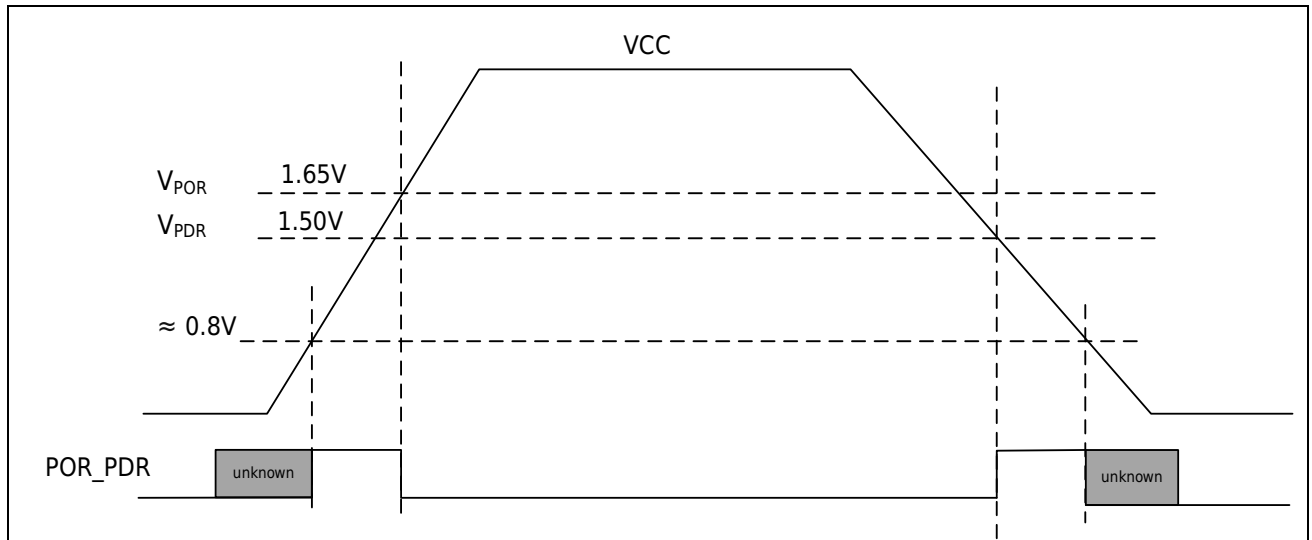


图 6-2 POR/PDR 示意图

1. 设计保证，不在生产中测试。

表 6-6 POR/PDR

符号	参数	条件	最小值	典型值	最大值	单位
V _{POR}	POR 释放电压 (上电过程)			1.65		V
V _{PDR}	PDR 检测电压 (掉电过程)			1.50		V

表 6-7 LVD 模块特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{ex}	外部输入电压范围		0		VCC	V
V _{level}	检测阈值	LVD_CR.VTDS = 0b0000 LVD_CR.VTDS = 0b0001 LVD_CR.VTDS = 0b0010 LVD_CR.VTDS = 0b0011 LVD_CR.VTDS = 0b0100 LVD_CR.VTDS = 0b0101 LVD_CR.VTDS = 0b0110 LVD_CR.VTDS = 0b0111 LVD_CR.VTDS = 0b1000 LVD_CR.VTDS = 0b1001 LVD_CR.VTDS = 0b1010 LVD_CR.VTDS = 0b1011 LVD_CR.VTDS = 0b1100 LVD_CR.VTDS = 0b1101 LVD_CR.VTDS = 0b1110 LVD_CR.VTDS = 0b1111	1.70 1.80 1.89 1.98 2.08 2.17 2.27 2.36 2.46 2.55 2.65 2.74 2.84 2.93 3.02 3.12	1.80 1.90 2.00 2.10 2.20 2.30 2.40 2.50 2.60 2.70 2.80 2.90 3.00 3.10 3.20 3.30	1.90 2.00 2.11 2.22 2.32 2.43 2.53 2.64 2.74 2.85 2.95 3.06 3.17 3.27 3.38 3.48	V
T _{response}	响应时间			80		μs
T _{setup}	建立时间			400		μs
V _{hyste}	迟滞电压			40		mV
T _{filter}	滤波时间	LVD_CR.FitTime = 0b000 LVD_CR.FitTime = 0b001 LVD_CR.FitTime = 0b010 LVD_CR.FitTime = 0b011 LVD_CR.FitTime = 0b100 LVD_CR.FitTime = 0b101 LVD_CR.FitTime = 0b110 LVD_CR.FitTime = 0b111		7 20 47 100 420 1700 6820 27300		μs

6.3.4 内置的参考电压

表 6-8 内置的参考电压

符号	参数	条件	最小值	典型值	最大值	单位
V _{REF25}	Internal 2.5v Reference Voltage	常温 25°C VCC=3.3V	2.475	2.5	2.525	V
V _{REF25}	Internal 2.5v Reference Voltage	-40 ~ 105°C VCC=2.8V~5.5V	2.463	2.5	2.538	V ⁽¹⁾
V _{REF15}	Internal 1.5v Reference Voltage	常温 25°C VCC=3.3V	1.485	1.5	1.515	V
V _{REF15}	Internal 1.5v Reference Voltage	-40 ~ 105°C VCC=2.0V~5.5V	1.477	1.5	1.523	V ⁽¹⁾
T _{Coeff}	Internal 2.5v 1.5v temperature coefficient	-40 ~ 105°C			120	ppm/°C
T _{stable} (BGR)	BGR stable time	常温 25°C VCC=3.3V		20		μs

1. 数据基于考核结果，不在生产中测试。

6.3.5 供电电流特性

电流消耗是多种参数和因素的综合指标，这些参数和因素包括工作电压、环境温度、I/O 引脚的负载、产品的软件配置、工作频率、I/O 脚的翻转速率、程序在存储器中的位置以及执行的代码等。

微控制器处于下列条件：

- 所有的 I/O 引脚都处于数字输入模式，并连接到一个静态电平上——VCC 或 VSS(无负载)。
- 所有的外设都处于关闭状态，除非特别说明。
- 闪存存储器的访问时间调整到不同的 f_{HCLK} 时，设置了不同的 Flash Wait（详见参考手册 FLASH_WAIT 寄存器）。
- 当开启外设时： $f_{PCLK0} = f_{HCLK}$ ， $f_{PCLK1} = f_{HCLK}$ 。

表 6-9 工作电流特性

符号	参数	条件		典型值 ⁽¹⁾	最大值 ⁽²⁾	单位	
I _{DD} (Run in RAM)	All peripherals clock ON, Run while(1) in RAM	VCAP=1.2V VCC=3.3V T _A =25°C	RCH clock source	4M	870	-	μA
				6M	1800	-	
				12M	3270	-	
				22.12M	5760	-	
				24M	6230	-	
			PLL RCH4M to xxM clock source	16M	5510	-	
				24M	7960	-	
				32M	10150	-	
				64M	19260	-	
				84M	24870	-	
	All peripherals clock OFF, Run while(1) in RAM	VCAP=1.2V VCC=3.3V T _A =25°C	RCH clock source	4M	870	-	
				6M	1140	-	
				12M	1970	-	
				22.12M	3330	-	
24M				3590	-		
PLL RCH4M to xxM clock source			16M	3760	-		
			24M	5330	-		
			32M	6650	-		
			64M	12400	-		
			84M	16000	-		
I _{DD} (Run CoreMark)	All peripherals clock OFF, Flash Cache on, Run while(1) in Flash	VCAP=1.2V VCC=3.3V T _A =25°C	RCH clock source	4M Flash Wait=0	953	-	
				6M Flash Wait=0	1262	-	
				12M Flash Wait=0	2189	-	
				22.12M Flash Wait=0	3749	-	
				24M Flash Wait=1	4025	-	

符号	参数	条件		典型值(1)	最大值(2)	单位	
			PLL RCH12M to xxM clock source	16M Flash Wait=0	3365	-	μA
				24M Flash Wait=1	4733	-	
				32M Flash Wait=1	5867	-	
				64M Flash Wait=2	10790	-	
				84M Flash Wait=3	13858	-	
			RCH clock source	4M Flash Wait=0	1308	-	
				6M Flash Wait=0	1793	-	
				12M Flash Wait=0	3214	-	
				22.12M Flash Wait=0	5527	-	
				24M Flash Wait=1	5124	-	
		All peripherals clock OFF,Flash Cache off, Run while(1) in Flash	VCAP=1.2V VCC=3.3V TA=25°C	PLL RCH12M to xxM clock source	16M Flash Wait=0	4671	-
					24M Flash Wait=1	5840	-
					32M Flash Wait=1	7252	-
					64M Flash Wait=2	11380	-
					84M Flash Wait=3	12704	-
I _{DD} (Run mode)	All peripherals clock ON,Flash Cache on, Run while(1) in Flash	VCAP=1.2V VCC=2.0V~5.5V TA=-40°C~105°C	RCH clock source	4M Flash Wait=0	1310	1492	μA
				6M Flash Wait=0	1803	2009	
				12M Flash Wait=0	3278	3559	
				22.12M Flash Wait=0	5770	6180	
				24M Flash Wait=1	6246	6663	
			PLL RCH12M to xxM clock source	16M Flash Wait=0	4842	5172	
				24M Flash Wait=1	6973	7398	
				32M Flash Wait=1	8836	9350	
				64M Flash Wait=2	16708	17553	
				84M Flash Wait=3	21643	22680	
	All peripherals clock ON,,Flash Cache off, Run while(1) in Flash	VCAP=1.2V VCC=2.0V~5.5V TA=-40°C~105°C	RCH clock source	4M Flash Wait=0	1294	1477	μA
				6M Flash Wait=0	1780	1986	
				12M Flash Wait=0	3231	3515	
				22.12M Flash Wait=0	5685	6097	
				24M Flash Wait=1	5100	5460	
			PLL RCH12M to xxM clock source	16M Flash Wait=0	4781	5112	
				24M Flash Wait=1	5826	6202	
				32M Flash Wait=1	7305	7752	
				64M Flash Wait=2	12654	13317	
				84M Flash Wait=3	15680	16453	
	All peripherals clock OFF,Flash Cache on, Run while(1) in Flash	VCAP=1.2V VCC=2.0V~5.5V TA=-40°C~105°C	RCH clock source	4M Flash Wait=0	875	1036	μA
				6M Flash Wait=0	1150	1325	
				12M Flash Wait=0	1980	2200	

符号	参数	条件		典型值(1)	最大值(2)	单位		
				22.12M Flash Wait=0	3345	3645	μA	
				24M Flash Wait=1	3620	3920		
			PLL RCH12M to xxM clock source	16M Flash Wait=0	3100	3350		
				24M Flash Wait=1	4346	4660		
				32M Flash Wait=1	5345	5708		
				64M Flash Wait=2	9830	10410		
				84M Flash Wait=3	12695	13402		
				RCH clock source	4M Flash Wait=0	860		1121
			6M Flash Wait=0		1126	1305		
			12M Flash Wait=0		1931	2150		
			22.12M Flash Wait=0		3262	3560		
			24M Flash Wait=1		2515	2763		
			PLL RCH12M to xxM clock source		16M Flash Wait=0	3035		3286
					24M Flash Wait=1	3241		3500
32M Flash Wait=1	3865	4160						
64M Flash Wait=2	5880	6270						
I _{DD} (Sleep mode)	All peripherals clock OFF,,Flash Cache off, Run while(1) in Flash	VCAP=1.2V VCC=2.0V~5.5V T _A =-40°C~105°C	RCH clock source	4M Flash Wait=0	868	1149	μA	
				6M Flash Wait=0	1140	1310		
			PLL RCH12M to xxM clock source	12M Flash Wait=0	1957	2165		
				22.12M Flash Wait=0	3319	3593		
				24M Flash Wait=1	3585	3860		
				16M Flash Wait=0	3072	3309		
				24M Flash Wait=1	4313	4598		
				32M Flash Wait=1	5290	5617		
			RCH clock source	64M Flash Wait=2	9669	10180		
				84M Flash Wait=3	12460	13067		
				PLL RCH12M to xxM clock source	4M Flash Wait=0	859		1160
					6M Flash Wait=0	1158		1330
					12M Flash Wait=0	1994		2204
					22.12M Flash Wait=0	3385		3665
PLL RCH12M to xxM clock source	24M Flash Wait=1	3657		3936				
	16M Flash Wait=0	3121		3361				
	24M Flash Wait=1	4386	4675					
	32M Flash Wait=1	5387	5724					
RCH	VCAP=1.2V	4M Flash Wait=0	64M Flash Wait=2	9862	10379	μA		
			84M Flash Wait=3	12706	13332			
	All peripherals clock OFF,	VCAP=1.2V	RCH	4M Flash Wait=0	444	582	μA	

符号	参数	条件		典型值(1)	最大值(2)	单位	
	Flash Cache on, Run while(1) in Flash	VCC=2.0V~5.5V TA=-40°C~105°C	clock source	6M Flash Wait=0	505	646	μA
				12M Flash Wait=0	689	837	
				22.12M Flash Wait=0	967	1132	
				24M Flash Wait=1	1034	1200	
			PLL RCH12M to xxM clock source	16M Flash Wait=0	1375	1535	
				24M Flash Wait=1	1765	1940	
				32M Flash Wait=1	1900	2080	
				64M Flash Wait=2	2940	3170	
	All peripherals clock OFF, Flash Cache off, Run while(1) in Flash	VCAP=1.2V VCC=2.0V~5.5V TA=-40°C~105°C	RCH clock source	4M Flash Wait=0	456	596	
				6M Flash Wait=0	523	666	
				12M Flash Wait=0	725	877	
				22.12M Flash Wait=0	1036	1205	
				24M Flash Wait=1	1109	1277	
				PLL RCH12M to xxM clock source	16M Flash Wait=0	1425	
24M Flash Wait=1	1840	2020					
32M Flash Wait=1	1995	2185					
64M Flash Wait=2	3140	3375					
84M Flash Wait=3	3926	4198					
I _{DD} (LP Run)	All peripherals clock ON, Run while(1) in Flash	VCAP=1.2V VCC=2.0V~5.5V TA=-40°C~105°C	RCL32K clock source	Flash Cache ON	13.4	126	
				Flash Cache OFF	12.2	127	
	All peripherals clock OFF, Run while(1) in Flash			Flash Cache ON	9.7	122	
				Flash Cache OFF	8.5	123	
I _{DD} (LP Sleep)	All peripherals clock ON, Run while(1) in Flash	VCAP=1.2V VCC=2.0V~5.5V TA=-40°C~105°C	RCL32K clock source	Flash Cache ON	10	123	
				Flash Cache OFF	10.1	123.4	
	All peripherals clock OFF, Run while(1) in Flash			Flash Cache ON	6.4	119	
				Flash Cache OFF	6.5	120.1	
I _{DD} (DeepSleep)	All peripherals clock OFF	VCAP=1.2V VCC=2.0V~5.5V TA=-40°C~105°C	NO CLK	-	3.8	118	
	All peripherals clock OFF		RCL32K	-	5.1	119	
	All peripherals clock OFF		RCL38K	-	5.1	119	
	Other peripherals clock OFF		RCL32K	WDT	5.2	119	
	Other peripherals clock OFF		RCL32K	LVD	3.8	117	
	Other peripherals clock OFF		RCL32K	WDT+LVD	5.3	119	

1. 若没有其他指定条件，该典型值是在 25 °C & VCC = 3.3V 测得。
2. 若没有其他指定条件，该最大值是 VCC = 2.0V~5.5V & Temperature = -40°C~105°C 范围内的最大值。
3. 数据基于考核结果，不在生产中测试。

6.3.6 从低功耗模式唤醒的时间

唤醒时间是在 RCH 振荡器的唤醒阶段测量得到。唤醒时使用的时钟源根据当前的操作模式而定：

- 休眠模式：时钟源是 RCH 振荡器
- 深度休眠模式：时钟源是进入深度休眠时所使用的时钟是 RCH 振荡器

表 6-10 从低功耗模式唤醒的时间

符号	参数	条件	最小值	典型值	最大值	单位
T _{wu}	休眠模式唤醒时间			1.8		μs
	深度休眠唤醒时间	RCH = 24MHz		4.0		μs

1. 唤醒时间的测量是从唤醒事件开始至用户程序读取第一条指令。

6.3.7 外部时钟源特性

6.3.7.1 外部输入高速时钟

表 6-11 外部输入高速时钟

符号	参数	条件	最小值	典型值	最大值	单位
f _{XTH_ext}	用户外部时钟频率 ⁽¹⁾			8	32	MHz
V _{XTHH}	输入引脚高电平电压		0.7VCC		VCC	V
V _{XTHL}	输入引脚低电平电压		VSS		0.3VCC	V
T _{r(XTH)}	上升的时间 ⁽¹⁾				10	ns
T _{f(XTH)}	下降的时间 ⁽¹⁾				10	ns
T _{w(XTH)}	输入高或低的时间 ⁽¹⁾		15			ns
C _{in(XTH)}	输入容抗 ⁽¹⁾			5		pF
Duty	占空比		40		60	%
IL	输入漏电流				±1	μA

1. 由设计保证，不在生产中测试。

6.3.7.2 高速外部时钟 XTH

高速外部时钟(XTH)可以使用一个 8~32MHz 的晶体/陶瓷谐振器构成的振荡器产生。本节中所给出的信息是基于使用下表中列出的典型外部元器件，通过综合特性评估得到的结果。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以减小输出失真和启动时的稳定时间。有关晶体谐振器的详细参数(频率、封装、精度等)，请咨询相应的生产厂商。

外部 XTH 晶振^{(1) (2)}

表 6-12 高速外部时钟 XTH

符号	参数	条件	最小值	典型值	最大值	单位
F _{CLK}	振荡频率		8		32	MHz
ESR _{CLK}	支持的晶振 ESR 范围	32M			40	Ohm
		24M			60	
		16M			80	
		8M			120	
CLX ⁽³⁾	负载电容	两个管脚都有负载电容	4	12	20	pF
G _m	跨导	SYSCTRL_XTHCR[3:0] = 0b1111		12.42		mS
		SYSCTRL_XTHCR[3:0] = 0b1110		7.813		
		SYSCTRL_XTHCR[3:0] = 0b1101		2.778		
		SYSCTRL_XTHCR[3:0] = 0b1100		1.395		
		SYSCTRL_XTHCR[3:0] = 0b1011		7.107		
		SYSCTRL_XTHCR[3:0] = 0b1010		4.490		
		SYSCTRL_XTHCR[3:0] = 0b1001		1.597		
		SYSCTRL_XTHCR[3:0] = 0b1000		0.803		
		SYSCTRL_XTHCR[3:0] = 0b0111		4.982		
		SYSCTRL_XTHCR[3:0] = 0b0110		3.150		
		SYSCTRL_XTHCR[3:0] = 0b0101		1.121		
		SYSCTRL_XTHCR[3:0] = 0b0100		0.564		
		SYSCTRL_XTHCR[3:0] = 0b0011		3.854		
		SYSCTRL_XTHCR[3:0] = 0b0010		2.433		
		SYSCTRL_XTHCR[3:0] = 0b0001		0.868		
SYSCTRL_XTHCR[3:0] = 0b0000		0.436				
Duty	占空比		40	50	60	%
I _{dd} ⁽⁴⁾	电流	SYSCTRL_XTHCR[3:0] = 0b1110		800	2500	uA
		SYSCTRL_XTHCR[3:0] = 0b1010		650	1500	uA
		SYSCTRL_XTHCR[3:0] = 0b0110		450	1000	uA
		SYSCTRL_XTHCR[3:0] = 0b0010		350	800	uA
T _{start} ⁽⁵⁾	启动时间	32M, CL=16pF@ SYSCTRL_XTHCR[3:0] = 0b1110		1	2	ms

符号	参数	条件	最小值	典型值	最大值	单位
		24M, CL=16pF@ SYSCTRL_XTHCR[3:0] = 0b1110		1.5	2.5	ms
		16 MHz, CL=16pF@ SYSCTRL_XTHCR[3:0] = 0b1010		2	3	ms
		8MHz, CL=16pF@ SYSCTRL_XTHCR[3:0] = 0b0110		6	20	ms

1. 谐振器的特性参数由晶体/陶瓷谐振器制造商给出。
2. 由综合评估得出，不在生产中测试。
3. C_{LX} 指 XTAL 的两个管脚负载电容 C_{L1} 和 C_{L2} 。对于 C_{L1} 和 C_{L2} ，建议使用高质量的、为高频应用而设计瓷介电容器，并挑选符合要求的晶体或谐振器。通常 C_{L1} 和 C_{L2} 具有相同参数。晶体制造商通常以 C_{L1} 和 C_{L2} 的串行组合给出负载电容的参数。在选择 C_{L1} 和 C_{L2} 时，应该根据晶振的频率和 ESR 等参数，并且将 PCB 和 MCU 引脚的容抗考虑在内。
4. 电流跟随频率和驱动配置变化而变化。
5. T_{start} 是启动时间，是从软件使能 XTH 开始测量，直至得到稳定的频率输出的这段时间。这个数值是在 XTH_CR.Startup=10 设置下，使用一个标准的晶体谐振器上测量得到，它可能因晶体制造商和型号的不同而变化较大。

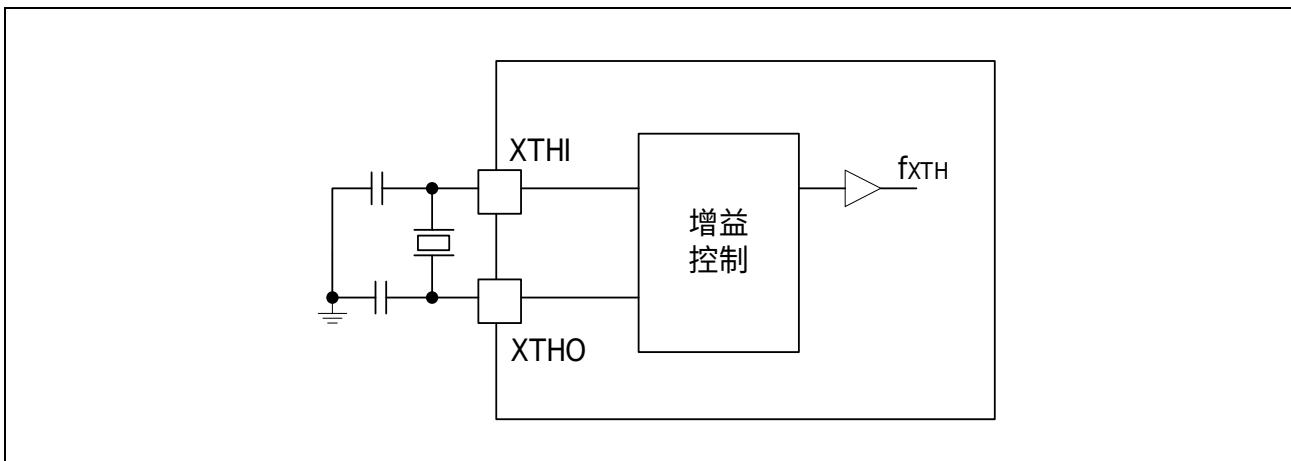


图 6-3 外部时钟示意图

6.3.8 内部时钟源特性

6.3.8.1 内部 RCH 振荡器

表 6-13 内部 RCH 振荡器

符号	参数	条件	最小值	典型值	最大值	单位
Dev	RCH 振荡器精度	User-trimmed with clock_trim for given VCC and T _A conditions		0.25		%
		VCC = 2V ~ 5.5V T _A = -40°C ~ 105°C	-3.5		+3.5	%
F _{CLK}	振荡频率			24		MHz
I _{CLK}	功耗	RCH = 24MHz		200		μA
DC _{CLK}	占空比 ⁽¹⁾		45	50	55	%

1. 由综合评估得出，不在生产中测试。

6.3.8.2 内部 RCL 振荡器

表 6-14 内部 RCL 振荡器

符号	参数	条件	最小值	典型值	最大值	单位
Dev	RCL 振荡器精度	User-trimmed with clock_trim for given VCC and T _A conditions		0.5		%
		VCC = 2V ~ 5.5V T _A = -40°C ~ 105°C	-5		5	%
F _{CLK}	振荡频率			32.768		KHz
T _{CLK}	启动时间			150		μs
DC _{CLK}	占空比 ⁽¹⁾		35	50	65	%

1. 由综合评估得出，不在生产中测试。

6.3.9 PLL 特性

表 6-15 PLL 特性

符号	参数	条件	最小值	典型值	最大值	单位
F _{in} ⁽¹⁾	输入时钟		4	8	32	MHz
Duty _{in} ⁽¹⁾	输入时钟占空比		40		60	%
F _{out}	输出频率		15	-	84	MHz
Duty _{out} ⁽¹⁾	输出占空比		45%	-	55%	
T _{lock} ⁽¹⁾	锁定时间	输入频率 4MHz	-	40		μs

1. 由综合评估得出，不在生产中测试。

2. F_{out} 不包含“大于 25MHz 小于 30MHz”和“大于 50MHz 小于 60MHz”这两个区间。

6.3.10 存储器特性

表 6-16 存储器特性

符号	参数	条件	最小值	典型值	最大值	单位
EC _{FLASH}	擦写次数	Regulator voltage=1.5V, T _A = 25°C	20K			cycles
RET _{FLASH}	数据保存期限	T _A = 105°C	10			Years
		常温	100			Years
T _{w_prog}	编程时间		6		7.5	μs
T _{p_erase}	页擦除时间		4		5	ms
T _{m_erase}	整片擦除时间		30		40	ms

6.3.11 EFT 特性

芯片复位可以使系统恢复正常操作。

表 6-17 EFT 特性

符号	级别/类型
EFT to IO (IEC61000-4-4)	Class:4A
EFT to Power (IEC61000-4-4)	Class:2A

软件建议

软件的流程中必须包含程序跑飞的控制，如：

- 被破坏的程序计数器；
- 意外的复位；
- 关键数据被破坏（控制寄存器等）；

在进行 ESD 测试时，可以把超出应用要求的电压直接施加在芯片上，当检测到意外动作的地方，软件部分需要加强以防止发生不可恢复的错。

6.3.12 绝对最大值(电气敏感性)

使用特定的测量方法，对芯片进行强度测试以决定它的电气敏感性方面的性能。

表 6-18 绝对最大值

符号	参数	条件	最小值	典型值	最大值	单位
VESDHBM	ESD @ Human Body Mode			4		KV
VESDCDM	ESD @ Charge Device Mode			1		KV
I _{latchup}	Latch up current@105°C			100		mA
	Latch up current@25°C			300		mA

6.3.13 I/O 端口特性

6.3.13.1 输出特性——端口

表 6-19 端口输出特性

符号	参数	条件	最小值	最大值	单位
V _{OH}	High level output voltage Source Current	Sourcing 5 mA, VCC = 3.3 V ⁽¹⁾	VCC-0.25		V
		Sourcing 10 mA, VCC = 3.3 V ⁽²⁾	VCC-0.6		V
V _{OL}	Low level output voltage Sink Current	Sinking 6 mA, VCC = 3.3 V ⁽¹⁾		VSS+0.25	V
		Sinking 15 mA, VCC = 3.3 V ⁽²⁾		VSS+0.6	V
V _{OH(D)}	High level output voltage Double source Current	Sourcing 10 mA, VCC = 3.3 V ⁽¹⁾	VCC-0.25		V
		Sourcing 20 mA, VCC = 3.3 V ⁽²⁾	VCC-0.6		V
V _{OL(D)}	Low level output voltage Double Sink Current	Sinking 10 mA, VCC = 3.3 V ⁽¹⁾		VSS+0.25	V
		Sinking 20 mA, VCC = 3.3 V ⁽²⁾		VSS+0.6	V

1. The maximum total current, I_{OH}(max) and I_{OL}(max), for all outputs combined, should not exceed 40 mA to satisfy the maximum specified voltage drop.
2. The maximum total current, I_{OH}(max) and I_{OL}(max), for all outputs combined, should not exceed 100 mA to satisfy the maximum specified voltage drop.

6.3.13.2 输入特性——端口 PA, PB, PC, PD

表 6-20 端口输入特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{IH}	Positive-going input threshold voltage	VCC=2.0v	0.7VCC			V
		VCC=3.3v	0.7VCC			V
		VCC=5.5v	0.7VCC			V
V _{IL}	Negative-going input threshold voltage	VCC=2.0v			0.3VCC	V
		VCC=3.3v			0.3VCC	V
		VCC=5.5v			0.3VCC	V
V _{hys} ⁽¹⁾	Input voltage hysteresis (V _{IH} - V _{IL})	VCC=2.0v		0.3		V
		VCC=3.3v		0.4		V
		VCC=5.5v		0.6		V
R _{pullup}	Pullup resistor	Pullup enabled VCC=3.3V		80		kΩ
R _{pulldown}	Pulldown resistor	Pulldown enabled VCC=3.3V		40		kΩ
C _{input}	Input capacitance			5		pF

1. 由综合评估得出，不在生产中测试。

6.3.13.3 端口外部输入采样要求——Timer Gate/Timer Clock

表 6-21 端口外部输入采样要求

符号	参数	条件	最小值	典型值	最大值	单位
$t_{(int)}$	External interrupt timing	External trigger signal for the interrupt flag ⁽¹⁾		30		ns
$t_{(cap)}$	Timer capture timing	Timer capture pulse width		0.5		μ s
$t_{(clk)}$	Timer clock frequency applied to pin	Timer external clock input $f_{HCLK} = 4\text{MHz}$			PCLK/2	MHz

1. The external signal sets the interrupt flag every time the minimum $t_{(int)}$ parameters are met. It may be set even with trigger signals shorter than $t_{(int)}$.
2. 由综合评估得出，不在生产中测试。

6.3.13.4 端口漏电特性——PA,PB,PC,PD

表 6-22 端口漏电特性

符号	参数	条件	最小值	典型值	最大值	单位
$I_{lkg}(Px.y)$	Leakage current	$V_{(Px.y)}$ ⁽¹⁾⁽²⁾		± 50		nA

1. The leakage current is measured with VSS or VCC applied to the corresponding pin(s), unless otherwise noted.
2. The port pin must be selected as input.

6.3.14 TIM 定时器特性

有关输入输出复用功能引脚（输出比较、输入捕获、外部时钟、PWM 输出）的特性详情，参见下表。

表 6-23 高级定时器 (ATIM) 特性

符号	参数	条件	最小值	最大值	单位
t _{res}	定时器分辨时间		1		t _{TIMCLK}
		f _{TIMCLK} =84MHz	11.9		ns
f _{ext}	外部时钟频率		0	f _{TIMCLK} /2	MHz
		f _{TIMCLK} =84MHz	0	42	MHz
Re _{STim}	定时器分辨率			16	位
T _{counter}	选择内部时钟时，16 位计数器时钟周期		1	65536	t _{TIMCLK}

1. 由设计保证，不在生产中测试。

表 6-24 复合定时器 (CTIM) 特性

符号	参数	条件	最小值	最大值	单位
t _{res}	定时器分辨时间		1		t _{TIMCLK}
		f _{TIMCLK} =84MHz	11.9		ns
f _{ext}	外部时钟频率		0	f _{TIMCLK} /2	MHz
		f _{TIMCLK} =84MHz	0	42	MHz
Re _{STim}	定时器分辨率			16	位
		模式 0 自由计数		32	位
T _{counter}	选择内部时钟时，16 位计数器时钟周期		1	65536	t _{TIMCLK}

1. 由设计保证，不在生产中测试。

表 6-25 WDT 特性

符号	参数	条件	最小值	最大值	单位
t _{res}	WDT 溢出时间	f _{WDTCLK} =10kHz	0.4	209715	ms

1. 由设计保证，不在生产中测试。

6.3.15 通信接口

6.3.15.1 I2C 特性

I2C 接口特性如下表：

表 6-26 I2C 接口特性

符号	参数	标准模式 (100K)		快速模式 (400K)		高速模式 (1M)		单位
		最小值	最大值	最小值	最大值	最小值	最大值	
t _{SCLL}	SCL 时钟低时间	4.7		1.25		0.5		μs
t _{SCLH}	SCL 时钟高时间	4.0		0.6		0.26		μs
t _{SU.SDA}	SDA 建立时间	250		100		50		ns
t _{HD.SDA}	SDA 保持时间	0		0		0		μs
t _{HD.STA}	开始条件保持时间	2.5		0.625		0.25		μs
t _{SU.STA}	重复的开始条件建立时间	2.5		0.6		0.25		μs
t _{SU.STO}	停止条件建立时间	0.25		0.25		0.25		μs
t _{BUF}	总线空闲(停止条件至开始条件)	4.7		1.3		0.5		μs

1. 由设计保证，不在生产中测试。

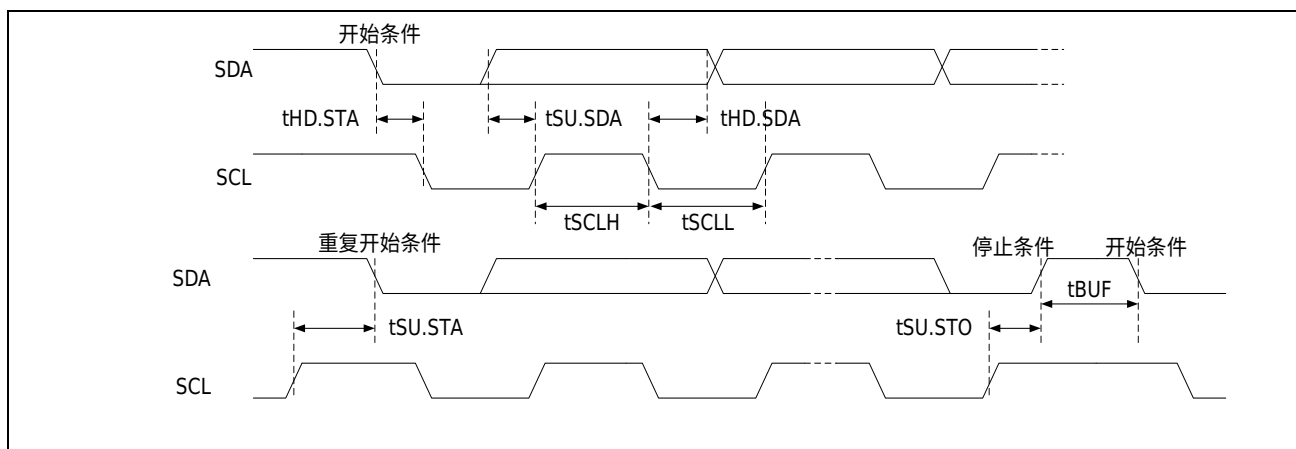


图 6-4 I2C 接口时序

6.3.15.2 SPI 特性

表 6-27 SPI 接口特性

符号	参数	条件	最小值	最大值	单位
$t_c(\text{SCK})$	串行时钟的周期	主机模式 $f_{\text{PCLK}} = 48\text{MHz}$	1/24	-	us
		从机模式 $f_{\text{PCLK}} = 48\text{MHz}$	1/12	-	us
$t_w(\text{SCKH})$	串行时钟的高电平时间	主机模式	$0.5 \times t_c(\text{SCK})$	-	us
		从机模式	$0.5 \times t_c(\text{SCK})$	-	us
$t_w(\text{SCKL})$	串行时钟的低电平时间	主机模式	$0.5 \times t_c(\text{SCK})$	-	us
		从机模式	$0.5 \times t_c(\text{SCK})$	-	us
$t_{su}(\text{SSN})$	从机选择的建立时间	从机模式	$0.5 \times t_c(\text{SCK})$	-	us
$t_h(\text{SSN})$	从机选择的保持时间	从机模式	$0.5 \times t_c(\text{SCK})$	-	us
$t_v(\text{MO})$	主机数据输出的生效时间	$f_{\text{PCLK}} = 32\text{MHz}$	-	3	ns
$t_h(\text{MO})$	主机数据输出的保持时间	$f_{\text{PCLK}} = 32\text{MHz}$	2	-	ns
$t_v(\text{SO})$	从机数据输出的生效时间	$f_{\text{PCLK}} = 16\text{MHz}$	-	50	ns
$t_h(\text{SO})$	从机数据输出的保持时间	$f_{\text{PCLK}} = 16\text{MHz}$	30	-	ns
$t_{su}(\text{MI})$	主机数据输入的建立时间		10	-	ns
$t_h(\text{MI})$	主机数据输入的保持时间		2	-	ns
$t_{su}(\text{SI})$	从机数据输入的建立时间		10	-	ns
$t_h(\text{SI})$	从机数据输入的保持时间		2	-	ns

1. 由设计保证，不在生产中测试。

SPI 接口信号的波形和时序参数如下：

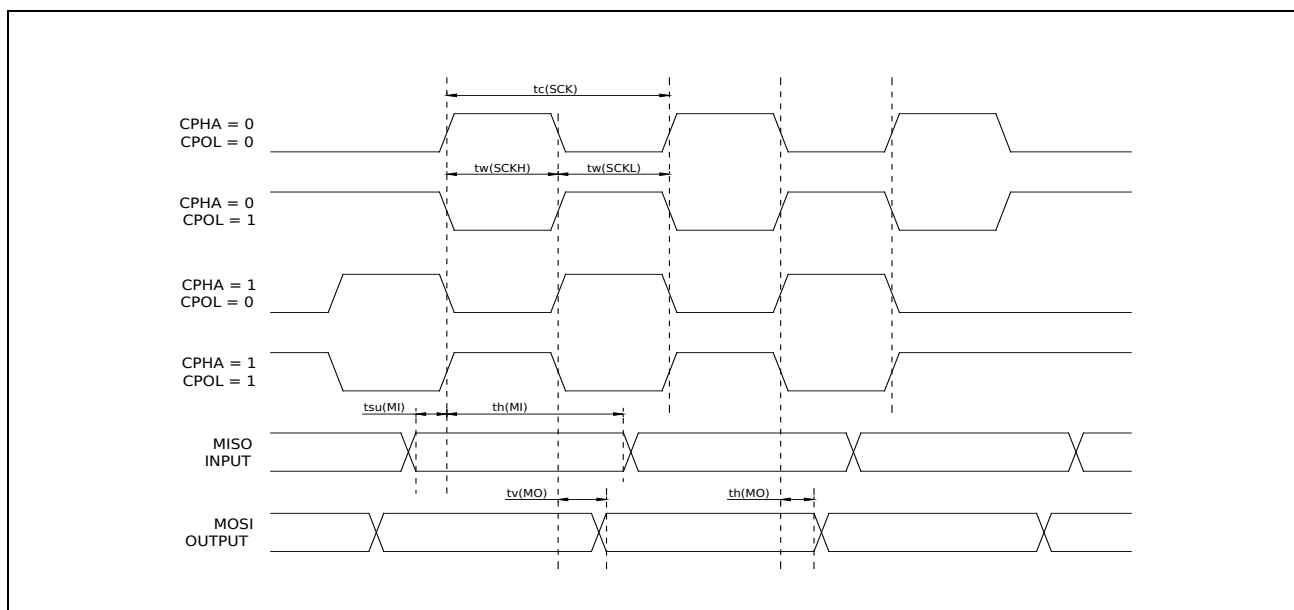


图 6-5 SPI 时序图 (主机模式)

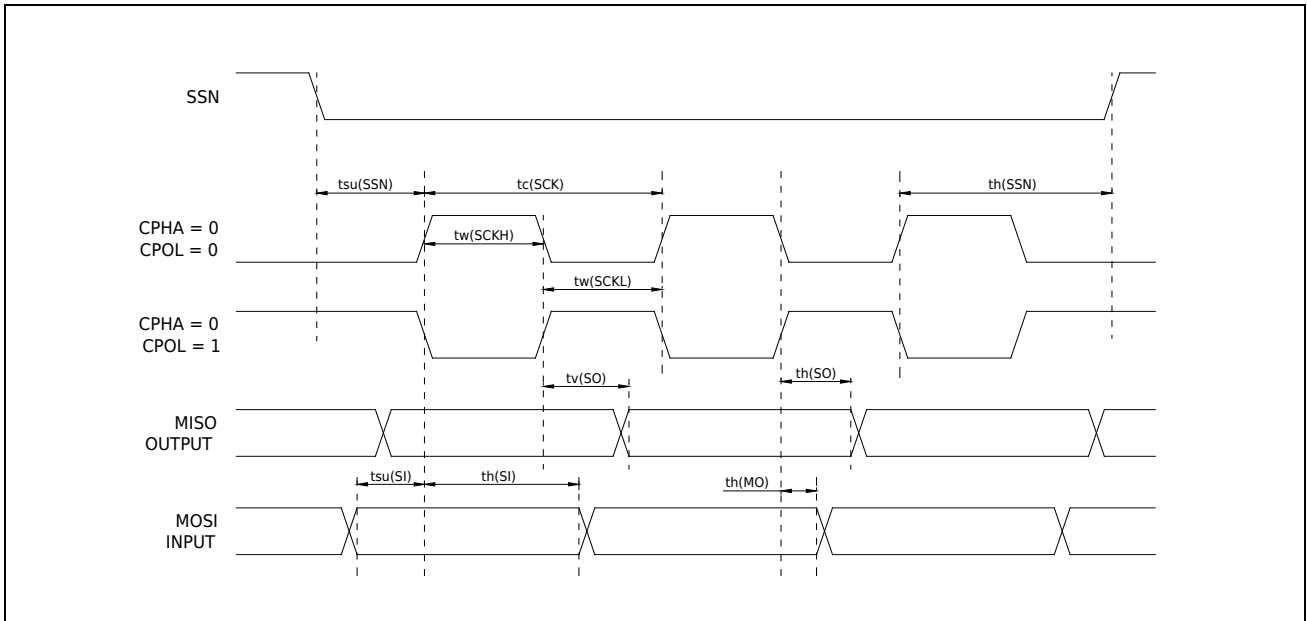


图 6-6 SPI 时序图 (从机模式 CPHA=0)

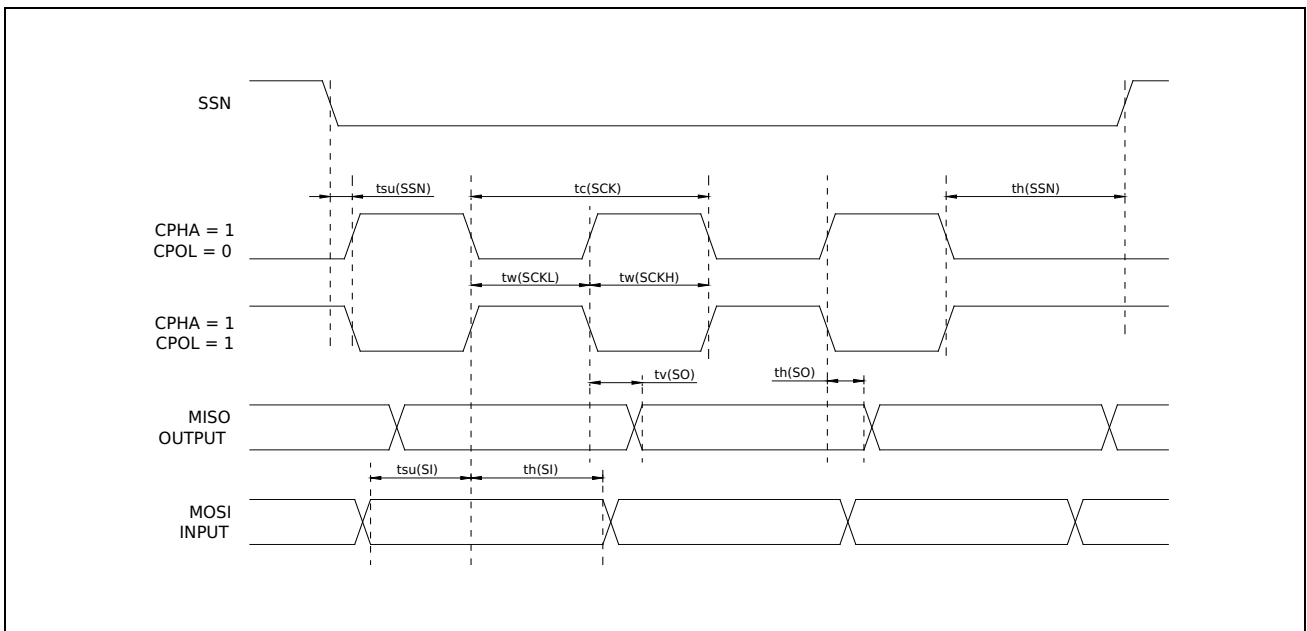


图 6-7 SPI 时序图 (从机模式 CPHA=1)

6.3.16 NRESET 引脚特性

NRESET 引脚输入驱动使用 CMOS 工艺，它连接了一个不能断开的上拉电阻。

表 6-28 RESET 引脚特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{IL(NRESET)}^{(1)}$	输入低电平电压		-0.3		0.8	V
$V_{IH(NRESET)}$	输入高电平电压		$0.8 \cdot V_{CC}$		$V_{CC} + 0.5$	
$V_{hys(NRESET)}$	施密特触发器电压迟滞			200		mV
R_{PU}	弱上拉等效电阻	$V_{IN} = V_{SS}$		80		kOhm
$V_{F(NRESET)}^{(1)}$	输入滤波脉冲				100	ns
$V_{NF(NRESET)}^{(1)}$	输入非滤波脉冲		300			ns

1. 由设计保证，不在生产中测试。

6.3.17 12Bit ADC 特性

表 6-29 12Bit ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{ADCIN}	Input voltage range	Single ended	0		V _{ADCREFIN}	V
V _{ADCREFIN}	Input range of external reference voltage	Single ended	2.0		AVCC	V
I _{ADC1}	Active current including reference generator and buffer	200kSPS		1.3		mA
I _{ADC2}	Active current without reference generator and buffer	1MSPS		0.7		mA
C _{ADC}	ADC input capacitance			4.0	5.0	pF
R _{ADC} ⁽¹⁾	ADC sampling switch impedance			1.8		KOhm
R _{AIN} ⁽¹⁾	ADC external input resistor ⁽²⁾				100	KOhm
F _{ADCCLK}	ADC clock Frequency				24M	Hz
T _{ADCSTART}	Startup time of reference generator and ADC core			30		μs
T _{ADCCONV}	Conversion time		18	24	25	cycles
ENOB ⁽¹⁾	Effective Bits	1MSPS@VCC>=2.7v 500KSPS@VCC>=2.4v 200KSPS@VCC>=2.0v REF=EXREF	9.7	10.8		Bit
		1MSPS@VCC>=2.7v 500KSPS@VCC>=2.4v 200KSPS@VCC>=2.0v REF=VCC	9.7	10.7		Bit
		200KSPS@VCC>=2.0v REF=internal 1.5V		10.0		Bit
		200KSPS@VCC>=2.8v REF=internal 2.5V		10.3		Bit
SNR ⁽¹⁾	Signal to Noise Ratio	1MSPS@VCC>=2.7v 500KSPS@VCC>=2.4v 200KSPS@VCC>=2.0v REF=EXREF	61.5	68.5		dB
		1MSPS@VCC>=2.7v 500KSPS@VCC>=2.4v 200KSPS@VCC>=2.0v REF=VCC	60.8	68.1		dB
		200KSPS@VCC>=2.0v REF=internal 1.5V		63.5		dB
		200KSPS@VCC>=2.8v REF=internal 2.5V		65.3		dB
DNL ⁽¹⁾	Differential non-linearity	200KSpS; VREF=EXREF/AVCC	-1		2.5	LSB
INL ⁽¹⁾	Integral non-linearity	200KSpS; VREF=EXREF/AVCC		±3		LSB
E _o	Offset error			±5		LSB
E _g	Gain error			±5		LSB

1. 由设计保证，不在生产中测试。
2. ADC 的典型应用如下图所示：

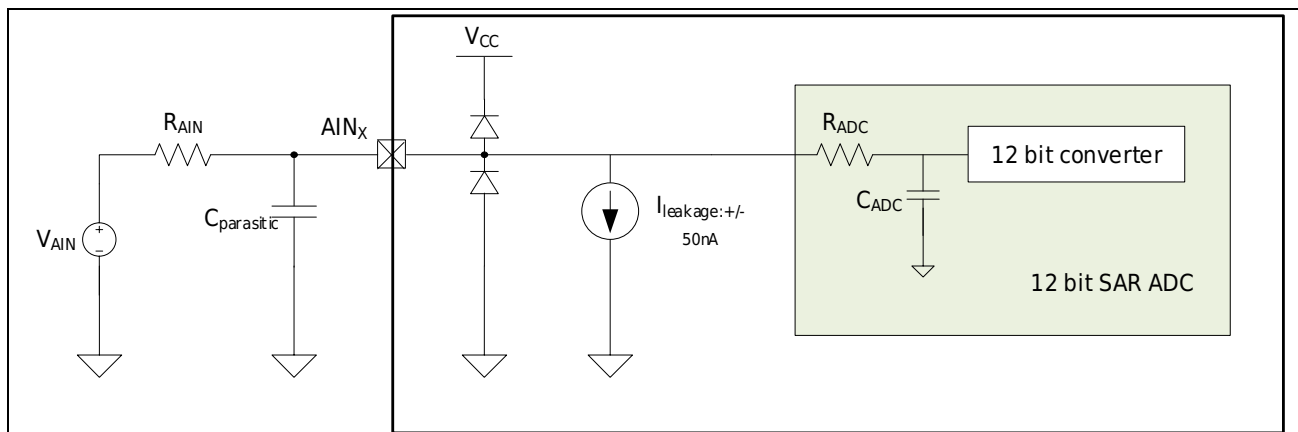


图 6-8 ADC 典型应用

对于 0.5LSB 采样误差精度要求的条件下，外部输入阻抗的计算公式如下：

$$R_{AIN} = \frac{M}{F_{ADCCLK} * C_{ADC} * (N+1) * \ln(2)} - R_{ADC} \quad (N=12)$$

其中 F_{ADCCLK} 为 ADC 时钟频率，寄存器 ADC_CR0<3:1> 可设定其与 PCLK 频率的关系，如下表：

表 6-30 ADC 时钟频率 F_{ADCCLK} 和 PCLK 频率分频比关系

ADC_CR0<3:1>	Ratio = F_{PCLK} / F_{ADCCLK}
0b000	1
0b001	4
0b010	6
0b011	8
0b100	10
0b101	12
0b110	14
0b111	16

M 为采样周期个数，由寄存器 ADC_CR0<13:12> 设定

表 6-31 采样时间 t_{sa} 和 ADC 时钟频率 F_{ADCCLK} 的关系

ADC_CR0<13:12>	M
0b00	3
0b01	6
0b10	9
0b11	10

表 6-32 ADC 最高时钟频率 F_{ADCCLK} 和外部电阻 R_{AIN} 的关系 (M=9, 采样误差 0.5LSB 的条件下)

R_{AIN} (KOhm)	F_{ADCCLK} (MHz)
10	21.1
30	7.8
50	4.8
80	3.0
100	2.4
120	2.0
150	1.6

对于上述典型应用，应注意：

- 尽量减小 ADC 输入端口 AIN_x 的寄生电容 $C_{parasitic}$ ；
- 除了考虑 R_{AIN} 值外，如果信号源 V_{AIN} 的内阻较大时，也需要加入考虑。

6.3.18 VC 特性

表 6-33 VC 特性

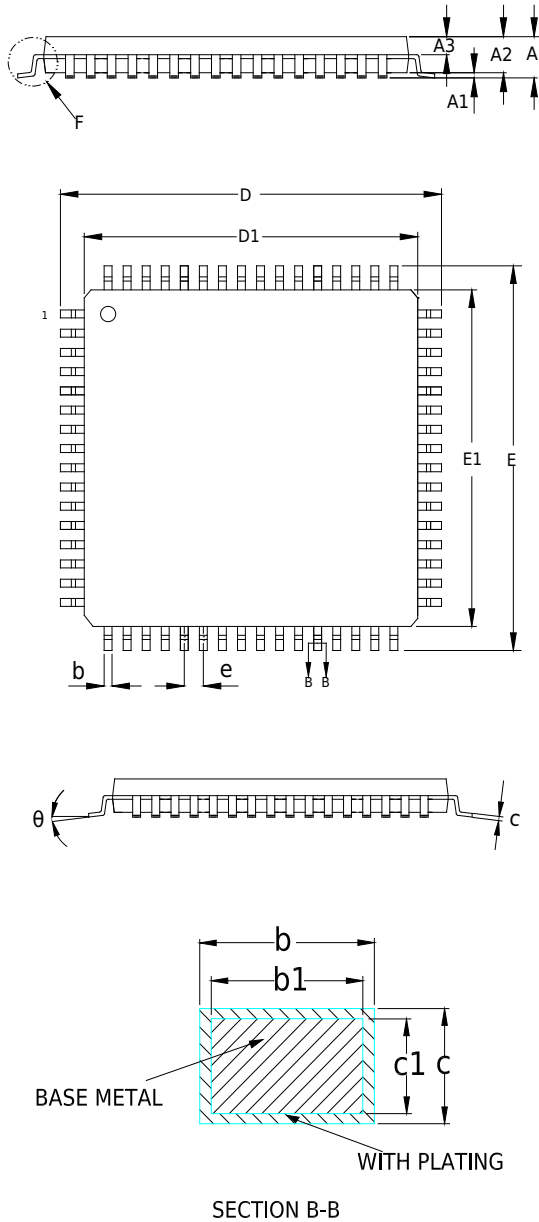
符号	参数	条件	最小值	典型值	最大值	单位
V_{in}	Input voltage range		0		5.5	V
V_{incom}	Input common mode range		0.3		VCC-0.3	V
V_{offset}	Input offset	常温 25°C 3.3V	-15		+15	mV
I_{comp}	Comparator's current	VC_CR0.BIAS = 0b00 VC_CR0.BIAS = 0b01 VC_CR0.BIAS = 0b10 VC_CR0.BIAS = 0b11		0.3 1.2 10 20		μ A
$T_{response}$	Comparator's response time when one input cross another	VC_CR0.BIAS = 0b00 VC_CR0.BIAS = 0b01 VC_CR0.BIAS = 0b10 VC_CR0.BIAS = 0b11		20 5 1 0.2		μ s
T_{setup}	Comparator's setup time when ENABLE. Input signals unchanged.	VC_CR0.BIAS = 0b00 VC_CR0.BIAS = 0b01 VC_CR0.BIAS = 0b10 VC_CR0.BIAS = 0b11		20 5 1 0.2		μ s
T_{warmup}	From main bandgap enable to 1.2V BGR reference, Temp sensor voltage、ADC internal 1.5V、2.5V reference stable			20		μ s
T_{filter}	Digital filter time ⁽¹⁾	滤波时钟 =150KHz		VC_CR1.FltTime = 0b000 VC_CR1.FltTime = 0b001 VC_CR1.FltTime = 0b010 VC_CR1.FltTime = 0b011 VC_CR1.FltTime = 0b100 VC_CR1.FltTime = 0b101 VC_CR1.FltTime = 0b110 VC_CR1.FltTime = 0b111	7 20 47 100 420 1700 6820 27300	μ s

1. 当滤波时钟为 PCLK 时，滤波时间详见参考手册说明。

7 封装信息

7.1 封装尺寸

LQFP64 封装

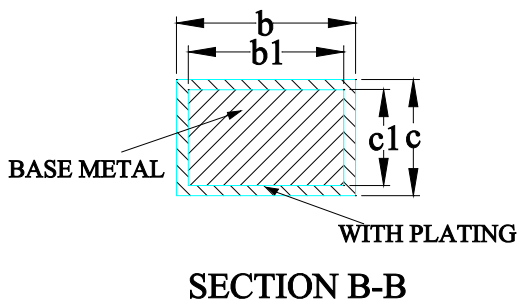
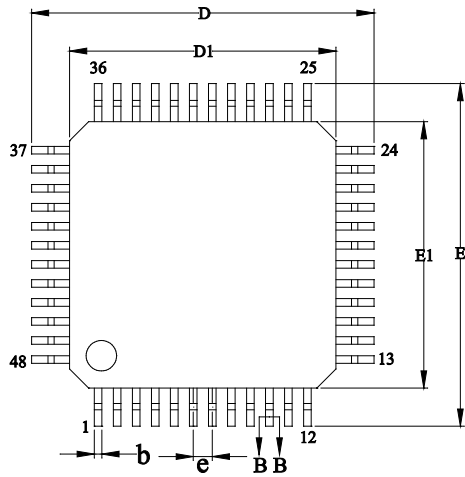
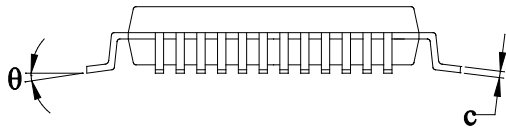
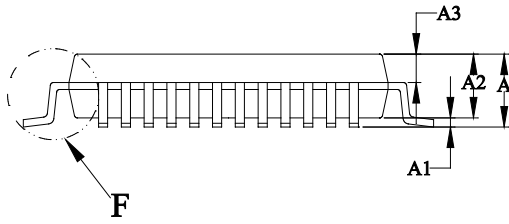


Symbol	10x10 Millimeter		
	Min	Nom	Max
A	--	--	1.60
A1	0.05	--	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.17	--	0.27
b1	0.17	0.20	0.23
c	0.09	0.15	0.20
c1	0.09	0.127	0.16
D	11.80	12.00	12.20
D1	9.90	10.00	10.10
E	11.80	12.00	12.20
E1	9.90	10.00	10.10
e	0.50BSC		
L	0.45	--	0.75
L1	1.00REF		
θ	0°	--	7°

Note:

- Dimensions "D1" and "E1" do not include mold flash.

LQFP48 封装

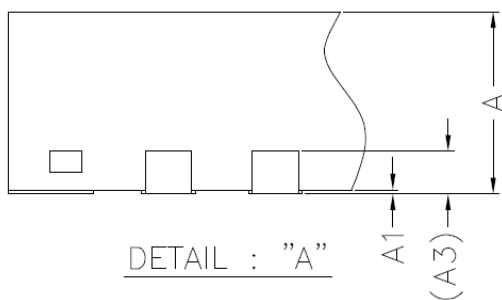
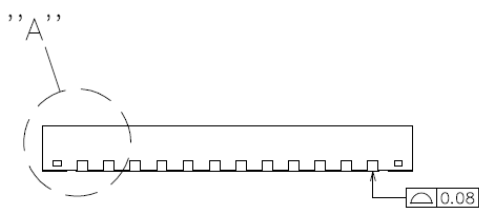
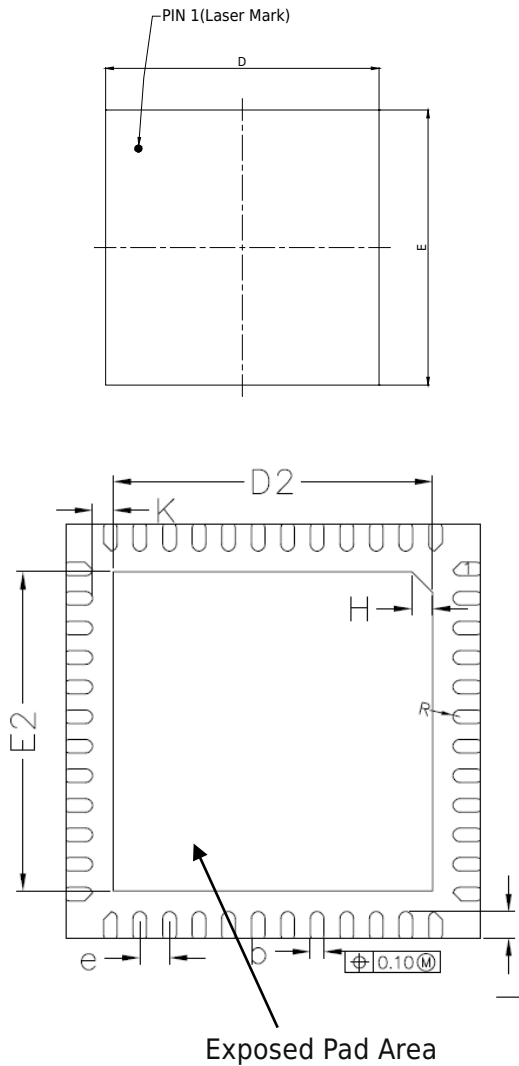


Symbol	7x7 Millimeter		
	Min	Nom	Max
A	--	--	1.60
A1	0.05	--	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.17	--	0.27
b1	0.17	0.20	0.23
c	0.09	0.15	0.20
c1	0.09	0.127	0.16
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
e	0.50BSC		
L	0.45	0.60	0.75
L1	1.00REF		
θ	0	--	7°

Note:

- Dimensions "D1" and "E1" do not include mold flash.

QFN48 封装

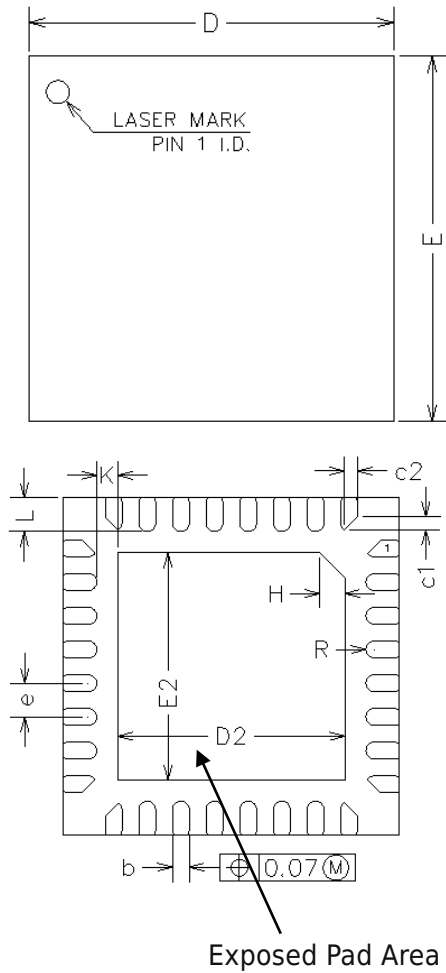


Symbol	7x7 Millimeter		
	Min	Nom	Max
A	0.70	0.75	0.80
A1	--	0.02	0.05
A3	0.20REF		
b	0.18	0.25	0.30
c	0.18	0.20	0.23
D	6.90	7.00	7.10
D2	5.20	5.35	5.50
e	0.50BSC		
E	6.90	7.00	7.10
E2	5.20	5.35	5.50
L	0.3	0.4	0.5
h	0.30	0.35	0.40
L/F die pad size(mil)	224 x 224		

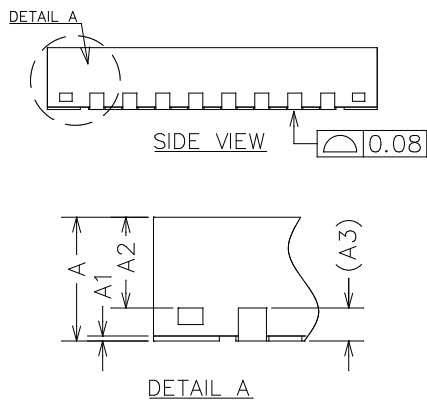
Note:

- Exposed Pad Area 需要连接到 DVSS。

QFN32 封装



Symbol	4x4 Millimeter		
	Min	Nom	Max
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A2	0.50	0.55	0.60
A3	0.20REF		
b	0.15	0.20	0.25
c1	-	0.10	-
c2	-	0.10	-
D	3.90	4.00	4.10
D2	2.60	2.70	2.80
e	0.40BSC		
E	3.90	4.00	4.10
E2	2.60	2.70	2.80
L	0.25	0.30	0.35
H	0.55REF		
K	0.20	-	-
L/F die pad size(mil)	122 x 122		



Note:

- Exposed Pad Area 必须连接到 DVSS。

7.2 焊盘示意图

LQFP64 封装 (10mm x 10mm)

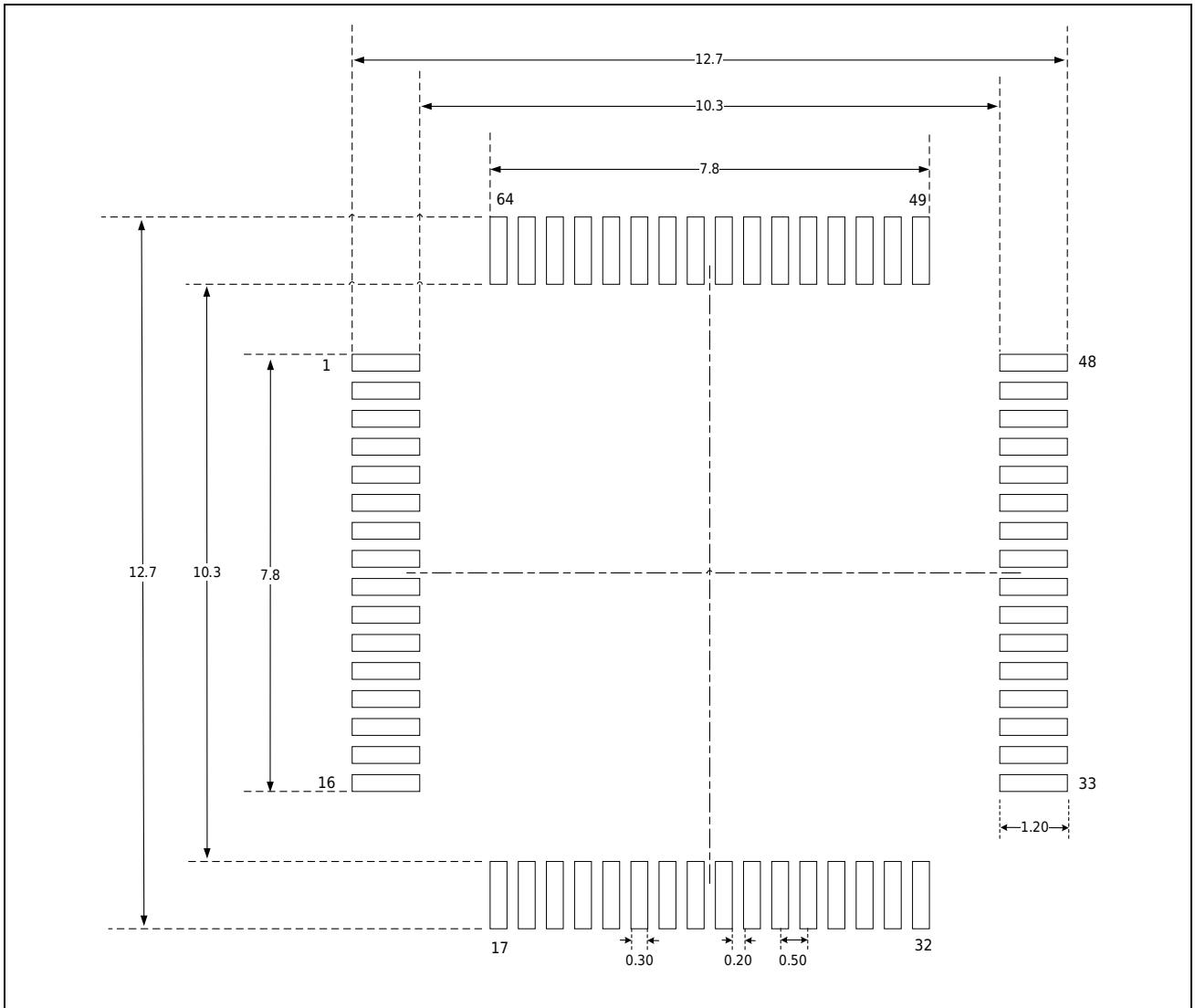


图 7-1 LQFP64 焊盘示意图

Note:

- Dimensions are expressed in millimeters.
- 尺寸仅做参考。

LQFP48 封装 (7mm x 7mm)

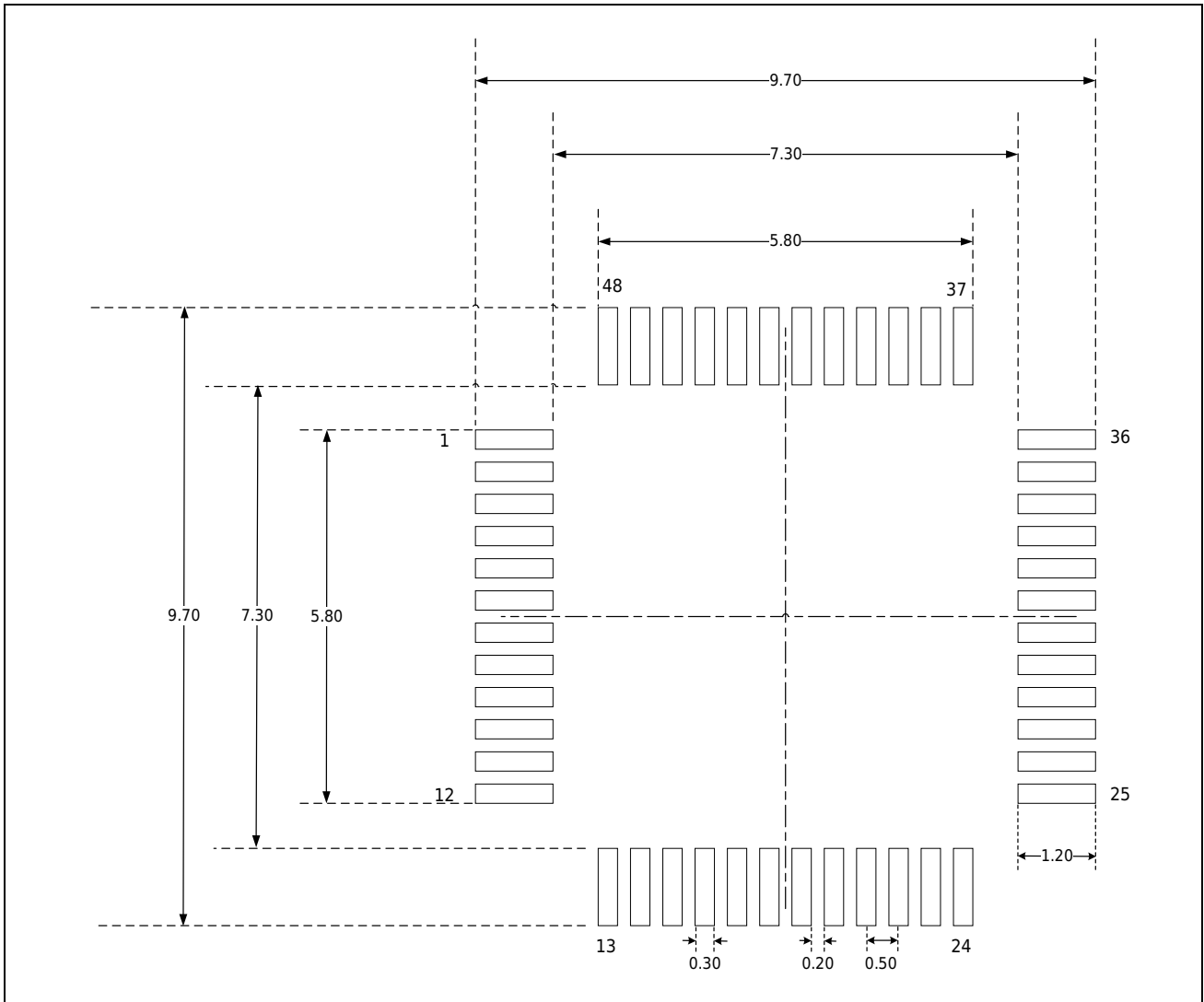


图 7-2 LQFP48 焊盘示意图

Note:

- Dimensions are expressed in millimeters.
- 尺寸仅做参考。

QFN48 封装 (7mm x 7mm)

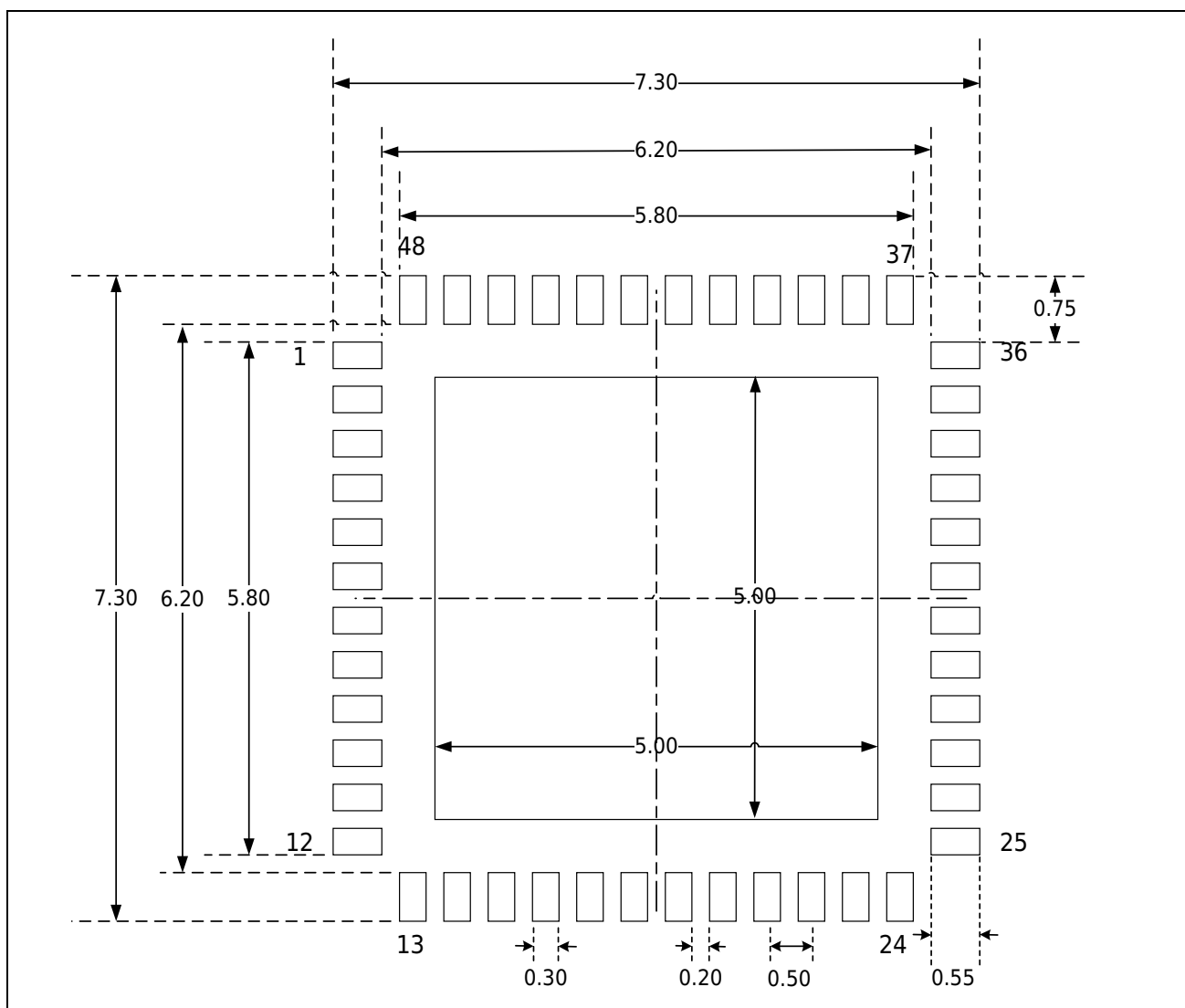


图 7-3 QFN48 焊盘示意图

Note:

- Dimensions are expressed in millimeters.
- 尺寸仅做参考。

QFN32 封装 (4mm x 4mm)

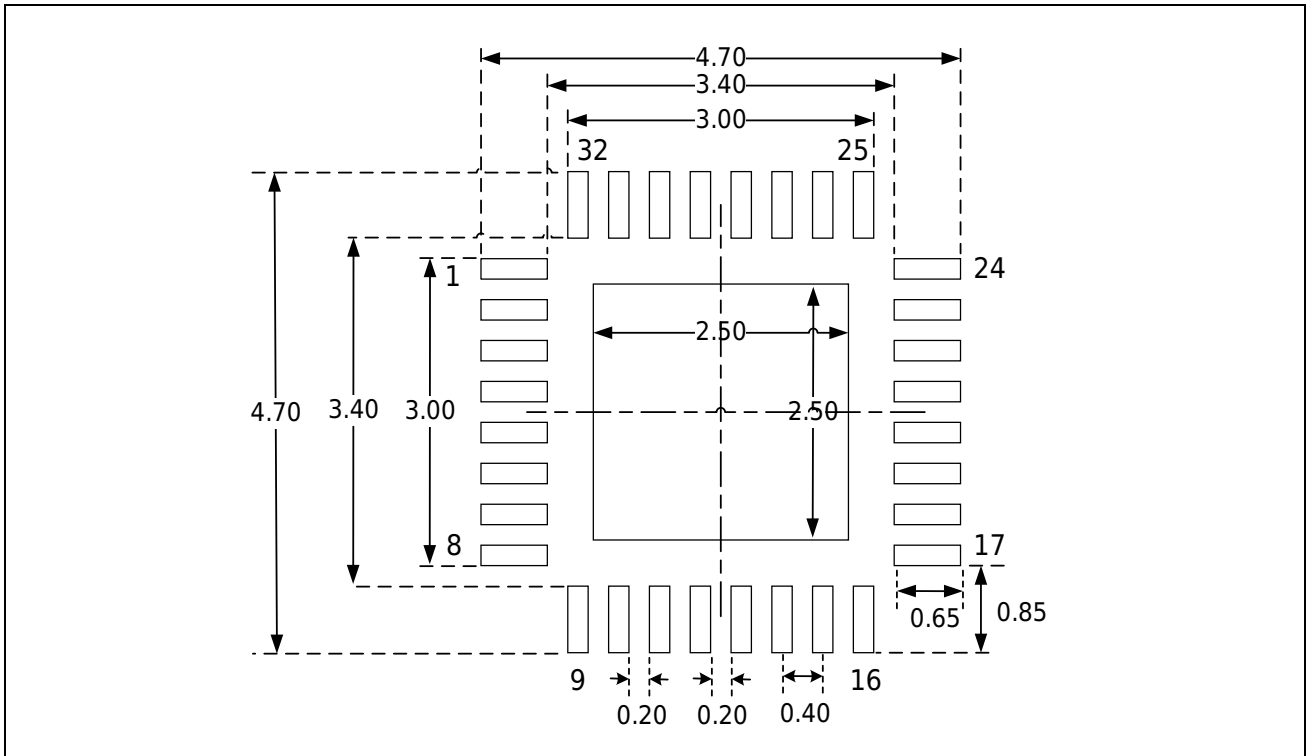


图 7-4 QFN32 焊盘示意图

Note:

- Dimensions are expressed in millimeters.
- 尺寸仅做参考。

7.3 丝印说明

以下给出各封装正面丝印的 Pin 1 位置和信息说明。

LQFP64 封装 (10mm x 10mm)

LQFP48 封装 (7mm x 7mm)

QFN48 封装 (7mm x 7mm)

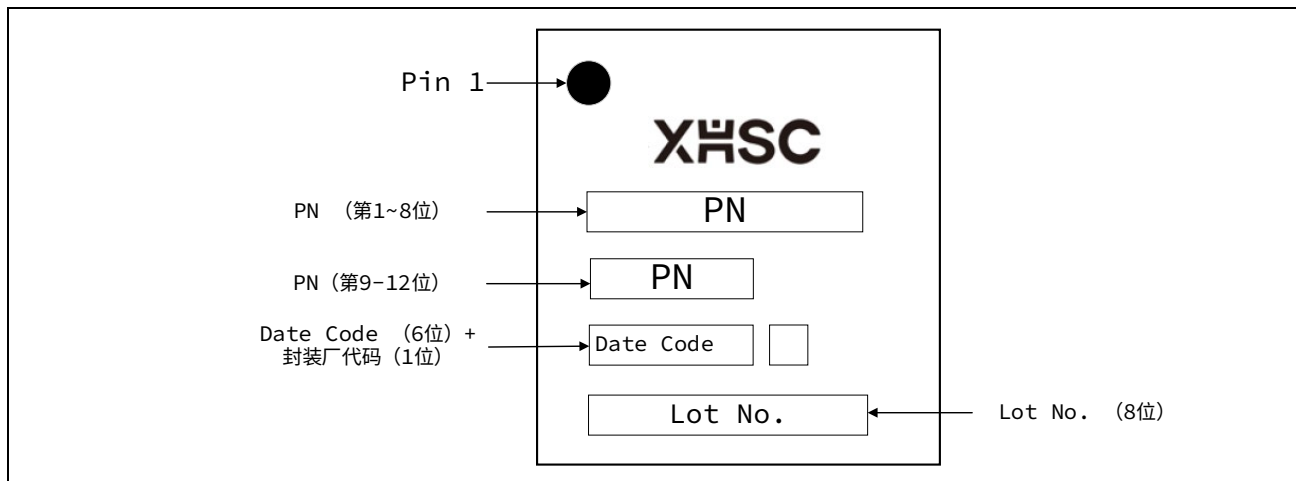


图 7-5 LQFP64/LQFP48/QFN48 封装丝印说明

QFN32 封装 (4mm x 4mm)

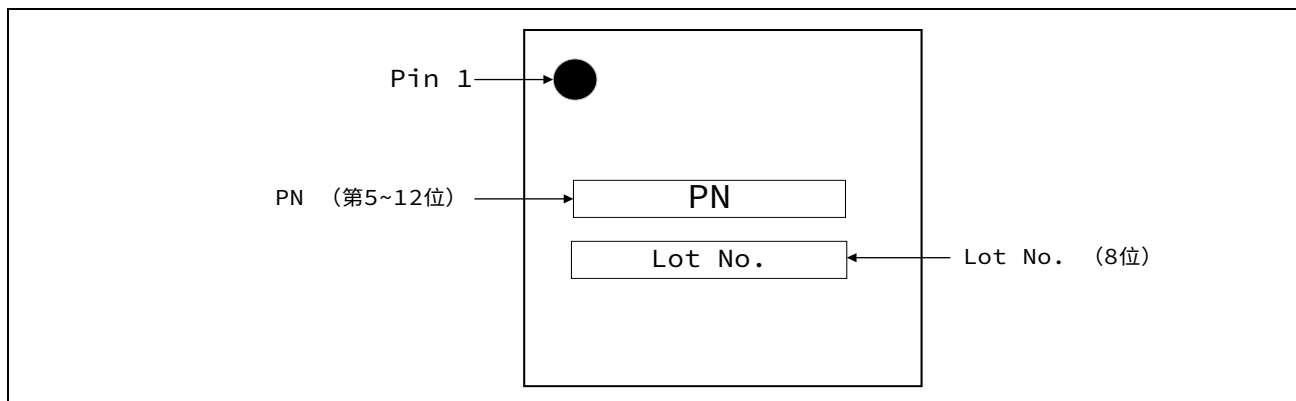


图 7-6 QFN32 封装丝印说明

注意：

- 上图空白框表示与生产相关的可选标记，本节不作说明。

7.4 封装热阻系数

封装芯片在指定工作环境温度下工作时，芯片表面的结温 T_J (°C) 可以按照下面的公式计算：

$$T_J = T_A + (P_D \times \theta_{JA})$$

- T_A 是指封装芯片工作时的工作环境温度，单位是°C；
- θ_{JA} 是指封装对工作环境的热阻系数，单位是°C/W；
- P_D 等于芯片的内部功耗和 I/O 功耗之和，单位是 W。芯片的内部功耗是产品的 $I_{DD} \times V_{DD}$ ，I/O 功耗指的是指芯片工作时 I/O 引脚产生的功耗，通常该部分值很小，可以忽略。

芯片在指定工作环境温度下工作时芯片表面的结温 T_J ，不可以超出芯片可容许的最大结温度 T_{Jmax} 。

表 7-1 各封装热阻系数表

Package Type and Size	Thermal Resistance Junction-ambient Value (θ_{JA})	Unit
LQFP64 10mm x 10mm / 0.5mm pitch	65 +/- 10%	°C/W
LQFP48 7mm x 7mm / 0.5mm pitch	75 +/- 10%	°C/W
QFN48 7mm x 7mm / 0.5mm pitch	30 +/- 10%	°C/W
QFN32 4mm x 4mm / 0.4mm pitch	53 +/- 10%	°C/W

8 订购信息

表 8-1 订购信息

产品型号		HC32F420FAUB-QFN32TR	HC32F420JAUB-QFN48TR	HC32F420JATB-LQ48	HC32F420KATB-LQFP64
主频(MHz)		84			
内核		M4			
Flash(KB)		128			
RAM(KB)		24			
GPIO		27	38	38	52
电压 (V)		2.0 ~ 5.5			
DMA		6			
定时及计数	复合定时器 CTIMER	3			
	高级定时器 ATIMER	2			
	WDT	1ch IWDT+1ch WWDT			
通信接口	USART	4			
	I ² C	2			
	SPI	2			
模拟	ADC 12bit	2 10ch	2 10ch	2 10ch	2 16ch
	VC	2			
	OTS	✓			
	LVD	✓			
唯一识别码		✓			
工作温度 (°C)		-40~105			
封装包装	封装形式	QFN32 (4*4)	QFN48 (7*7)	LQFP48 (7*7)	LQFP64 (10*10)
	脚间距	0.4mm	0.5mm	0.5mm	0.5mm
	包装形式	Tape&Reel	Tape&Reel	TRAY	TRAY

版本修订记录

版本号	修订日期	修订内容
Rev1.0	2023/03/31	初版发布。

若您在学习与使用过程中有任何意见或建议，请随时与我们联系。

邮箱：support@xhsc.com.cn

电话：021-68667000-7355

地址：上海市浦东新区中科路 1867 号 A 座 10 层

