

HC32F052 系列

32 位 ARM[®] Cortex[®]-M0+ 微控制器

数据手册

Rev1.10 2024 年 06 月

产品特性

- **64 MHz Cortex-M0+ 32 位 CPU 平台**
- **HC32F052 系列具有灵活的功耗管理系统**
 - 20 μ A @ 3 V 深度休眠模式: 所有时钟关闭, 上电复位有效, IO 状态保持, IO 中断有效, 所有寄存器、RAM 和 CPU 数据保存状态时的功耗
 - 40 μ A/ MHz @ 3 V @ 64 MHz 工作模式: CPU 运行, 从 FLASH 运行程序
 - 6 μ s 唤醒时间, 使模式切换更加灵活高效, 系统反应更为敏捷
- **128 K/ 64 K 字节 Flash 存储器, 具有擦写保护功能**
- **16 K 字节 RAM 存储器, 附带奇偶校验, 增强系统的稳定性**
- **通用 I/O 引脚 (40 IO/ 48 pin, 26 IO/ 32 pin, 23 IO/ 28 pin)**
- **时钟、晶振**
 - 外部高速晶振 8 ~ 24 MHz
 - 外部低速晶振 32.768 kHz
 - 内部高速时钟 12 MHz
 - 内部低速时钟 32.8/ 38.4 kHz
 - PLL 时钟 最高 64 MHz
 - 硬件支持内外时钟校准和监控
- **定时器/计数器**
 - 2 个复合 16 位定时器/计数器
 - 4 个高性能 16 位定时器/计数器
 - 1 个低功耗 16 为定时器/计数器
 - 1 个独立 WDT, 使用 32K 振荡器提供 WDT 计数
 - 1 个窗口 WDT, 使用系统时钟计数
- **通讯接口**
 - 2 路 USART 标准通讯接口
 - 2 路 LPUART 低功耗通讯接口, 深度休眠模式下可工作
 - 2 路 SPI 标准通讯接口
 - 2 路 I2C 标准通讯接口
 - 1 路 I2C Slave 通讯接口
 - 1 路 CAN 通讯接口
- **定时器作为蜂鸣器频率发生器**
- **硬件万年历 RTC 模块**
- **硬件 CRC-16/ 32 模块**
- **硬件 32 位除法开方器**
- **全球唯一 10 字节 ID 号**
- **集成 1 个 12 位 1 Msps 采样的高速高精度 SARADC, 内置跟随器, 可测量外部微弱信号**
- **集成高精度温度传感器**
- **集成 64 阶电压可编程基准输入的 2 路电压比较器**
- **集成低电压侦测器 LVD, 可配置 16 阶比较电平, 可监控端口电压以及电源电压**
- **集成 2 个运算放大器**
- **SWD 调试解决方案, 提供全功能调试器**
- **工作条件: -40 ~ 85 °C, 2.0 ~ 5.5 V**
- **封装形式: LQFP48/ 32, QFN48/ 32**

支持型号:

| | |
|----------------------|----------------------|
| HC32F052FAUA-QFN32TR | HC32F052JAUA-QFN48TR |
| HC32F052JATA-LQ48 | HC32F052FATA-LQ32 |
| HC32F052F8UA-QFN32TR | HC32F052J8UA-QFN48TR |
| HC32F052J8TA-LQ48 | HC32F052F8TA-LQ32 |

声 明

- ★ 小华半导体有限公司（以下简称：“XHSC”）保留随时更改、更正、增强、修改小华半导体产品和/或本档的权利，恕不另行通知。用户可在下单前获取最新相关信息。XHSC 产品依据购销基本合同中载明的销售条款和条件进行销售。
- ★ 客户应针对您的应用选择合适的 XHSC 产品，并设计、验证和测试您的应用，以确保您的应用满足相应标准以及任何安全、安保或其它要求。客户应对此独自承担全部责任。
- ★ XHSC 在此确认未以明示或暗示方式授予任何知识产权许可。
- ★ XHSC 产品的转售，若其条款与此处规定不同，XHSC 对此类产品的任何保修承诺无效。
- ★ 任何带有“®”或“™”标识的图形或字样是 XHSC 的商标。所有其他在 XHSC 产品上显示的产品或服务名称均为其各自所有者的财产。
- ★ 本通知中的信息取代并替换先前版本中的信息。

©2024 小华半导体有限公司 保留所有权利

目 录

| | |
|---------------------------|-----------|
| 产品特性..... | 2 |
| 声 明..... | 3 |
| 目 录..... | 4 |
| 表索引..... | 6 |
| 图索引..... | 8 |
| 1 简介..... | 9 |
| 2 产品阵容..... | 19 |
| 2.1 产品名称..... | 19 |
| 2.2 功能..... | 20 |
| 3 引脚配置及功能..... | 22 |
| 3.1 引脚配置图..... | 22 |
| 3.2 引脚功能说明..... | 26 |
| 3.3 模块信号说明..... | 33 |
| 4 框图..... | 35 |
| 5 存储区映射图..... | 36 |
| 6 典型应用电路图..... | 38 |
| 7 电气特性..... | 39 |
| 7.1 测试条件..... | 39 |
| 7.1.1 最小和最大数值..... | 39 |
| 7.1.2 典型数值..... | 39 |
| 7.2 绝对最大额定值..... | 40 |
| 7.3 工作条件..... | 41 |
| 7.3.1 通用工作条件..... | 41 |
| 7.3.2 上电和掉电时的工作条件..... | 41 |
| 7.3.3 内嵌复位和 LVD 模块特性..... | 42 |
| 7.3.4 内置的参考电压..... | 44 |
| 7.3.5 供电电流特性..... | 45 |
| 7.3.6 从低功耗模式唤醒的时间..... | 47 |
| 7.3.7 外部时钟源特性..... | 48 |
| 7.3.8 内部时钟源特性..... | 53 |
| 7.3.9 PLL 特性..... | 54 |
| 7.3.10 Flash 存储器特性..... | 54 |
| 7.3.11 EFT 特性..... | 54 |

| | | |
|----------|---------------------|-----------|
| 7.3.12 | ESD 特性 | 55 |
| 7.3.13 | I/O 端口特性 | 55 |
| 7.3.14 | RESETB 引脚特性 | 58 |
| 7.3.15 | ADC 特性 | 59 |
| 7.3.16 | VC 特性 | 62 |
| 7.3.17 | OPA 特性 | 63 |
| 7.3.18 | TIM 定时器特性 | 64 |
| 7.3.19 | 通信接口 | 65 |
| 8 | 封装信息 | 69 |
| 8.1 | 封装尺寸 | 69 |
| 8.2 | 焊盘示意图 | 73 |
| 8.3 | 丝印说明 | 77 |
| 8.4 | 封装热阻系数 | 78 |
| 9 | 订购信息 | 79 |
| | 版本修订记录 | 81 |

表索引

| | | |
|--------|---|----|
| 表 3-1 | 各封装引脚功能说明 | 26 |
| 表 3-2 | 引脚数字功能复用 | 31 |
| 表 3-3 | 模块信号说明 | 33 |
| 表 7-1 | 电压特性 | 40 |
| 表 7-2 | 电流特性 | 40 |
| 表 7-3 | 温度特性 | 40 |
| 表 7-4 | 通用工作条件 | 41 |
| 表 7-5 | 上电和掉电的工作条件 | 41 |
| 表 7-6 | POR/ Brown Out | 42 |
| 表 7-7 | LVD 模块特性 | 43 |
| 表 7-8 | 内置参考电压特性 | 44 |
| 表 7-9 | 工作电流特性 | 45 |
| 表 7-10 | 低功耗模式唤醒时间 ⁽¹⁾⁽²⁾ | 47 |
| 表 7-11 | 外部输入高速时钟特性 ⁽¹⁾ | 48 |
| 表 7-12 | 外部输入低速时钟特性 ⁽¹⁾ | 48 |
| 表 7-13 | 高速外部时钟 XTH | 49 |
| 表 7-14 | 低速外部时钟 XTL ⁽¹⁾ | 51 |
| 表 7-15 | 内部高速时钟 RCH 振荡器特性 | 53 |
| 表 7-16 | 内部低速时钟 RCL 振荡器特性 | 53 |
| 表 7-17 | PLL 特性 | 54 |
| 表 7-18 | Flash 存储器特性 | 54 |
| 表 7-19 | EFT 特性 | 54 |
| 表 7-20 | ESD 特性 | 55 |
| 表 7-21 | 端口输出特性 ⁽¹⁾ | 55 |
| 表 7-22 | PA/ PB/ PC/ PD 端口输入特性 ⁽¹⁾ | 57 |
| 表 7-23 | Timer Gate/ Timer Clock 外部输入采样要求 ⁽¹⁾ | 57 |
| 表 7-24 | PA/ PB/ PC/ PD 端口漏电特性 ⁽¹⁾ | 57 |
| 表 7-25 | RESETB 引脚特性 | 58 |
| 表 7-26 | ADC 特性 | 59 |
| 表 7-27 | ADC 时钟频率fADCCLK和 PCLK 分频比关系 | 60 |
| 表 7-28 | ADC 采样周期个数 M 和 ADC 时钟频率fADCCLK的关系 | 60 |
| 表 7-29 | ADC 最短采样时间和外部电阻RAIN的关系 | 61 |
| 表 7-30 | 温度传感器参数 | 61 |

| | | |
|--------|--------------------------------------|----|
| 表 7-31 | VC 特性 | 62 |
| 表 7-32 | OPA 特性 | 63 |
| 表 7-33 | 高级定时器 (ATIM) 特性 ⁽¹⁾ | 64 |
| 表 7-34 | 复合定时器 (CTIM) 特性 ⁽¹⁾ | 64 |
| 表 7-35 | 低功耗定时器特性 ⁽¹⁾ | 64 |
| 表 7-36 | IWDT 特性 ⁽¹⁾ | 64 |
| 表 7-37 | I2C 接口特性 ⁽¹⁾ | 65 |
| 表 7-38 | SPI 接口特性 ⁽¹⁾ | 66 |
| 表 8-1 | 各封装热阻系数表..... | 78 |

图索引

| | | |
|-------|--|----|
| 图 3-1 | HC32F052JATA/ HC32F052J8TA 引脚配置图 | 22 |
| 图 3-2 | HC32F052JAUA/ HC32F052J8UA 引脚配置图..... | 23 |
| 图 3-3 | HC32F052FATA/ HC32F052F8TA 引脚配置图..... | 24 |
| 图 3-4 | HC32F052FAUA/ HC32F052F8UA 引脚配置图 | 25 |
| 图 4-1 | 功能模块..... | 35 |
| 图 5-1 | 模块地址映射图 | 36 |
| 图 5-2 | 存储映射图 | 37 |
| 图 6-1 | 典型应用电路图 | 38 |
| 图 7-1 | POR/ Brown Out 示意图 | 42 |
| 图 7-2 | 外部高速时钟示意图 | 50 |
| 图 7-3 | 外部低速时钟示意图 | 52 |
| 图 7-4 | 输出端口 VOH/ VOL 实测曲线..... | 56 |
| 图 7-5 | ADC 典型应用示意图..... | 60 |
| 图 7-6 | I2C 接口时序..... | 65 |
| 图 7-7 | SPI 时序图 (主机模式) | 67 |
| 图 7-8 | SPI 时序图 (从机模式 cpha=0) | 67 |
| 图 7-9 | SPI 时序图 (从机模式 cpha=1) | 68 |

1 简介

HC32F052 主频达 64 MHz，Flash 容量最大达 128 KB，具有丰富的数字和模拟外设，是一款宽电压工作范围的 MCU。

本产品集成 USART（兼容 LIN）、SPI、I2C、CAN 等丰富的通讯外设，具有高抗干扰、高可靠性的特点，可广泛应用于通用 MCU 市场。

本产品集成 1 个 12 位高精度 SAR ADC、2 个 OPA、2 个比较器，配合硬件除法开方单元和高性能电机专用 PWM 定时器，可实现复杂的高性能、高可靠性的电机控制方案。

本产品内核采用 Cortex-M0+内核，配合成熟的 Keil & IAR 调试开发软件，支持 C 语言及汇编语言，汇编指令。

典型应用

- 物联网
- 家电主控
- 电机控制
- 智能家居
- 医疗设备

32 位 CORTEX M0+ 内核

ARM® Cortex®-M0+ 处理器源于 Cortex-M0，包含了一颗 32 位 RISC 处理器，运算能力达到 0.95 Dhrystone MIPS/ MHz。同时加入了多项全新设计，改进调试和追踪能力、减少每条指令循环（IPC）数量和改进 Flash 访问的两级流水线等，更纳入了节能降耗技术。Cortex-M0+ 处理器全面支持已整合 Keil & IAR 调试器。

Cortex-M0+ 包含了一个硬件调试电路，支持 2-pin 的 SWD 调试界面。

ARM Cortex-M0+ 特性：

| | |
|-------|---|
| 指令集 | Thumb / Thumb-2 |
| 流水线 | 2 级流水线 |
| 性能效率 | 2.46 CoreMark / MHz |
| 性能效率 | 0.95 DMIPS / MHz in Dhrystone |
| 中断 | 32 个快速中断 |
| 中断优先级 | 可配置 4 级中断优先级 |
| 增强指令 | 单周期 32 位乘法器 |
| 调试 | Serial-wire 调试端口，支持 4 个硬中断（break point）以及 2 个观察点（watch point） |

128 K/ 64 K Byte Flash

内建全集成 Flash 控制器，无需外部高压输入，由全内置电路产生高压来编程。支持 ISP、IAP、ICP 功能。

16 K Byte RAM

根据客户选择不同的超低功耗模式，RAM 数据都会被保留。自带硬件奇偶校验位，万一数据被意外破坏，在数据被读取时，硬件电路会立刻产生中断，保证系统的可靠性。

时钟系统

一个频率为 12 M 的高精度内部时钟 RCH。出厂已预置校准值。

一个频率为 8~24 MHz 的外部晶振 XTH。

一个频率为 32.768 kHz 的外部晶振 XTL，主要提供 RTC 实时时钟。

一个频率为 32.768/ 38.4 kHz 的内部时钟 RCL。

一个频率为 12~64 MHz 输出的 PLL。

工作模式

- 1) 运行模式 Active: CPU 运行, 周边功能模块运行。
- 2) 休眠模式 Sleep: CPU 停止运行, 周边功能模块运行。
- 3) 深度休眠模式 Deep sleep: CPU 停止运行, 高速时钟停止, 低功耗功能模块运行。

实时时钟 RTC

RTC (Real Time Counter) 是一个支持 BCD 数据的寄存器, 采用 32.768 kHz 晶振作为其时钟, 能实现万年历功能, 中断周期可配置为年/月/日/小时/分钟/秒。24/12 小时时间模式, 硬件自动修正闰年。具有精确度补偿功能, 最高精度为 0.96 ppm。可使用内部温度传感器或外部温度传感器进行精确度补偿, 可用软件+1/-1 调整年/月/日/小时/分钟/秒, 最小可调精度为 1 秒。

用于指示时间和日期的 RTC 日历记录器在 MCU 受外部因素影响而复位时不会复位寄存器。

端口控制器 GPIO

最多可提供 40 个 GPIO 端口, 其中部分 GPIO 与模拟端口复用。每个端口由独立的控制寄存器位来控制, 支持 FAST IO。支持边沿触发中断和电平触发中断, 可从各种超低功耗模式下把 MCU 唤醒到工作模式。支持位置位, 位清零, 位置位清零操作。支持 Push-Pull CMOS 推挽输出、Open-Drain 开漏输出。内置上拉电阻、下拉电阻, 带有施密特触发器输入滤波功能。输出驱动能力可配置, 最大支持 18mA 的电流驱动能力。40 个通用 IO 可支持外部异步中断。

中断控制器 NVIC

Cortex-M0+处理器内置了嵌套向量中断控制器 (NVIC), 支持最多 32 个中断请求 (IRQ) 输入; 有四个中断优先级, 可处理复杂逻辑, 能够进行实时控制和中断处理。

复位控制器 RESET

本产品具有 7 个复位信号来源, 每个复位信号可以让 CPU 重新运行, 绝大多数寄存器会被重新复位, 程序计数器 PC 会复位指向起始地址。

DMA 控制器 DMAC

DMAC (直接内存访问控制器) 功能块可以不通过 CPU 高速传输数据。使用 DMAC 能提高系统性能。

定时器 TIM

| 类型 | 名称 | 位宽 | 预除频 | 计数方向 | PWM | 捕获 | 互补输出 |
|-------|-----------|-------|--------------------------|----------------------|-----|----|------|
| 高级定时器 | ATIM0/1/2 | 16/32 | 1/2/4/8/16 32/64/256 | 上计数/ 下计数/ 上下计数 | 2 | 2 | 1 |
| | ATIM3 | 16/32 | 1/2/4/8/16/ 32/64/256 | 上计数/ 下计数/ 上下计数 | 6 | 6 | 3 |
| 复合定时器 | CTIM0/1 | 16 | 1~32768 | 上计数 | 4 | 4 | 无 |

复合定时器 CTIM 是可以配置为支持 4 路比较捕获功能的定时器，也可以配置成 3 个基本定时器。基本定时器是只有计时计数功能的定时器。

高级定时器包含两定时器 ATIM0/1/2/3，其特性如下：

- PWM 独立输出，互补输出
- 捕获输入
- 死区控制
- 刹车控制
- 边沿对齐、对称中心对齐与非对称中心对齐 PWM 输出
- 正交编码计数功能
- 单脉冲模式
- 外部计数功能

ATIM0/1/2 是同步定时/计数器，可以作为 16 位自动重装载功能的定时/计数器，也可以作为 32 位无重装载功能的定时/计数器。ATIM0/1/2 各具有 2 路捕获比较功能，可以产生 2 路 PWM 独立输出或 1 组 PWM 互补输出。具有死区控制功能。

ATIM3 是多通道的通用定时器，具有 ATIM0 的所有功能，可以产生 3 组 PWM 互补输出或 6 路 PWM 独立输出，最多 6 路输入捕获。具有死区控制功能。

低功耗定时器 LPTIM 是异步 16 位定时/计数器，在系统时钟关闭后仍然可以通过内部低速 RC 或者外部低速晶体振荡计时/计数。通过中断在低功耗模式下唤醒系统。

看门狗 WDT

IWDT 是一个可配置的 12 位定时器，在 MCU 异常的情况下提供复位；内建 RCL (32 KHz/ 38.4 KHz) 低速时钟输入作为计数器时钟。调试模式下，可选择暂停或继续运行；只有写入特定序列才能重启 IWDT。

WWDT 是一个 7 位定时器，当有外部干扰或不可预见的逻辑条件造成应用程序背离正常的运行序列时，WWDT 可监测到此类软件故障并产生中断或复位。

通用同步异步收发器 USART0~USART1

2 路通用同步异步收发器 (Universal Synchronous Asynchronous Receiver/ Transmitter), USART。

其基本功能如下所示:

- 支持全双工异步通信, 全双工时钟同步通信
- 支持多机通信
- 支持智能卡 7816 接口通信
- 支持 3/16 和 38 K 调制两种红外模式
- 支持 LIN
- 内置双缓冲器从而实现全双工通信
- 数据长度: 8 位/ 9 位
- 停止位: 1 位/ 2 位
- 数据顺序: 最先移位 LSB/ MSB
- 支持帧错误、校验错误、上溢错误、接收数据满、发送数据空、发送完成、超时中断
- 支持小数分频
- 支持可配置为 8 倍或 16 倍过采样, 为速度容差与时钟容差的灵活配置提供了可能
- 支持单线半双工通信
- 支持 DMA
- 支持 TX/RX 引脚配置可交换
- 支持调制解调器硬件流控
- 支持超时功能

低功耗同步异步收发器 LPUART0~LPUART1

2 路低功耗模式下可以工作的同步异步收发器 (Low Power Universal Asynchronous Receiver/ Transmitter), LPUART0/ LPUART1。

LPUART 基本功能:

- 传输时钟 SCLK (SCLK 可选择 XTL、RCL 以及 PCLK)
- 系统低功耗模式下收发数据
- 半双工和全双工传输
- 8/ 9-Bit 传输数据长度
- 硬件奇偶校验
- 1/ 1.5/ 2-Bit 停止位
- 四种不同传输模式
- 16-Bit 波特率计数器

- 多机通讯
- 硬件地址识别
- DMAC 硬件传输握手
- 硬件流控

串行外设接口 SPI

2 路同步串行接口 (Serial Peripheral Interface)。

SPI 基本特性:

- 可配置为主机或者从机, 支持多机模式
- 主机模式最大分频系数为 PCLK/ 2, 最高通信速率为 20 M bps
- 从机模式最大分频系数为 PCLK/ 4, 最高通信速率为 16 M bps
- 多种通信模式: 全双工、单线半双工、单工
- 两种传输顺序: 先收发 MSB 或先收发 LSB
- 多种数据帧长度: 4 bit ~ 16 bit
- 两种 NSS 方式: 硬件控制、软件控制
- 可配置的串行时钟极性和相位
- 支持 DMA

I2C 总线

2 路 I2C, 采用串行同步时钟, 可实现设备之间以不同的速率传输数据。

I2C 基本特性:

- 支持主机发送/接收、从机发送/接收四种工作模式
- 支持标准 (100 Kbps) / 快速 (400 Kbps) / 高速 (1 Mbps) 三种工作速率
- 支持 7 位寻址功能
- 支持噪声过滤功能
- 支持广播地址
- 支持中断状态查询功能

I2C 从机模块 I2C SLV

I2C 从机接口是 2 线双向串行总线, 兼容 I2C 3.0 总线规格。在高速模式下能达到 3.4 Mbps 的传输速率。

- 传输速率: 标准 (~100 Kbps)、快速 (400 Kbps)、超快速 (1 Mbps) 和高速 (3.4 Mbps, 模块工作时钟 PCLK 必须不小于 24 M Hz)

- 仅支持从机模式
- 支持时钟低电平延长功能，以便和较快速度的主机接口
- 支持 7 位从机地址和 10 位从机地址
- 支持 4 个从机地址
- 支持 SCL 低电平超时
- 支持 Device ID 读取

时钟校准 CTRIM

时钟校准定时器可以调整校准 RC 时钟频率，也可以调整校准其他 RC 振荡的时钟频率，还可以作为一个通用定时器或者自动唤醒定时器来使用。开启 RCH 实时校准，并且系统存在精准参考时钟，则 RCH 的全工作范围精度均可达 1%。

器件电子签名

每颗芯片出厂前具备唯一的 10 字节设备标识号，包括 wafer lot 信息，以及芯片坐标信息等。UID 地址为：0X0010 1F74 - 0X0010 1F7D。

循环冗余校验 CRC

CRC16 符合 ISO/ IEC13239 中给出的多项式 $=X^{16} + X^{12} + X^5 + 1$

CRC32 符合 ISO/ IEC13239 中给出的多项式 $= x^{32} + x^{26} + x^{23} + x^{22} + x^{16} + x^{12} + x^{11} + x^{10} + x^8 + x^7 + x^5 + x^4 + x^2 + x + 1$

模数转换器 ADC

单调不失码的 12 位逐次逼近型模数转换器，在 16 MHz ADC 时钟下工作时，采样率达到 1 Msps。参考电压可选择片内精准电压（1.5 V 或 2.5 V）或从外部输入或电源电压。18 个输入通道，包括 16 路外部管脚输入、1 路内部温度传感器电压、1 路 1/3 电源电压。内置输入电压跟随器，可测量高输出阻抗的信号。

SAR ADC 基本特性：

- 12 位转换精度
- 1 Msps 转换速度
- 4 种参考源：AVCC 电压、ExRef 引脚、内置 1.5 V 参考电压、内置 2.5 V 参考电压
- ADC 的电压输入范围：0~Vref

- 多种转换模式：单次转换、顺序扫描单序列转换、顺序扫描连续转换、顺序扫描断续转换、插队扫描连续转换、顺序扫描单序列转换累加
- 输入通道电压阈值监测
- 软件可配置 ADC 的转换速率
- 内置输入电压跟随器，可测量高输出阻抗的信号
- 支持片内外设自动触发 ADC 转换，有效降低芯片功耗并提高转换的实时性

模拟电压比较器 VC

芯片引脚电压监测/比较电路。11 个可配置的正外部输入通道，11 个可配置的负外部输入通道；4 个内部负输入通道，包括 1 路内部温度传感器电压、1 路 ADC 模块所配置的参考电压、1 路 64 阶电阻分压。可根据上升/下降边沿产生异步中断，从低功耗模式下唤醒 MCU。可配置的软件防抖功能。

低电压检测器 LVD

对芯片电源电压或芯片引脚电压进行检测。16 档电压监测值。可根据上升/下降边沿产生异步中断或复位。具有硬件迟滞电路和可配置的软件防抖功能。

LVD 基本特性：

- 4 路监测源，AVCC、PC13、PB08、PB07
- 16 阶阈值电压可选
- 8 种触发条件，高电平、上升沿、下降沿组合
- 2 种触发结果，复位、中断
- 8 阶滤波配置，防止误触发
- 具备迟滞功能，强力抗干扰

运算放大器 OPA

OPA 模块可以灵活配置，适用于简易放大器和 Buffer 应用。

扩展算术单元 EAU

扩展算术单元 EAU (Extended Arithmetical Unit) 是专为算术运算设计的协处理器，能高效执行有符号整数除法、无符号整数除法和整数开方运算，是对 M0+内核的算术类指令的有效补充和扩展。

- 支持 32 位无符号整数的开方运算，可求得平方根和余数
- 支持 32 位除 32 位的有/无符号整数除法运算，可求得商和余数
- 支持无符号除法除数为零标志

- 支持有符号除法除数为零标志和溢出标志

控制器局域网 CAN

CAN (Controller Area Network) 总线是一种可以在无主机情况下实现微处理器或者设备之间相互通信的总线标准。

- 完全支持 CAN2.0A/ CAN2.0B 协议
- 向上兼容 CAN-FD
- 支持最高通信波特率 1 Mbit/s
- 支持 1 ~ 1/ 256 的波特率预分频，灵活配置波特率
- 10 个接收缓冲器
 - FIFO 方式
 - 错误或者不被接收的数据不会覆盖存储的消息
- 1 个高优先主发送缓冲器 PTB
- 4 个副发送缓冲器 STB
 - FIFO 方式
 - 优先级仲裁方式
- 8 组独立的筛选器
 - 支持 11 位标准 ID 和 29 位扩展 ID
 - 可编程 ID CODE 位以及 MASK 位
 - PTB/ STB 均支持支持单次发送模式
- 支持静默模式
- 支持回环模式
- 支持捕捉传输的错误种类以及定位仲裁失败位置
- 可编程的错误警告值
- 支持 ISO11898-4 规定时间触发 CAN 以及接收时间戳

嵌入式调试系统

嵌入式调试解决方案，提供全功能的实时调试器，配合标准成熟的 Keil/ IAR 等调试开发软件。支持 4 个硬断点以及多个软断点。

编程模式

支持两种编程模式：在线编程、离线编程。

支持两种编程协议：ISP 协议、SWD 协议。

ISP 协议编程接口： PA13、PA14。

SWD 协议编程接口： PA13、PA14。

当复位时 BOOT0 (PD03) 管脚为高电平，芯片工作于 ISP 编程模式，可通过 ISP 协议对 Flash 进行编程。

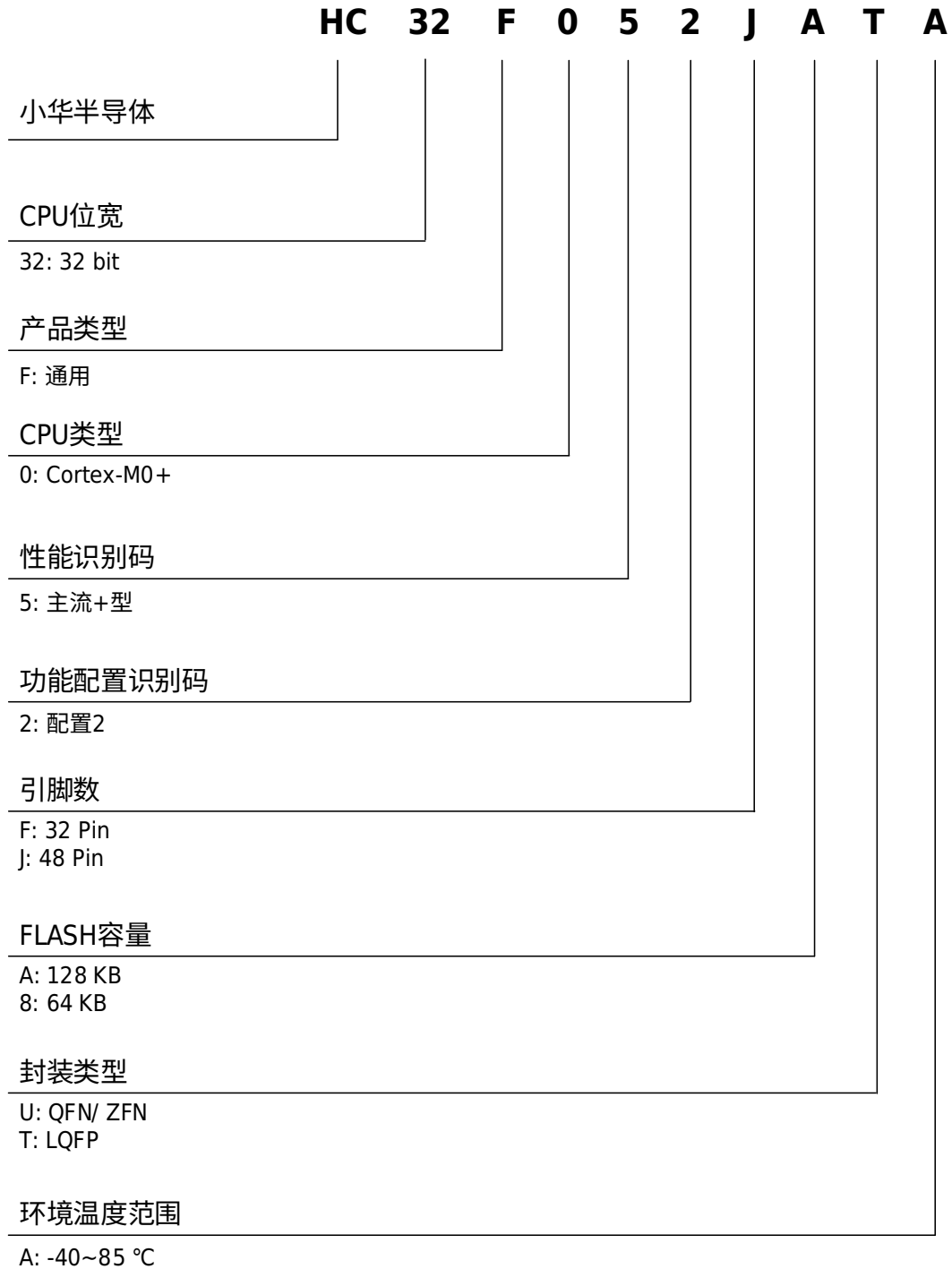
当复位时 BOOT0 (PD03) 管脚为低电平，芯片工作于用户模式，芯片执行 Flash 内的程序代码，可通过 SWD 协议对 Flash 进行编程。

高安全性

加密型嵌入式调试解决方案，提供全功能的实时调试器。

2 产品阵容

2.1 产品名称



2.2 功能

| 产品型号 | | HC32F052 JATA | HC32F052 JAUA | HC32F052 FATA | HC32F052 FAUA | HC32F052 J8TA | HC32F052 J8UA | HC32F052 F8TA | HC32F052 F8UA |
|------------|---------|----------------------------|------------------|------------------|------------------|------------------|------------------|------------------|------------------|
| 引脚数 | | 48 | | 32 | | 48 | | 32 | |
| GPIO | | 40 | 40 | 26 | 26 | 40 | 40 | 26 | 26 |
| CPU | 内核 | Cortex-M0+ | | | | | | | |
| | 主频 | 64 MHz | | | | | | | |
| Flash (KB) | | 128 | | | | 64 | | | |
| RAM (KB) | | 16 | | | | 16 | | | |
| 工作电压 (V) | | 2.0~5.5 | | | | | | | |
| 工作温度 (°C) | | -40~85 | | | | | | | |
| DMA | | 1*5 ch | | | | | | | |
| 定时器 | | 低功耗定时器 LPTIM | | | | | | | |
| | | 基本定时器 (复用) BTIM0/1/2/3/4/5 | | | | | | | |
| | | 通用定时器 GTIM0/1 | | | | | | | |
| | | 高级定时器 ATIM0/1/2/3 | | | | | | | |
| 实时时钟 | | RTC | | | | | | | |
| 通信接口 | LPUART | LPUART0/1 | | LPUART1 | | LPUART0/1 | | LPUART1 | |
| | USART | USART0/1 | | | | | | | |
| | LIN | 支持 | | | | | | | |
| | ISO7816 | 支持 | | | | | | | |
| | 红外 | 支持 | | | | | | | |
| | CAN | CAN 1 Unit | | | | | | | |
| | I2C | I2C 0/ 1 | | | | | | | |
| | I2C SLV | I2C SLV 1Unit | | | | | | | |

| 产品型号 | | HC32F052 JATA | HC32F052 JAUA | HC32F052 FATA | HC32F052 FAUA | HC32F052 J8TA | HC32F052 J8UA | HC32F052 F8TA | HC32F052 F8UA |
|------------|--------------|------------------|------------------|------------------|------------------|------------------|------------------|------------------|------------------|
| | SPI | SPI0/1 | | SPI0 | | SPI0/1 | | SPI0 | |
| 模拟 | ADC (12 bit) | 1*16 ch | | 1*10 ch | | 1*16 ch | | 1*10 ch | |
| | OPA | OPA0/1 | | 不支持 | | OPA0/1 | | 不支持 | |
| | VC | VC0/ VC1 | | | | | | | |
| | LVD | 支持 | | | | | | | |
| CRC | | 支持 | | | | | | | |
| 扩展算术单元 EAU | | 支持 | | | | | | | |

3 引脚配置及功能

3.1 引脚配置图

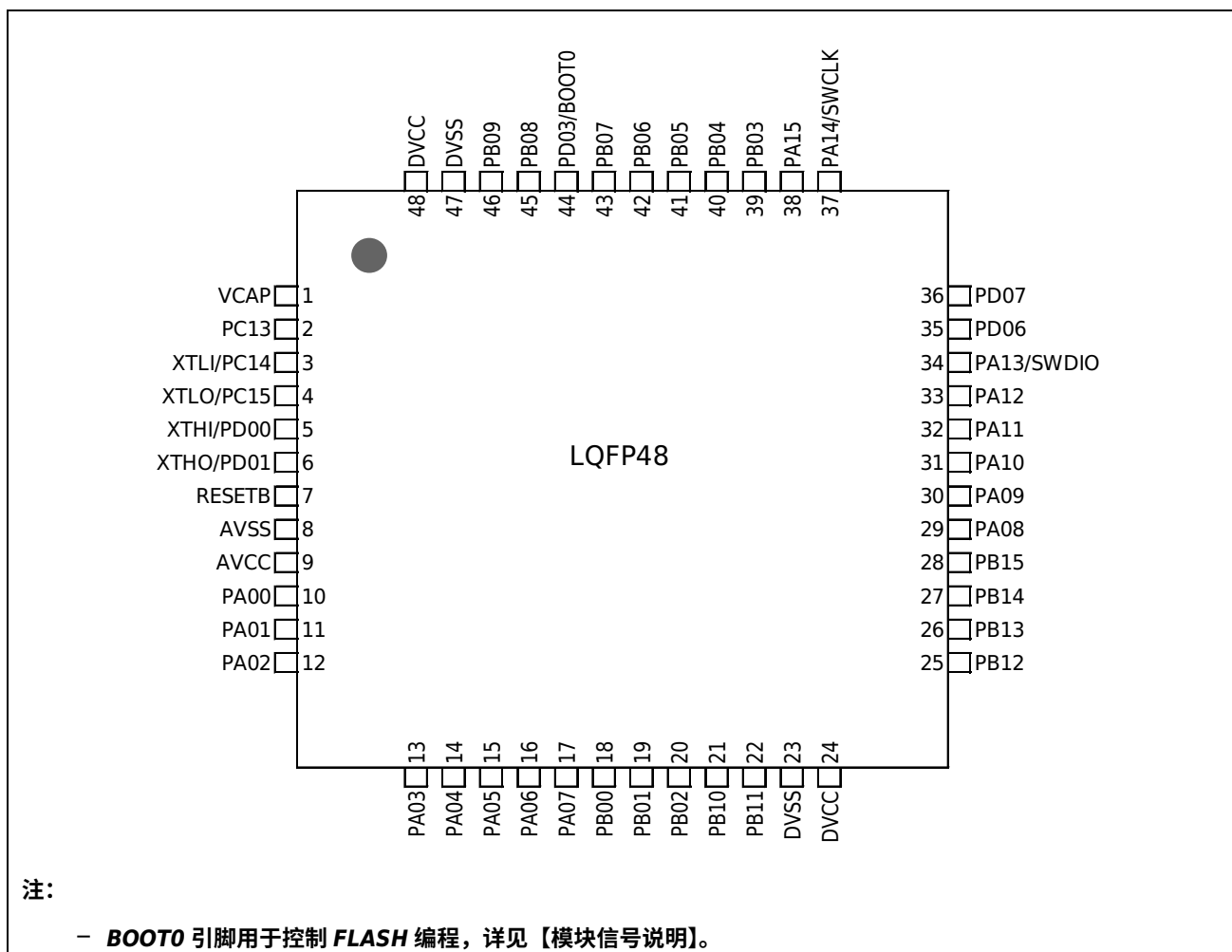


图 3-1 HC32F052JATA/ HC32F052J8TA 引脚配置图

QFN48

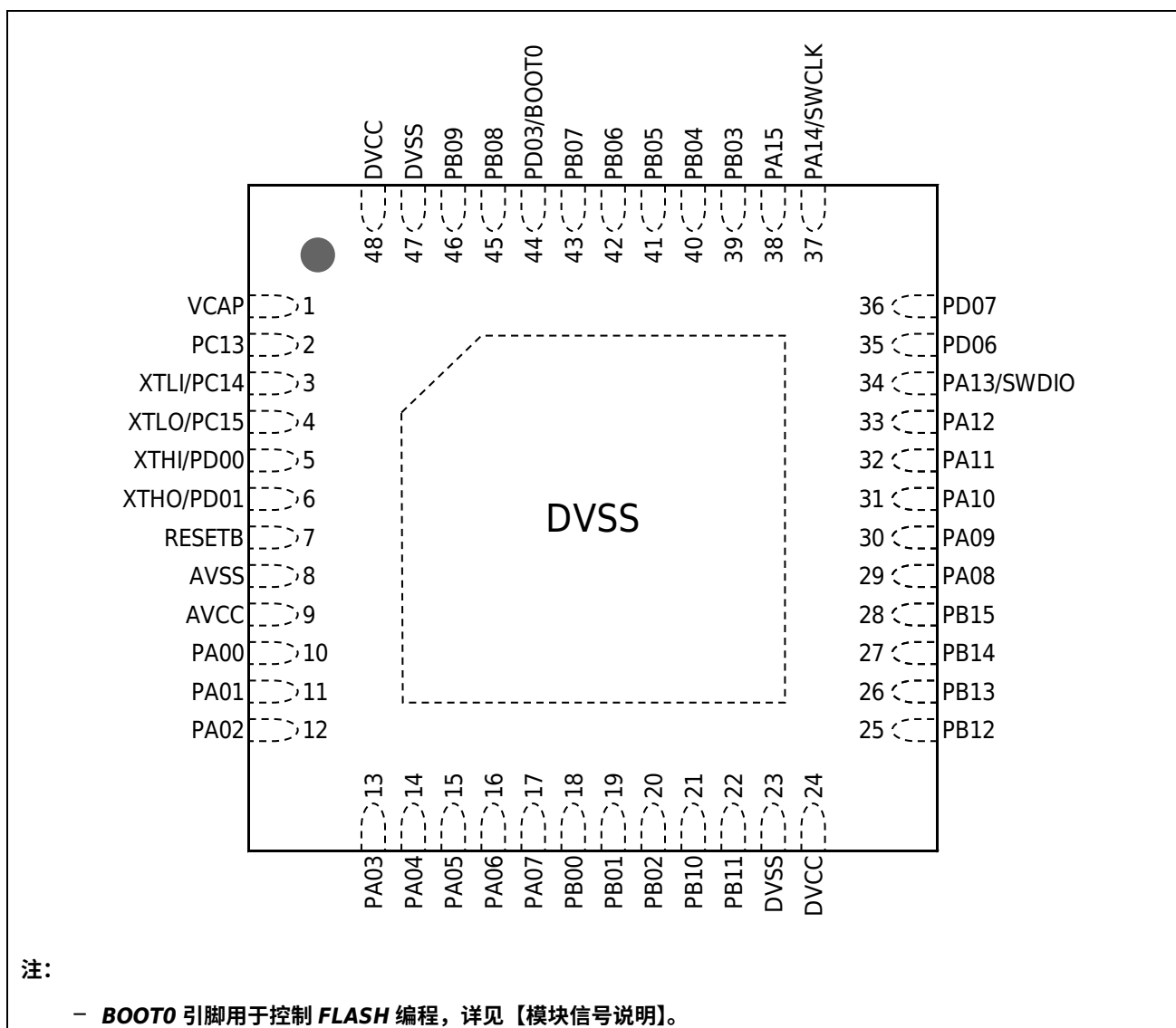
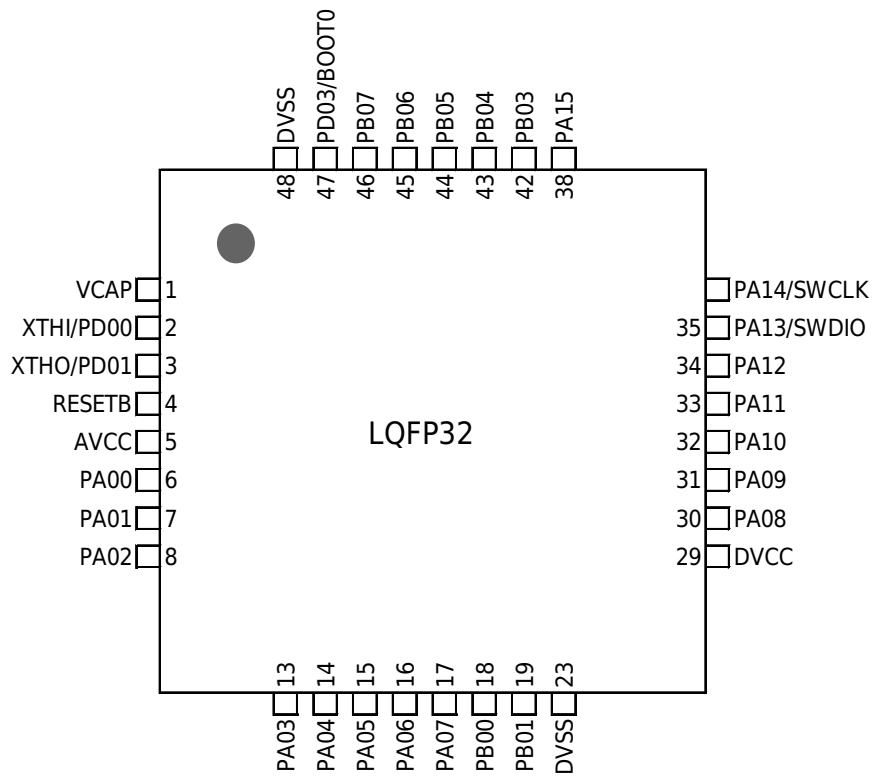


图 3-2 HC32F052JAU/ HC32F052J8UA 引脚配置图



注:

- 该封装未引出的 IO 详见【引脚功能说明】。
- *BOOT0* 引脚用于控制 *FLASH* 编程，详见【模块信号说明】。

图 3-3 HC32F052FATA/ HC32F052F8TA 引脚配置图

QFN32

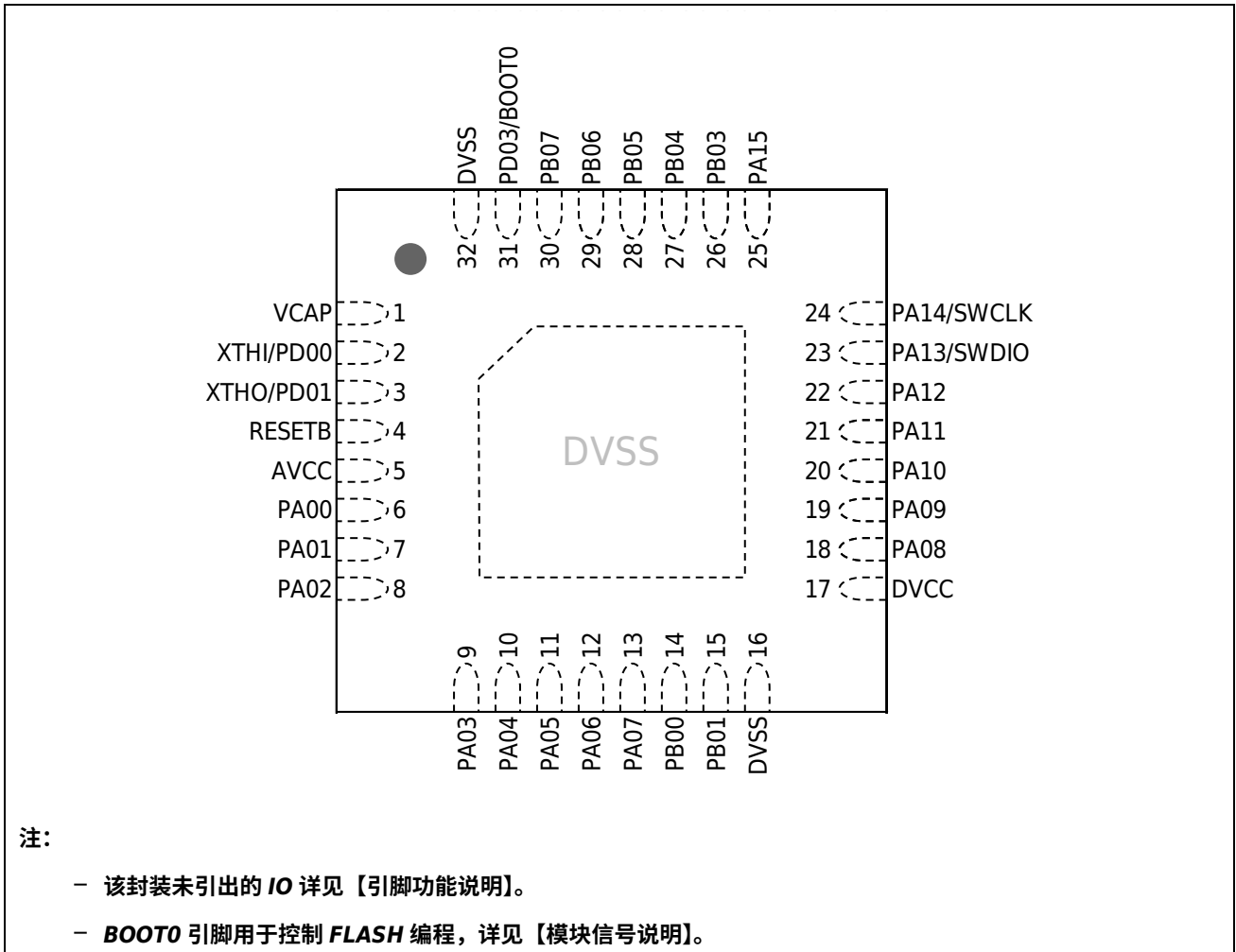


图 3-4 HC32F052FAUA/ HC32F052F8UA 引脚配置图

3.2 引脚功能说明

表 3-1 各封装引脚功能说明

| 48 PINs | 32 PINs | NAME | DIGITAL | ANALOG |
|---------|---------|--------|---|------------------------------|
| 1 | 1 | VCAP | - | - |
| 2 | - | PC13 | CTIM1_ETR RTC_1HZ ATIM3_CH1B CTIM0_TOG | LVDIN1 |
| 3 | - | PC14 | CTIM1_CH0 CTIM0_TOGN LVD_OUT | XTLI |
| 4 | - | PC15 | CTIM1_CH0 | XTLO |
| 5 | 2 | PD00 | I2C0_SDA CTRIM_ETRTOG USART1_TXD CTIM1_CH2 I2CSLV_SCL | XTHI |
| 6 | 3 | PD01 | I2C0_SCL ATIM3_CH0B USART1_RXD CTIM1_CH3 I2CSLV_SDA | XTHO |
| 7 | 4 | RESETB | - | - |
| 8 | - | AVSS | - | - |
| 9 | 5 | AVCC | - | - |
| 10 | 6 | PA00 | USART1_CTS LPUART1_TXD ATIM0_ETR VC0_OUT ATIM1_CHA ATIM3_ETR ATIM0_CHA | AIN0 VCx_INN0 VCx_INP0 |
| 11 | 7 | PA01 | USART1_RTS LPUART1_RXD ATIM0_CHB ATIM1_ETR ATIM1_CHB HCLK_OUT SPI1_MOSI | AIN1 VCx_INN1 VCx_INP1 |
| 12 | 8 | PA02 | USART1_TXD ATIM0_CHA VC1_OUT ATIM1_CHA ATIM2_CHA ATIM3_CH0A SPI1_MISO | AIN2 VCx_INN2 VCx_INP2 |
| 13 | 9 | PA03 | USART1_RXD ATIM0_GATE ATIM1_CHB ATIM2_CHB SPI1_NSS ATIM3_CH0B PCLK_OUT | AIN3 VCx_INN3 VCx_INP3 |

| 48 PINs | 32 PINs | NAME | DIGITAL | ANALOG |
|---------|---------|------|--|-------------------------------------|
| 14 | 10 | PA04 | SPI0_NSS USART1_SCK CTIM1_CH0 ATIM2_ETR ATIM3_CH1A USART1_TXD I2CSLV_SCL | AIN4 VCx_INN4 VCx_INP4 |
| 15 | 11 | PA05 | SPI0_SCK ATIM0_ETR CTIM0_ETR ATIM0_CHA ATIM3_CH1B XTL_OUT XTH_OUT | AIN5 VCx_INN5 VCx_INP5 |
| 16 | 12 | PA06 | SPI0_MISO CTIM0_CH0 ATIM3_BK ATIM1_CHA VC0_OUT ATIM3_GATE LPUART0_CTS | AIN6 |
| 17 | 13 | PA07 | SPI0_MOSI CTIM0_CH1 HCLK_OUT ATIM3_CH2A ATIM2_CHA VC1_OUT CTIM1_TOG | AIN7 |
| 18 | 14 | PB00 | CTIM0_CH2 CTIM1_TOGN LPUART0_TXD ATIM3_CH2B RCH_OUT RCL_OUT PLL_OUT | AIN8 VCx_INN6 VCx_INP6 |
| 19 | 15 | PB01 | CTIM0_CH3 PCLK_OUT I2CSLV_SDA ATIM3_CH1B LPUART0_RTS LPTIM_TOGN USART0_SCK | AIN9/EXVREF VCx_INN7 VCx_INP7 |
| 20 | - | PB02 | LPTIM_TOG CTIM0_ETR LPUART1_TXD ATIM3_CH0B ATIM1_BK ATIM0_BK ATIM2_BK | AIN10 OP2_INN |
| 21 | - | PB10 | I2C1_SCL SPI1_SCK ATIM1_CHA LPUART0_TXD ATIM3_CH2A LPUART1_RTS USART1_RTS | AIN11 OP2_INP |
| 22 | - | PB11 | I2C1_SDA ATIM1_CHB LPUART0_RXD ATIM2_GATE ATIM3_CH1A | AIN12 OP2_OUT |

| 48 PINs | 32 PINs | NAME | DIGITAL | ANALOG |
|---------|---------|------|--|--|
| | | | LPUART1_CTS USART1_CTS | |
| 23 | 16 | DVSS | - | - |
| 24 | 17 | DVCC | - | - |
| 25 | - | PB12 | SPI1_NSS ATIM3_BK LPUART0_TXD ATIM0_BK LPUART0_RTS ATIM3_CH0A | AIN13 VCx_INN8 VCx_INP8 OP1_INN |
| 26 | - | PB13 | SPI1_SCK I2C1_SCL ATIM3_CH0B LPUART0_CTS ATIM1_CHA ATIM1_GATE | AIN14 OP1_INP |
| 27 | - | PB14 | SPI1_MISO I2C1_SDA ATIM3_CH1B ATIM0_CHA ATIM3_CH2A LPUART0_RTS ATIM1_BK | AIN15 OP1_OUT |
| 28 | - | PB15 | SPI1_MOSI ATIM3_CH2B ATIM0_CHB ATIM0_GATE RTC_1HZ CTIM0_TOG LPUART1_RXD | - |
| 29 | 18 | PA08 | USART0_SCK ATIM3_CH0A USART0_TXD CAN_STBY ATIM1_GATE CTIM0_TOGN ATIM3_BK | - |
| 30 | 19 | PA09 | USART0_TXD ATIM3_CH1A ATIM0_BK I2C0_SCL MCO_OUT HCLK_OUT I2CSLV_SCL | - |
| 31 | 20 | PA10 | USART0_RXD ATIM3_CH2A ATIM2_BK I2C0_SDA ATIM2_GATE PCLK_OUT I2CSLV_SDA | - |
| 32 | 21 | PA11 | USART0_CTS ATIM3_GATE I2C1_SCL CAN_TX VCO_OUT SPI0_MISO ATIM3_CH1B | - |

| 48 PINs | 32 PINs | NAME | DIGITAL | ANALOG |
|---------|---------|------|--|------------------------|
| 33 | 22 | PA12 | USART0_RTS ATIM3_ETR I2C1_SDA CAN_RX VC1_OUT SPI0_MOSI CTIM1_ETR | - |
| 34 | 23 | PA13 | USART1_SCK USART0_RXD LVD_OUT ATIM3_ETR RTC_1HZ CTIM1_CH1 CTRIM_ETRTOG | - |
| 35 | - | PD06 | I2C1_SCL LPUART1_CTS USART0_CTS RTC_OUT ATIM3_BK CTIM1_CH2 | - |
| 36 | - | PD07 | I2C1_SDA LPUART1_RTS USART0_RTS RTC_TS ATIM3_ETR CTIM1_CH3 | - |
| 37 | 24 | PA14 | USART1_TXD USART0_TXD ATIM3_CH2A LVD_OUT RCH_OUT RCL_OUT PLL_OUT | - |
| 38 | 25 | PA15 | SPI0_NSS USART1_RXD LPUART1_RTS ATIM0_ETR ATIM0_CHA ATIM3_CH1A CAN_STBY | - |
| 39 | 26 | PB03 | SPI0_SCK ATIM0_CHB ATIM1_GATE ATIM3_CH0A LPTIM_GATE XTL_OUT XTH_OUT | - |
| 40 | 27 | PB04 | SPI0_MISO CTIM0_CH0 ATIM2_BK USART0_CTS ATIM2_GATE ATIM3_CH0B LPTIM_ETR | VCx_INN9 VCx_INP9 |
| 41 | 28 | PB05 | SPI0_MOSI ATIM3_BK ATIM1_BK CTIM0_CH1 LPTIM_GATE CTRIM_ETRTOG USART0_RTS | VCx_INN10 VCx_INP10 |

| 48 PINs | 32 PINs | NAME | DIGITAL | ANALOG |
|---------|---------|------|--|--------|
| 42 | 29 | PB06 | I2C0_SCL USART0_TXD ATIM1_CHB ATIM0_CHA LPTIM_ETR ATIM3_CH0A LPTIM_TOG | - |
| 43 | 30 | PB07 | I2C0_SDA USART0_RXD ATIM2_CHB LPUART1_CTS ATIM0_CHB LPTIM_TOGN ATIM3_ETR | LVDIN3 |
| 44 | 31 | PD03 | BOOT0 | - |
| 45 | - | PB08 | I2C0_SCL ATIM1_CHA CAN_RX ATIM2_CHA ATIM0_GATE ATIM3_CH2A USART0_TXD | LVDIN2 |
| 46 | - | PB09 | I2C0_SDA USART0_SCK SPI1_NSS ATIM2_CHA CAN_TX ATIM2_CHB USART0_RXD | - |
| 47 | 32 | DVSS | - | - |
| 48 | - | DVCC | - | - |

每个引脚的数字功能由 PSEL 位域进行控制，详见下表。

表 3-2 引脚数字功能复用

| 名称 | AF1 | AF2 | AF3 | AF4 | AF5 | AF6 | AF7 |
|------|------------|--------------|-------------|-------------|-------------|--------------|--------------|
| PC13 | CTIM1_ETR | RTC_1HZ | ATIM3_CH1B | CTIM0_TOG | - | - | - |
| PC14 | CTIM1_CH0 | CTIM0_TOGN | LVD_OUT | - | - | - | - |
| PC15 | CTIM1_CH0 | - | - | - | - | - | - |
| PD00 | I2C0_SDA | CTRIM_ETRTOG | USART1_TXD | CTIM1_CH2 | I2CSLV_SCL | - | - |
| PD01 | I2C0_SCL | ATIM3_CH0B | USART1_RXD | CTIM1_CH3 | I2CSLV_SDA | - | - |
| PA00 | USART1_CTS | LPUART1_TXD | ATIM0_ETR | VC0_OUT | ATIM1_CHA | ATIM3_ETR | ATIM0_CHA |
| PA01 | USART1_RTS | LPUART1_RXD | ATIM0_CHB | ATIM1_ETR | ATIM1_CHB | HCLK_OUT | SPI1_MOSI |
| PA02 | USART1_TXD | ATIM0_CHA | VC1_OUT | ATIM1_CHA | ATIM2_CHA | ATIM3_CH0A | SPI1_MISO |
| PA03 | USART1_RXD | ATIM0_GATE | ATIM1_CHB | ATIM2_CHB | SPI1_NSS | ATIM3_CH0B | PCLK_OUT |
| PA04 | SPI0_NSS | USART1_SCK | CTIM1_CH0 | ATIM2_ETR | ATIM3_CH1A | USART1_TXD | I2CSLV_SCL |
| PA05 | SPI0_SCK | ATIM0_ETR | CTIM0_ETR | ATIM0_CHA | ATIM3_CH1B | XTL_OUT | XTH_OUT |
| PA06 | SPI0_MISO | CTIM0_CH0 | ATIM3_BK | ATIM1_CHA | VC0_OUT | ATIM3_GATE | LPUART0_CTS |
| PA07 | SPI0_MOSI | CTIM0_CH1 | HCLK_OUT | ATIM3_CH2A | ATIM2_CHA | VC1_OUT | CTIM1_TOG |
| PB00 | CTIM0_CH2 | CTIM1_TOGN | LPUART0_TXD | ATIM3_CH2B | RCH_OUT | RCL_OUT | PLL_OUT |
| PB01 | CTIM0_CH3 | PCLK_OUT | I2CSLV_SDA | ATIM3_CH1B | LPUART0_RTS | LPTIM_TOGN | USART0_SCK |
| PB02 | LPTIM_TOG | CTIM0_ETR | LPUART1_TXD | ATIM3_CH0B | ATIM1_BK | ATIM0_BK | ATIM2_BK |
| PB10 | I2C1_SCL | SPI1_SCK | ATIM1_CHA | LPUART0_TXD | ATIM3_CH2A | LPUART1_RTS | USART1_RTS |
| PB11 | I2C1_SDA | ATIM1_CHB | LPUART0_RXD | ATIM2_GATE | ATIM3_CH1A | LPUART1_CTS | USART1_CTS |
| PB12 | SPI1_NSS | ATIM3_BK | LPUART0_TXD | ATIM0_BK | - | LPUART0_RTS | ATIM3_CH0A |
| PB13 | SPI1_SCK | I2C1_SCL | ATIM3_CH0B | LPUART0_CTS | ATIM1_CHA | ATIM1_GATE | - |
| PB14 | SPI1_MISO | I2C1_SDA | ATIM3_CH1B | ATIM0_CHA | ATIM3_CH2A | LPUART0_RTS | ATIM1_BK |
| PB15 | SPI1_MOSI | ATIM3_CH2B | ATIM0_CHB | ATIM0_GATE | RTC_1HZ | CTIM0_TOG | LPUART1_RXD |
| PA08 | USART0_SCK | ATIM3_CH0A | USART0_TXD | CAN_STBY | ATIM1_GATE | CTIM0_TOGN | ATIM3_BK |
| PA09 | USART0_TXD | ATIM3_CH1A | ATIM0_BK | I2C0_SCL | MCO_OUT | HCLK_OUT | I2CSLV_SCL |
| PA10 | USART0_RXD | ATIM3_CH2A | ATIM2_BK | I2C0_SDA | ATIM2_GATE | PCLK_OUT | I2CSLV_SDA |
| PA11 | USART0_CTS | ATIM3_GATE | I2C1_SCL | CAN_TX | VC0_OUT | SPI0_MISO | ATIM3_CH1B |
| PA12 | USART0_RTS | ATIM3_ETR | I2C1_SDA | CAN_RX | VC1_OUT | SPI0_MOSI | CTIM1_ETR |
| PA13 | USART1_SCK | USART0_RXD | LVD_OUT | ATIM3_ETR | RTC_1HZ | CTIM1_CH1 | CTRIM_ETRTOG |
| PD06 | I2C1_SCL | LPUART1_CTS | USART0_CTS | RTC_OUT | ATIM3_BK | CTIM1_CH2 | - |
| PD07 | I2C1_SDA | LPUART1_RTS | USART0_RTS | RTC_TS | ATIM3_ETR | CTIM1_CH3 | - |
| PA14 | USART1_TXD | USART0_TXD | ATIM3_CH2A | LVD_OUT | RCH_OUT | RCL_OUT | PLL_OUT |
| PA15 | SPI0_NSS | USART1_RXD | LPUART1_RTS | ATIM0_ETR | ATIM0_CHA | ATIM3_CH1A | CAN_STBY |
| PB03 | SPI0_SCK | ATIM0_CHB | ATIM1_GATE | ATIM3_CH0A | LPTIM_GATE | XTL_OUT | XTH_OUT |
| PB04 | SPI0_MISO | CTIM0_CH0 | ATIM2_BK | USART0_CTS | ATIM2_GATE | ATIM3_CH0B | LPTIM_ETR |
| PB05 | SPI0_MOSI | ATIM3_BK | ATIM1_BK | CTIM0_CH1 | LPTIM_GATE | CTRIM_ETRTOG | USART0_RTS |

| 名称 | AF1 | AF2 | AF3 | AF4 | AF5 | AF6 | AF7 |
|------|----------|------------|-----------|-------------|------------|------------|------------|
| PB06 | I2C0_SCL | USART0_TXD | ATIM1_CHB | ATIM0_CHA | LPTIM_ETR | ATIM3_CH0A | LPTIM_TOG |
| PB07 | I2C0_SDA | USART0_RXD | ATIM2_CHB | LPUART1_CTS | ATIM0_CHB | LPTIM_TOGN | ATIM3_ETR |
| PD03 | - | - | - | - | - | - | - |
| PB08 | I2C0_SCL | ATIM1_CHA | CAN_RX | ATIM2_CHA | ATIM0_GATE | ATIM3_CH2A | USART0_TXD |
| PB09 | I2C0_SDA | USART0_SCK | SPI1_NSS | ATIM2_CHA | CAN_TX | ATIM2_CHB | USART0_RXD |

3.3 模块信号说明

表 3-3 模块信号说明

| 模块 | 引脚名称 | 描述 |
|------------------------|---------------|---|
| 电源 | DVCC | 数字电源 |
| | AVCC | 模拟电源 |
| | DVSS | 数字地 |
| | AVSS | 模拟地 |
| | VCAP | LDO 内核供电输出（仅限内部电路使用） |
| ISP | BOOT0 | 当复位时 BOOT0 (PD03) 管脚为高电平，芯片工作于 ISP 编程模式，可通过 ISP 协议对 FLASH 进行编程 当复位时 BOOT0 (PD03) 管脚为低电平，芯片工作于用户模式，芯片执行 FLASH 内的程序代码，可通过 SWD 协议对 FLASH 进行编程 |
| ADC y=0 - 15 | AINy | ADC 输入通道 |
| | ADC_ExRef | ADC 外部参考电压 |
| VC x=0,1 y=0 - 7 | VCx_INNy | VCx 负端输入 |
| | VCx_INPy | VCx 正端输入 |
| | VCx_OUT | VCx 比较输出 |
| OPA x=0,1 | OPx_INN | OPA 负端输入 |
| | OPx_INP | OPA 正端输入 |
| | OPx_OUT | OPA 输出 |
| LVD y=0, 1, 2 | LVD_INy | 电压侦测输入 |
| | LVD_OUT | 电压侦测输出 |
| USART | USART_TXD | USART 数据发送端 |
| | USART_RXD | USART 数据接收端 |
| | USART_CTS | USART CTS |
| | USART_RTS | USART RTS |
| | USART_SCK | USART 时钟输入输出 |
| LPUART x=0,1 | LPUARTx_TXD | LPUART 数据发送端 |
| | LPUARTx_RXD | LPUART 数据接收端 |
| | LPUARTx_CTS | LPUART CTS |
| | LPUARTx_RTS | LPUART RTS |
| CTRIM | CTRIM_ETR/TOG | CTRIM 外部同步信号/翻转输出信号 |
| SPI x=0,1 | SPIx_MISO | SPI 模块主机输入从机输出数据信号 |
| | SPIx_MOSI | SPI 模块主机输出从机输入数据信号 |
| | SPIx_SCK | SPI 模块时钟信号 |
| | SPIx_NSS | SPI 片选 |
| I2C x=0,1 | I2Cx_SDA | I2C 模块数据信号 |
| | I2Cx_SCL | I2C 模块时钟信号 |

| 模块 | 引脚名称 | 描述 |
|---------------------------------|-----------------|-----------------------------|
| I2CSLV | I2CSLV_SDA | I2CSLV 模块数据信号 |
| | I2CSLV_SCL | I2CSLV 模块时钟信号 |
| CAN | CAN_TX | CAN 发送脚 |
| | CAN_RX | CAN 接收脚 |
| | CAN_STBY | CAN 收发器 standby 控制脚 |
| RTC | RTC_1Hz | RTC 1 Hz 输出 |
| | RTC_OUT | RTC 中断标志输出 |
| | RTC_TS | RTC 时间戳输入 |
| 复合定时器 CTIM x=0,1 y=0~3 | GTIMx_CHy | GTIM 的捕获输入比较输出/ BTIM 翻转输出信号 |
| | GTIMx_ETR | GTIM 的外部计数输入信号 |
| | GTIMx_TOGP/TOGN | GTIM/ BTIM 的翻转输出信号 |
| 高级定时器 ATIMx x=0,1,2 | ATIMx_CHA | ATIM 的捕获输入比较输出 A |
| | ATIMx_CHB | ATIM 的捕获输入比较输出 B |
| | ATIMx_ETR | ATIM 的外部计数输入信号 |
| | ATIMx_BK | ATIM 的外部刹车输入信号 |
| | ATIMx_GATE | ATIM 的门控信号 |
| 高级定时器 ATIM3 y=0,1,2 | ATIM3_CHyA | ATIM3 的捕获输入比较输出 A |
| | ATIM3_CHyB | ATIM3 的捕获输入比较输出 B |
| | ATIM3_ETR | ATIM3 的外部计数输入信号 |
| | ATIM3_BK | ATIM3 的外部刹车输入信号 |
| | ATIM3_GATE | ATIM3 的门控信号 |

注意：

- 大部分 IO 端口复位为模拟输入状态，休眠模式和深度休眠模式保持之前的端口状态。

4 框图

功能模块

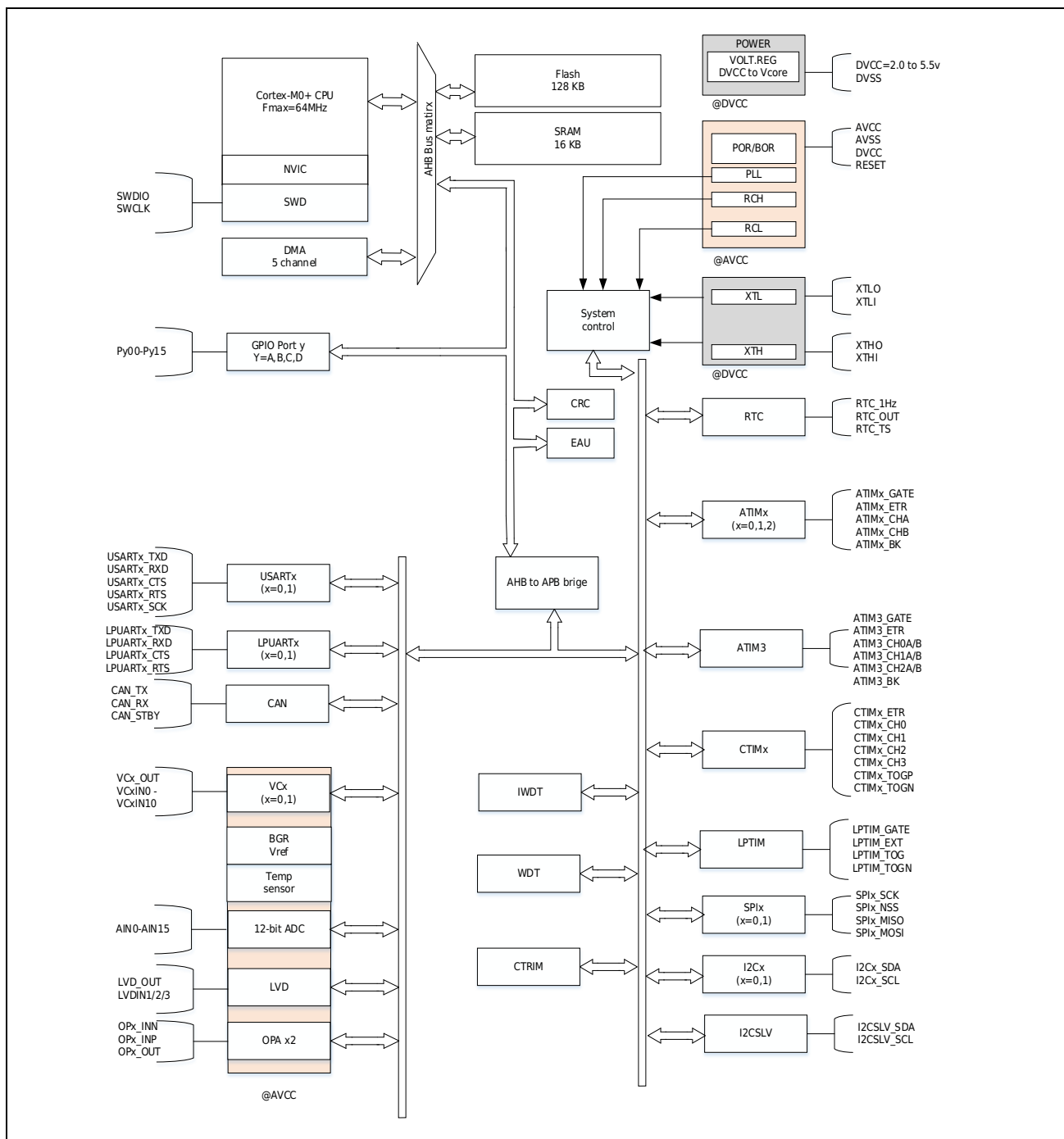


图 4-1 功能模块

5 存储区映射图

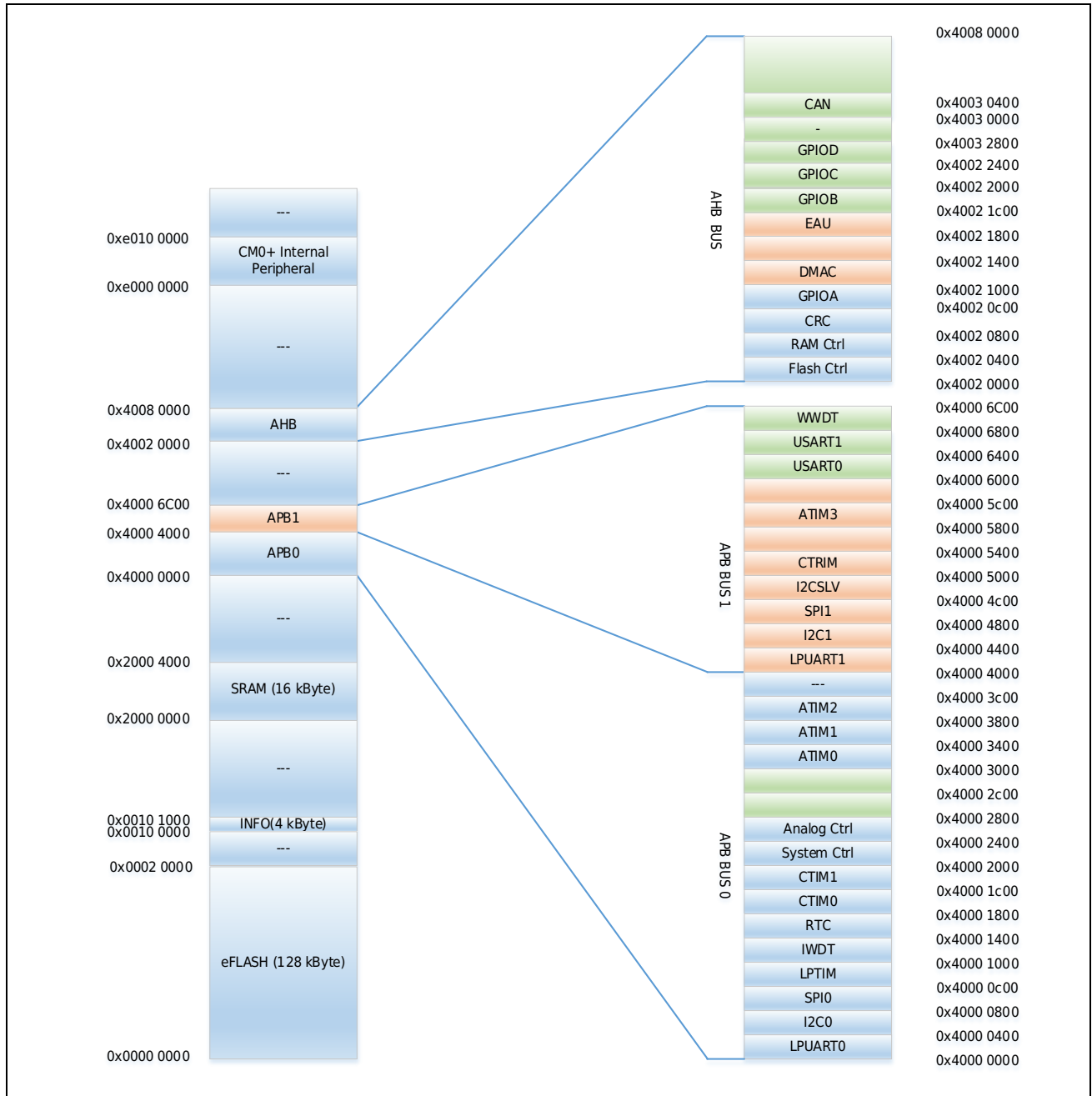


图 5-1 模块地址映射图

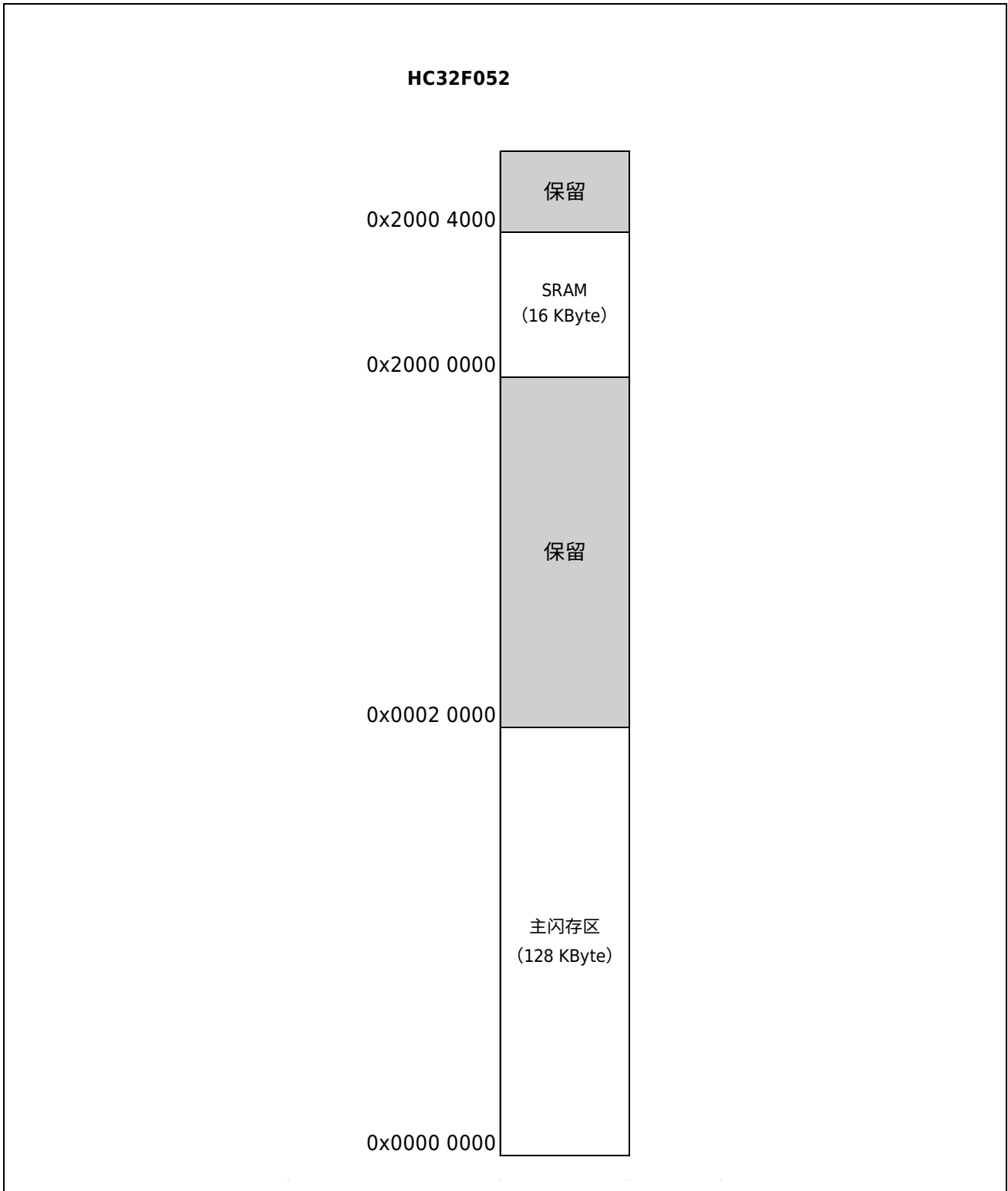


图 5-2 存储映射图

6 典型应用电路图

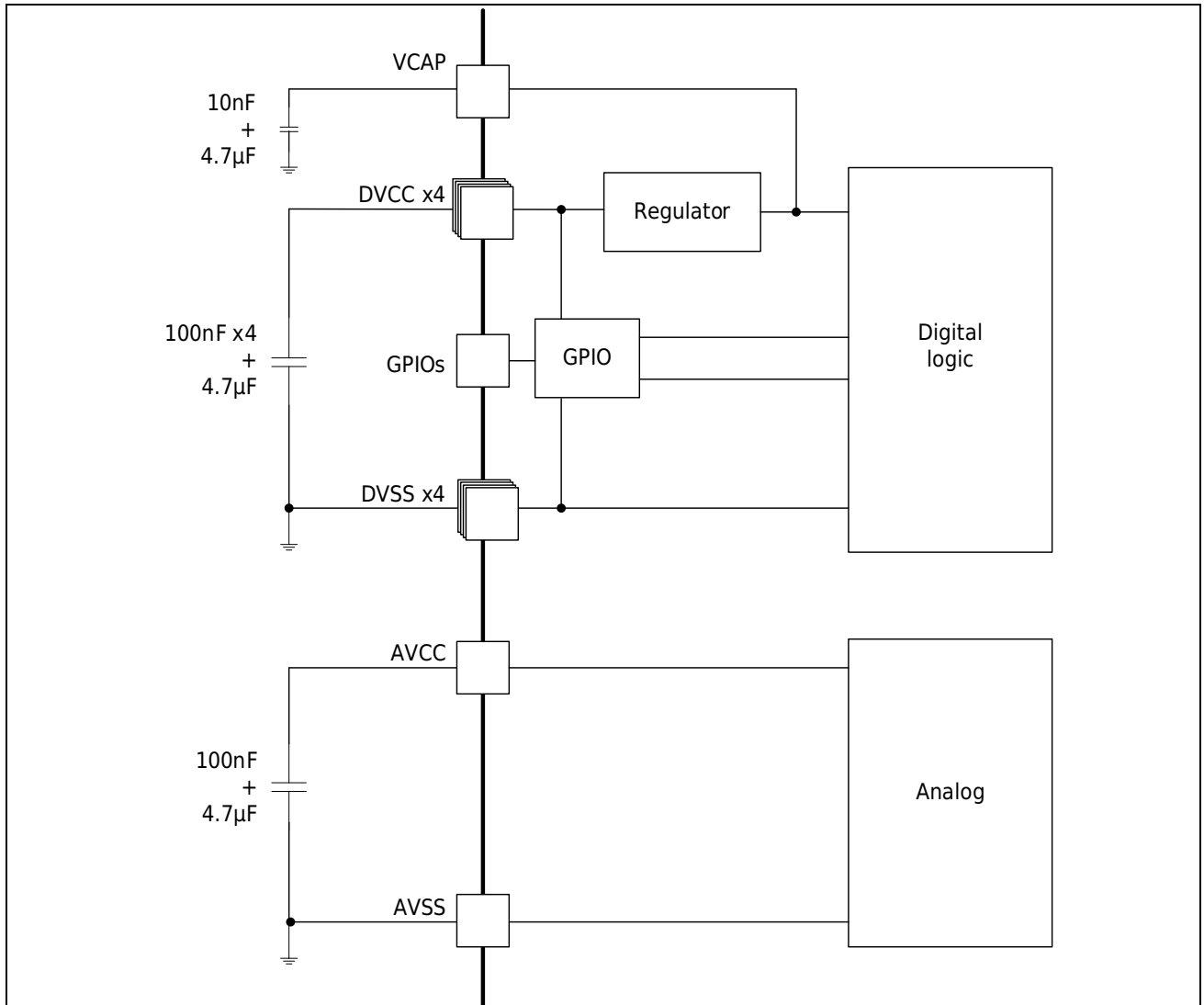


图 6-1 典型应用电路图

注意:

- AVCC 与 DVCC 电压必须相同。
- 每组电源都需要一个去耦电容，去耦电容尽量靠近相应电源引脚。

7 电气特性

7.1 测试条件

除非特别说明，所有的电压都以 VSS 为基准。

7.1.1 最小和最大数值

除非特别说明，在生产线上通过对 100% 的产品在环境温度 $T_A=25\text{ }^\circ\text{C}$ 和 $T_A=T_A\text{ max}$ 下执行的测试 ($T_{A\text{max}}$ 与选定的温度范围匹配)，所有最小和最大值将在最坏的环境温度、供电电压和时钟频率条件下得到保证。

在每个表格下方的注解中说明为通过综合评估、设计模拟和/或工艺特性得到的数据，不会在生产线上进行测试；在综合评估的基础上，最小和最大数值是通过样本测试后，取其平均值再加减三倍的标准分布 ($\text{平均} \pm 3\sigma$) 得到。

7.1.2 典型数值

除非特别说明，典型数据是基于 $T_A=25\text{ }^\circ\text{C}$ 和 $V_{CC}=3.3\text{ V}$ ($2.0\text{ V} \leq V_{CC} \leq 5.5\text{ V}$ 电压范围)。这些数据仅用于设计指导而未经测试。

7.2 绝对最大额定值

加在器件上的载荷如果超过“绝对最大额定值”列表中给出的值，可能会导致器件永久性地损坏。这里只是给出能承受的最大载荷，并不意味在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 7-1 电压特性

| 符号 | 描述 | 最小值 | 最大值 | 单位 |
|------------------------|--|-------------|-----------|----|
| VCC - VSS | 外部主供电电压(包含 AVCC 和 DVCC) ⁽¹⁾ | -0.3 | 5.5 | V |
| V _{IN} | 在其它引脚上的输入电压 ⁽²⁾ | VSS-0.3 | VCC + 0.3 | V |
| ΔVCCx | 不同供电引脚之间的电压差 | - | 50 | mV |
| VSSx - VSS | 不同接地引脚之间的电压差 | - | 50 | mV |
| V _{ESD} (HBM) | ESD 静电放电电压 (人体模型) | 参考绝对最大值电气参数 | | V |

1. 所有的电源(DVCC,AVCC)和地(DVSS, AVSS)引脚必须始终连接到外部允许范围内的供电系统上。
2. I_{INJ(PIN)}绝对不可以超过它的极限，即保证 V_{IN} 不超过其最大值。如果不能保证 V_{IN} 不超过其最大值，也要保证在外部限制 I_{INJ(PIN)}不超过其最大值。当 V_{IN}>V_{CC} 时，有一个正向注入电流；当 V_{IN}<V_{SS} 时，有一个反向注入电流。

表 7-2 电流特性

| 符号 | 描述 | 最大值 ⁽¹⁾ | 单位 |
|--|---|--------------------|----|
| I _{VCC} | 经过 DVCC/AVCC 电源线的总电流(供应电流) ⁽¹⁾ | 100 | mA |
| I _{VSS} | 经过 VSS 地线的总电流(流出电流) ⁽¹⁾ | 100 | mA |
| I _{IO} | 任意 I/O 和控制引脚上的输出灌电流 | 18 | mA |
| | 任意 I/O 和控制引脚上的输出电流 | -18 | mA |
| I _{INJ(PIN)} ^{(2) (3)} | RESETB 引脚的注入电流 | +/-5 | mA |
| | XTH 的 XTHI 引脚和 XTL 的 XTLI 引脚的注入电流 | +/-5 | mA |
| | 其他引脚的注入电流 ⁽⁴⁾ | +/-5 | mA |
| ΣI _{INJ(PIN)} ⁽²⁾ | 所有 I/O 和控制引脚上的总注入电流 ⁽⁴⁾ | +/-25 | mA |

1. 所有的电源 (DVCC、AVCC) 和地 (DVSS、AVSS) 引脚必须始终连接到外部允许范围内的供电系统上。
2. I_{INJ(PIN)}绝对不可以超过它的极限，即保证 V_{IN} 不超过其最大值。如果不能保证 V_{IN} 不超过其最大值，也要保证在外部限制 I_{INJ(PIN)}不超过其最大值。当 V_{IN}>V_{CC} 时，有一个正向注入电流；当 V_{IN}<V_{SS} 时，有一个反向注入电流。
3. 反向注入电流会干扰器件的模拟性能。
4. 当几个 I/O 口同时有注入电流时，ΣI_{INJ(PIN)}的最大值为正向注入电流与反向注入电流的即时绝对值之和。该结果基于在器件 4 个 I/O 端口上ΣI_{INJ(PIN)}最大值的特性。

表 7-3 温度特性

| 符号 | 描述 | 数值 | 单位 |
|------------------|--------|-------------|----|
| T _{STG} | 储存温度范围 | -65 ~ + 150 | °C |
| T _J | 最大结温度 | 105 | °C |

7.3 工作条件

7.3.1 通用工作条件

表 7-4 通用工作条件

| 符号 | 参数 | 条件 | 最小值 | 最大值 | 单位 |
|---------------------|---------------------------|----------------------------|-----|-----|-----|
| f _{HCLK} | 内部 AHB 时钟频率 | - | 0 | 64 | MHz |
| f _{PCLK0} | 内部 APB0 时钟频率 | - | 0 | 64 | MHz |
| f _{PCLK1} | 内部 APB1 时钟频率 | - | 0 | 64 | MHz |
| DVCC | 数字部分工作电压 | - | 2.0 | 5.5 | V |
| AVCC ⁽¹⁾ | 模拟部分工作电压 | 必须与 DVCC ⁽²⁾ 相同 | 2.0 | 5.5 | V |
| P _D | 功率耗散 T _A =85°C | LQFP48 | - | 296 | mW |
| | 功率耗散 T _A =85°C | LQFP32 | - | 277 | mW |
| | 功率耗散 T _A =85°C | QFN48 | - | 740 | mW |
| | 功率耗散 T _A =85°C | QFN32 | - | 419 | mW |
| T _A | 环境温度 | 最大功率消耗 | -40 | 85 | °C |
| | | 低功率消耗 ⁽³⁾ | -40 | 105 | °C |
| T _J | 结温度范围 | - | -40 | 105 | °C |

1. 当使用 ADC 时，参见 ADC 电气参数。
2. 建议使用相同的电源为 DVCC 和 AVCC 供电，在上电和正常操作期间，DVCC 和 AVCC 之间最多允许有 300 mV 的差别。
3. 在较低的功率耗散的状态下，只要 T_J 不超过 T_{Jmax}，T_A 可以扩展到这个范围。

7.3.2 上电和掉电时的工作条件

表 7-5 上电和掉电的工作条件

| 符号 | 参数 | 条件 | 最小值 | 最大值 | 单位 |
|------------------|----------|----|-----|-----|------|
| t _{VCC} | VCC 上升速率 | - | 1 | ∞ | μs/V |
| t _{VCC} | VCC 下降速率 | - | 10 | ∞ | μs/V |

7.3.3 内嵌复位和 LVD 模块特性

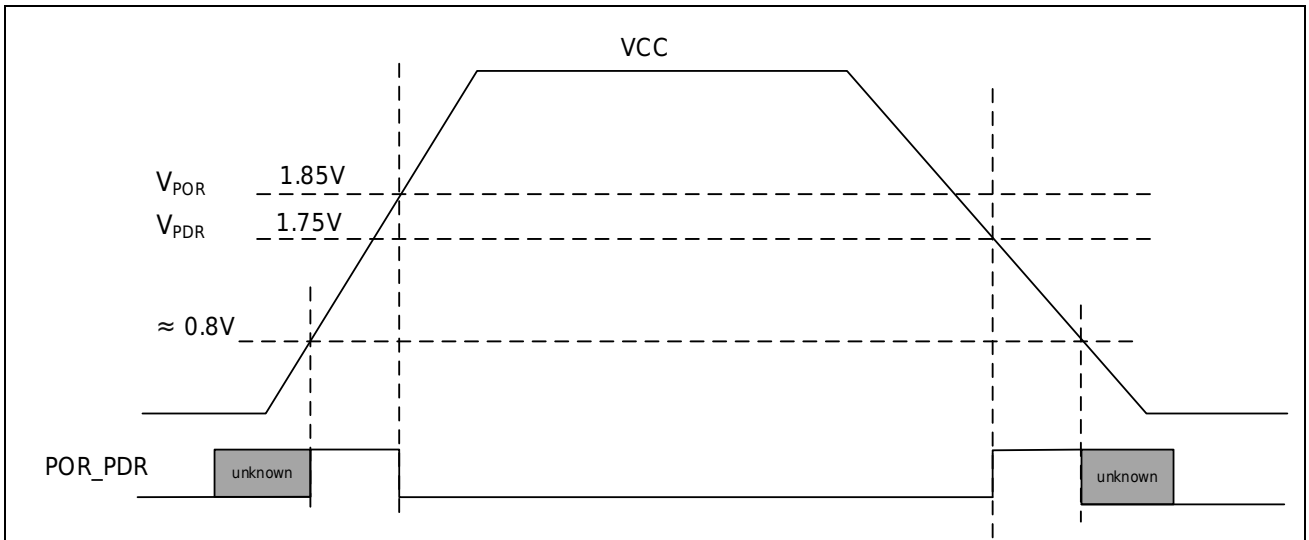


图 7-1 POR/ Brown Out 示意图

表 7-6 POR/ Brown Out

| 符号 | 参数 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|------------------|-----------------|----|-----|------|-----|----|
| V _{POR} | POR 释放电压 (上电过程) | - | - | 1.85 | - | V |
| V _{PDR} | PDR 检测电压 (掉电过程) | - | - | 1.75 | - | V |

表 7-7 LVD 模块特性

| 符号 | 参数 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|-----------|----------|--|--|--|--|----|
| Vex | 外部输入电压范围 | - | 0 | - | VCC | V |
| Vlevel | 检测阈值 | LVD_CR.VTDS=0000 LVD_CR.VTDS=0001 LVD_CR.VTDS=0010 LVD_CR.VTDS=0011 LVD_CR.VTDS=0100 LVD_CR.VTDS=0101 LVD_CR.VTDS=0110 LVD_CR.VTDS=0111 LVD_CR.VTDS=1000 LVD_CR.VTDS=1001 LVD_CR.VTDS=1010 LVD_CR.VTDS=1011 LVD_CR.VTDS=1100 LVD_CR.VTDS=1101 LVD_CR.VTDS=1110 LVD_CR.VTDS=1111 | 1.70 1.80 1.90 2.00 2.10 2.20 2.30 2.35 2.45 2.55 2.65 2.75 2.85 2.95 3.05 3.15 | 1.80 1.90 2.00 2.10 2.20 2.30 2.40 2.50 2.60 2.70 2.80 2.90 3.00 3.10 3.20 3.30 | 1.90 2.00 2.10 2.20 2.30 2.40 2.55 2.65 2.75 2.85 2.95 3.05 3.15 3.25 3.35 3.45 | V |
| Tresponse | 响应时间 | 选择检测 GPIO 管脚电压, VCC=3.3V, LVD_CR.VTDS=1000, 检测电压由 (Vlevel+100mV) 变为 (Vlevel-100mV), 变化斜率为 $2 \times 10^5 V/us$ | - | 28 | - | μs |
| Tsetup | 建立时间 | 选择检测 GPIO 管脚电压, VCC=3.3V, LVD_CR.VTDS=1000, 检测电压低于 Vlevel 100mV | - | 50 | - | μs |
| Vhyste | 迟滞电压 | - | - | 40 | - | mV |
| Tfilter | 滤波时间 | LVD_debounce = 000 LVD_debounce = 001 LVD_debounce = 010 LVD_debounce = 011 LVD_debounce = 100 LVD_debounce = 101 LVD_debounce = 110 LVD_debounce = 111 | - | 7 14 28 112 450 1800 7200 28800 | - | μs |

7.3.4 内置的参考电压

表 7-8 内置参考电压特性

| 符号 | 参数 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|---|--|-------------------|-------|-----|-------|--------|
| VREF25 ⁽²⁾⁽⁴⁾ | Internal 2.5V Reference Voltage | 常温 25°C 3.3V | 2.475 | 2.5 | 2.525 | V |
| VREF25 ⁽¹⁾⁽⁴⁾ | Internal 2.5V Reference Voltage | -40~85°C 2.8~5.5V | 2.45 | 2.5 | 2.55 | V |
| VREF15 ⁽²⁾ | Internal 1.5V Reference Voltage | 常温 25°C 3.3V | 1.485 | 1.5 | 1.515 | V |
| VREF15 ⁽¹⁾ | Internal 1.5V Reference Voltage | -40~85°C 2~5.5V | 1.47 | 1.5 | 1.53 | V |
| T _{Coeff} ⁽³⁾ | Internal 2.5V 1.5V temperature coefficient | -40~85°C | - | - | 120 | ppm/°C |
| T _{stable} (BGR) ⁽³⁾ | BGR stable time | 常温 25°C 3.3V | - | 60 | - | us |

1. 数据基于考核结果，不在生产中测试。
2. 测试保证。
3. 设计保证，不在生产中测试。
4. 只有在电源电压超过 2.8V 时才能选择 2.5V 档位，否则会引起系统工作不正常。

7.3.5 供电电流特性

电流消耗是多种参数和因素的综合指标，这些参数和因素包括工作电压、环境温度、I/O 引脚的负载、产品的软件配置、工作频率、I/O 脚的翻转速率、程序在存储器中的位置以及执行的代码等。

微控制器处于下列条件：

- 所有的 I/O 引脚都处于输入模式，并连接到一个静态电平上——VCC 或 VSS（无负载）。
- 所有的外设都处于关闭状态，除非特别说明。
- 闪存存储器的访问时间调整到 f_{HCLK} 的频率（0~24 MHz 时为 0 个等待周期，24~48 MHz 时为 1 个等待周期）。
- 当开启外设时：f_{PCLK0} = f_{HCLK}，f_{PCLK1} = f_{HCLK}。

表 7-9 工作电流特性

| Symbol | Pameter | Conditions | Typ ⁽¹⁾ | Max ⁽²⁾ | Unit | | | | |
|-----------------------------------|--|---|--------------------------------|--------------------|------|-----|----|---|----|
| I _{DD} (Run in RAM) | All peripherals clock ON, Run while(1) in RAM | V _{CAP} =1.2V V _{CC} =3.3V T _A =2X°C | RCH clock source | 3M | 520 | - | μA | | |
| | | | | 4M | 590 | - | | | |
| | | | | 6M | 730 | - | | | |
| | | | | 12M | 1150 | - | | | |
| | | | PLL RCH12M to xxM clock source | 16M | 2000 | - | | | |
| | | | | 24M | 2600 | - | | | |
| | | | | 32M | 3280 | - | | | |
| | | | | 64M | 5830 | - | | | |
| | | | | RCH clock source | 3M | 380 | | - | μA |
| | | | | | 4M | 400 | | - | |
| 6M | 460 | - | | | | | | | |
| 12M | 610 | - | | | | | | | |
| PLL RCH12M to xxM clock source | 16M | 1280 | - | | | | | | |
| | 24M | 1520 | - | | | | | | |
| | 32M | 1820 | - | | | | | | |
| | 64M | 2920 | - | | | | | | |
| I _{DD} (Run CoreMark) | All peripherals clock OFF, Run while(1) in Flash | V _{CAP} =1.2V V _{CC} =3.3V T _A =2X°C | RCH clock source | 3M | 763 | - | μA | | |
| | | | | 4M | 903 | - | | | |
| | | | | 6M | 1175 | - | | | |
| | | | | 12M | 1775 | - | | | |
| | | | PLL RCH12M to xxM clock source | 16M | 2338 | - | | | |
| | | | | 24M Flash Wait=1 | 2549 | - | | | |
| | | | | 32M Flash Wait=1 | 2835 | - | | | |
| | | | | 64M Flash Wait=2 | 4310 | - | | | |

| Symbol | Parameter | Conditions | Typ ⁽¹⁾ | Max ⁽²⁾ | Unit | | |
|---------------------------------|--|--|--------------------------------|--------------------|------|---|----|
| I _{DD} (Run mode) | All peripherals clock ON, Run while(1) in Flash | V _{CAP} =1.2V V _{CC} =2.0V~5.5V T _A =-40°C~85°C | RCH clock source | 3M | 492 | - | μA |
| | | | | 4M | 557 | - | |
| | | | | 6M | 685 | - | |
| | | | | 12M | 1071 | - | |
| | | | PLL RCH12M to xxM clock source | 16M | 1894 | - | |
| | | | | 24M Flash Wait=1 | 2445 | - | |
| | | | | 32M Flash Wait=1 | 3070 | - | |
| | | | | 64M Flash Wait=2 | 5425 | - | |
| | All peripherals clock OFF, Run while(1) in Flash | V _{CAP} =1.2V V _{CC} =2.0V~5.5V T _A =-40°C~85°C | RCH clock source | 3M | 356 | - | μA |
| | | | | 4M | 375 | - | |
| | | | | 6M | 414 | - | |
| | | | | 12M | 528 | - | |
| | | | PLL RCH12M to xxM clock source | 16M | 1171 | - | |
| | | | | 24M Flash Wait=1 | 1366 | - | |
| 32M Flash Wait=1 | | | | 1615 | - | | |
| 64M Flash Wait=2 | | | | 2518 | - | | |
| I _{DD} (Sleep mode) | All peripherals clock ON, Run while(1) in Flash | V _{CAP} =1.2V V _{CC} =2.0V~5.5V T _A =-40°C~85°C | RCH clock source | 3M | 460 | - | μA |
| | | | | 4M | 514 | - | |
| | | | | 6M | 621 | - | |
| | | | | 12M | 944 | - | |
| | | | PLL RCH12M to xxM clock source | 16M | 1725 | - | |
| | | | | 24M Flash Wait=1 | 2191 | - | |
| | | | | 32M Flash Wait=1 | 2727 | - | |
| | | | | 64M Flash Wait=2 | 4741 | - | |
| | All peripherals clock OFF, Run while(1) in Flash | V _{CAP} =1.2V V _{CC} =2.0V~5.5V T _A =-40°C~85°C | RCH clock source | 3M | 323 | - | μA |
| | | | | 4M | 332 | - | |
| | | | | 6M | 348 | - | |
| | | | | 12M | 398 | - | |
| | | | PLL RCH12M to xxM clock source | 16M | 998 | - | |
| | | | | 24M Flash Wait=1 | 1106 | - | |
| 32M Flash Wait=1 | | | | 1267 | - | | |
| 64M Flash Wait=2 | | | | 1824 | - | | |
| I _{DD} (LP Run) | All peripherals clock ON, Run while(1) in Flash | V _{CAP} =1.2V V _{CC} =2.0V~5.5V T _A =-40°C~85°C | 32K clock source | RCL32K | 113 | - | μA |
| | All peripherals clock OFF, Run while(1) in Flash | | | XTL32K Driver=2 | 112 | - | |
| | | | | RCL32K | 112 | - | |
| | | | | XTL32K Driver=2 | 111 | - | |

| Symbol | Parameter | Conditions | | Typ ⁽¹⁾ | Max ⁽²⁾ | Unit | |
|--|--|--|------------------|--------------------|--------------------|------|----|
| I _{DD} (LP Sleep) | All peripherals clock ON, Run while(1) in Flash | V _{CAP} =1.2V V _{CC} =2.0V~5.5V T _A =-40°C~85°C | 32K clock source | RCL32K | 113 | - | μA |
| | | | | XTL32K Driver=2 | 113 | - | |
| | All peripherals clock OFF, Run while(1) in Flash | | | RCL32K | 111 | - | |
| | | | | XTL32K Driver=2 | 111 | - | |
| I _{DD} (DeepSleep) | All peripherals clock OFF | V _{CAP} =1.2V V _{CC} =2.0V~5.5V T _A =-40°C~85°C | NO CLK | - | 21 | - | μA |
| | All peripherals clock OFF | | RCL32K | - | 22 | - | |
| | All peripherals clock OFF | | XTL32K | - | 21 | - | |
| | Other peripherals clock OFF | | RCL32K | WDT | 22 | - | |
| | Other peripherals clock OFF | | RCL32K | LVD | 22 | - | |
| | Other peripherals clock OFF | | RCL32K | WDT+LVD | 22 | - | |
| <p>1. 若没有其他指定条件, 该 Typ 的值是在 25 °C & VCC = 3.3V 测得。</p> <p>2. 若没有其他指定条件, 该 Max 的值是 VCC = 2.0-5.5 & Temperature = -40°C -- 85 °C 范围内的最大值。</p> <p>3. 数据基于考核结果, 不在生产中测试。</p> | | | | | | | |

7.3.6 从低功耗模式唤醒的时间

唤醒时间是在 RCH 振荡器的唤醒阶段测量得到。唤醒时使用的时钟源依当前的操作模式而定：

- 休眠模式：时钟源是 RCH 振荡器
- 深度休眠模式：时钟源是进入深度休眠时所使用的时钟是 RCH 振荡器

表 7-10 低功耗模式唤醒时间⁽¹⁾⁽²⁾

| Symbol | Parameter | Conditions | Min | Typ | Max | Unit |
|-----------------|-----------|--|-----|-----|-----|------|
| T _{wu} | 休眠模式唤醒时间 | - | - | 1.8 | - | μs |
| | 深度休眠唤醒时间 | F _{MCLK} = 4 MHz | - | 13 | - | μs |
| | | F _{MCLK} = 6 MHz | - | 11 | - | μs |
| | | F _{MCLK} = 12 MHz | - | 9 | - | μs |
| | | F _{MCLK} = 12 MHz (Flash 不进入低功耗模式) | - | 6 | - | μs |

1. 唤醒时间的测量是从唤醒事件开始至用户程序读取第一条指令。
2. 设计保证, 不在生产中测试。

7.3.7 外部时钟源特性

7.3.7.1 外部输入高速时钟

表 7-11 外部输入高速时钟特性⁽¹⁾

| 符号 | 参数 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|----------------------|-------------------------|----|--------|-----|--------|-----|
| f _{XTH_ext} | 用户外部时钟频率 ⁽¹⁾ | - | 8 | - | 24 | MHz |
| V _{XTHH} | 输入引脚高电平电压 | - | 0.7VCC | - | VCC | V |
| V _{XTHL} | 输入引脚低电平电压 | - | VSS | - | 0.3VCC | V |
| T _{r(XTH)} | 上升的时间 ⁽¹⁾ | - | - | - | 20 | ns |
| T _{f(XTH)} | 下降的时间 ⁽¹⁾ | - | - | - | 20 | ns |
| T _{w(XTH)} | 输入高或低的时间 ⁽¹⁾ | - | 16 | - | - | ns |
| C _{in(XTH)} | 输入容抗 ⁽¹⁾ | - | - | 5 | - | pF |
| Duty | 占空比 | - | 40 | - | 60 | % |
| I _L | 输入漏电流 | - | - | - | ±1 | μA |

1. 由设计保证，不在生产中测试。

7.3.7.2 外部输入低速时钟

表 7-12 外部输入低速时钟特性⁽¹⁾

| 符号 | 参数 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|----------------------|-------------------------|----|--------|--------|--------|-----|
| f _{XTL_ext} | 用户外部时钟频率 ⁽¹⁾ | - | 0 | 32.768 | 1000 | kHz |
| V _{XTLH} | 输入引脚高电平电压 | - | 0.7VCC | - | VCC | V |
| V _{XTLL} | 输入引脚低电平电压 | - | VSS | - | 0.3VCC | V |
| T _{r(XTL)} | 上升的时间 ⁽¹⁾ | - | - | - | 50 | ns |
| T _{f(XTL)} | 下降的时间 ⁽¹⁾ | - | - | - | 50 | ns |
| T _{w(XTL)} | 输入高或低的时间 ⁽¹⁾ | - | 450 | - | - | ns |
| C _{in(XTL)} | 输入容抗 ⁽¹⁾ | - | - | 5 | - | pF |
| Duty | 占空比 | - | 30 | - | 70 | % |
| I _L | 输入漏电流 | - | - | - | ±1 | μA |

1. 由设计保证，不在生产中测试。

7.3.7.3 高速外部时钟 XTH

高速外部时钟(XTH)可以使用一个 8 ~ 24 MHz 的晶体/陶瓷谐振器构成的振荡器产生。本节中所给出的信息是基于使用下表中列出的典型外部元器件，通过综合特性评估得到的结果。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以减小输出失真和启动时的稳定时间。有关晶体谐振器的详细参数(频率、封装、精度等)，请咨询相应的生产厂商。

外部 XTH 晶振⁽¹⁾⁽²⁾

表 7-13 高速外部时钟 XTH

| 符号 | 参数 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|-----------------------------------|--------------|---|-----|-------|-----|-----|
| F _{CLK} | 振荡频率 | - | 8 | - | 24 | MHz |
| ESR _{CLK} | 支持的晶振 ESR 范围 | 24M | - | - | 60 | Ohm |
| | | 16M | - | - | 80 | |
| | | 8M | - | - | 120 | |
| CLX ⁽³⁾ | 负载电容 | 两个管脚都有负载电容, 包括寄生电容 | 4 | 12 | 20 | pF |
| gm | 跨导 | SYSCTRL_XTHCR[3:0] = 0b1111 | - | 11 | - | mS |
| | | SYSCTRL_XTHCR[3:0] = 0b1110 | - | 6.286 | - | |
| | | SYSCTRL_XTHCR[3:0] = 0b1101 | - | 4.411 | - | |
| | | SYSCTRL_XTHCR[3:0] = 0b1100 | - | 3.42 | - | |
| | | SYSCTRL_XTHCR[3:0] = 0b1011 | - | 6.963 | - | |
| | | SYSCTRL_XTHCR[3:0] = 0b1010 | - | 3.98 | - | |
| | | SYSCTRL_XTHCR[3:0] = 0b1001 | - | 2.794 | - | |
| | | SYSCTRL_XTHCR[3:0] = 0b1000 | - | 2.167 | - | |
| | | SYSCTRL_XTHCR[3:0] = 0b0111 | - | 2.42 | - | |
| | | SYSCTRL_XTHCR[3:0] = 0b0110 | - | 1.369 | - | |
| | | SYSCTRL_XTHCR[3:0] = 0b0101 | - | 0.955 | - | |
| | | SYSCTRL_XTHCR[3:0] = 0b0100 | - | 0.738 | - | |
| | | SYSCTRL_XTHCR[3:0] = 0b0011 | - | 1.177 | - | |
| | | SYSCTRL_XTHCR[3:0] = 0b0010 | - | 0.670 | - | |
| SYSCTRL_XTHCR[3:0] = 0b0001 | - | 0.469 | - | | | |
| SYSCTRL_XTHCR[3:0] = 0b0000 | - | 0.363 | - | | | |
| Duty | 占空比 | - | 40 | 50 | 60 | % |
| I _{dd} ⁽⁴⁾ | 电流 | SYSCTRL_XTHCR[3:0] = 0b1111 | - | 1200 | - | uA |
| | | SYSCTRL_XTHCR[3:0]=1110, Freq=24M, VCC=3.3V, Temp=25C | - | 750 | - | uA |
| | | SYSCTRL_XTHCR[3:0] = 0b0000 | - | 150 | - | uA |
| T _{start} ⁽⁵⁾ | 启动时间 | 24M, CL=16pF@ SYSCTRL_XTHCR[3:0] = 0b1110 | - | 300 | - | us |
| | | 16 MHz, CL=16pF@ SYSCTRL_XTHCR[3:0] = 0b1010 | - | 400 | - | us |
| | | 8MHz, CL=16pF@ SYSCTRL_XTHCR[3:0] = 0b0110 | - | 1 | - | ms |

1. 谐振器的特性参数由晶体/陶瓷谐振器制造商给出。
2. 由综合评估得出，不在生产中测试。
3. C_{LX} 指 XTAL 的两个管脚负载电容 C_{L1} 和 C_{L2} 。对于 C_{L1} 和 C_{L2} ，建议使用高质量的、为高频应用而设计瓷介电容器，并挑选符合要求的晶体或谐振器。通常 C_{L1} 和 C_{L2} 具有相同参数。晶体制造商通常以 C_{L1} 和 C_{L2} 的串行组合给出负载电容的参数。在选择 C_{L1} 和 C_{L2} 时，应该根据晶振的频率和 ESR 等参数，并且将 PCB 和 MCU 引脚的容抗考虑在内。
4. 电流跟随频率和驱动配置变化而变化。
5. T_{start} 是启动时间，是从软件使能 XTH 开始测量，直至得到稳定的频率输出的这段时间。这个数值是在 $SYSCTRL_XTHCR[5:4]=10$ 设置下，使用一个标准的晶体谐振器上测量得到，它可能因晶体制造商和型号的不同而变化较大。

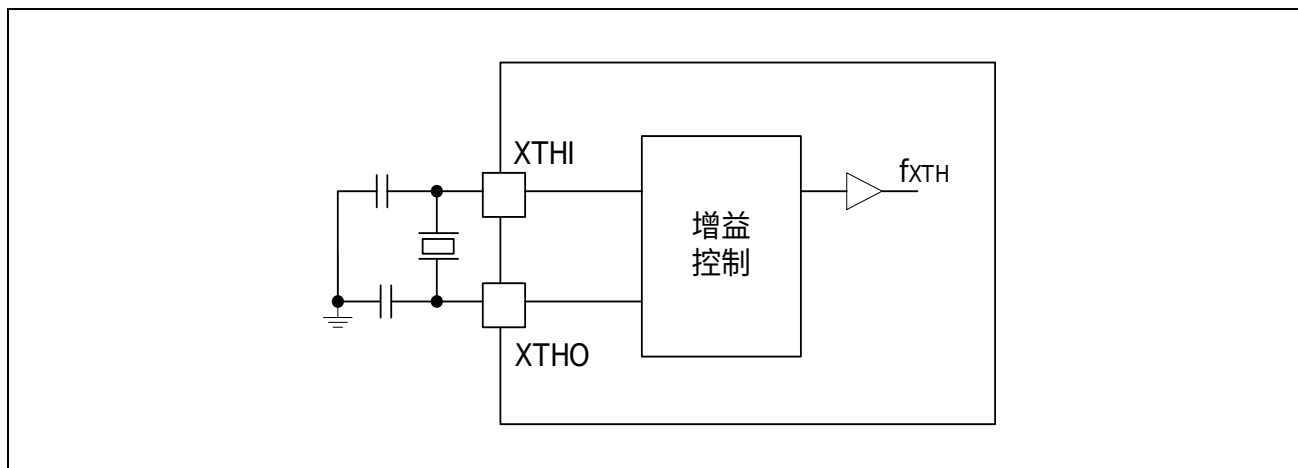


图 7-2 外部高速时钟示意图

7.3.7.4 低速外部时钟 XTL

低速外部时钟（XTL）可以使用一个 32.768 kHz 的晶体/陶瓷谐振器构成的振荡器产生。本节中所给出的信息是基于典型外部元器件，通过综合特性评估得到的结果。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以减小输出失真和启动时的稳定时间。有关晶体谐振器的详细参数(频率、封装、精度等)，请咨询相应的生产厂商。

表 7-14 低速外部时钟 XTL⁽¹⁾

| 符号 | 参数 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|-----------------------------------|--------------|---|-----|--------|-----|-----|
| FCLK | 振荡频率 | - | - | 32.768 | - | kHz |
| ESRCLK | 支持的晶振 ESR 范围 | - | - | - | 60 | kΩ |
| CLX ⁽²⁾ | 负载电容 | 按晶体制造商要求进行配置。 (包括寄生电容) | 8 | 12 | 20 | pF |
| DCACLK | 占空比 | - | 30 | 50 | 70 | % |
| I _{dd} ⁽³⁾ | 电流 | SYSCTRL_XTLCR[3:0]=1111 | - | 2000 | - | nA |
| | | SYSCTRL_XTLCR[3:0]=0000 | - | 400 | - | nA |
| g _m | 跨导 | SYSCTRL_XTLCR[3:0]=1111 | - | 20.1 | - | uS |
| | | SYSCTRL_XTLCR[3:0]=1110 | - | 10.1 | - | |
| | | SYSCTRL_XTLCR[3:0]=1101 | - | 6.6 | - | |
| | | SYSCTRL_XTLCR[3:0]=1100 | - | 4.9 | - | |
| | | SYSCTRL_XTLCR[3:0]=1011 | - | 18.1 | - | |
| | | SYSCTRL_XTLCR[3:0]=1010 | - | 9.1 | - | |
| | | SYSCTRL_XTLCR[3:0]=1001 | - | 5.9 | - | |
| | | SYSCTRL_XTLCR[3:0]=1000 | - | 4.4 | - | |
| | | SYSCTRL_XTLCR[3:0]=0111 | - | 16.2 | - | |
| | | SYSCTRL_XTLCR[3:0]=0110 | - | 8.1 | - | |
| | | SYSCTRL_XTLCR[3:0]=0101 | - | 5.2 | - | |
| | | SYSCTRL_XTLCR[3:0]=0100 | - | 3.9 | - | |
| | | SYSCTRL_XTLCR[3:0]=0011 | - | 14.1 | - | |
| | | SYSCTRL_XTLCR[3:0]=0010 | - | 7.0 | - | |
| SYSCTRL_XTLCR[3:0]=0001 | - | 4.6 | - | | | |
| SYSCTRL_XTLCR[3:0]=0000 | - | 3.4 | - | | | |
| T _{start} ⁽⁴⁾ | 启动时间 | ESR=30 kΩ C _L =12 pF 40% - 60% duty cycle has been reached | - | 1000 | - | ms |

1. 非特别标注，由综合评估得出，不在生产中测试。

2. CLX 指 XTAL 的两个管脚的负载电容，用户**必须**按晶体制造商的要求选择该电容的容值。

如果晶体制造商给出了**负载电容的容值**，则匹配电容的容值应为晶体制造商所给出的负载电容容值的两倍。

如果晶体制造商给出了**匹配电容的容值**，则直接使用晶体制造商所给出的匹配电容的容值即可。

例：晶体制造商给出晶体的**负载电容**为 8pF 时，匹配电容的容值应为 16pF。考虑 PCB 与 MCU 引脚之间的分布电容，

建议选择容值为 15pF 或 12pF 的匹配电容。

晶体制造商给出晶体的匹配电容为 12pF 时，匹配电容的容值应为 12pF。考虑 PCB 与 MCU 引脚之间的分布电容，建议选择容值为 10pF 或 8pF 的匹配电容。

3. 选择具有较小 ESR 值的高质量振荡器（如 MSIV-TIN32.768kHz），可以通过调节 SYSCTRL_XTLCR[3:0] 设置值以优化电流消耗。电流消耗与电路提供的跨导（gm）成正比。
4. Tstart 是启动时间，是从软件使能 XTL 开始测量，直至得到稳定的 32768Hz 振荡这段时间。这个数值是在 **SYSCTRL_XTLCR[3:0]=1001** 和 **SYSCTRL_XTLCR[5:4]=10** 设置下，使用一个标准的晶体谐振器上测量得到，它可能因晶体制造商和型号的不同而变化较大。

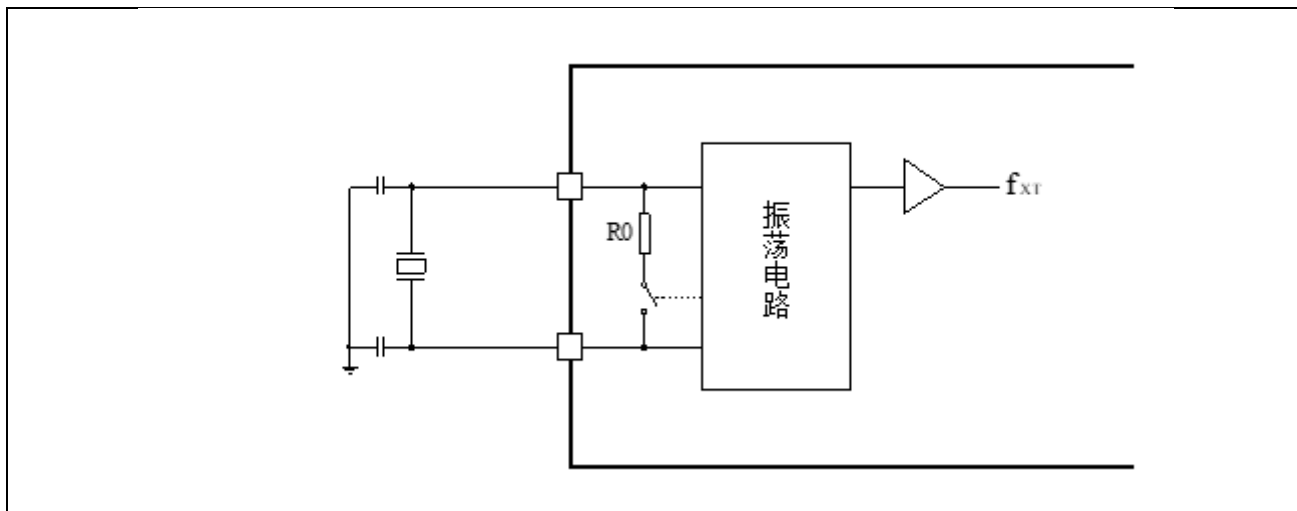


图 7-3 外部低速时钟示意图

注意：

- 芯片内已集成反馈电阻 R0。

7.3.8 内部时钟源特性

7.3.8.1 内部 RCH 振荡器

表 7-15 内部高速时钟 RCH 振荡器特性

| Symbol | Parameter | Conditions | Min | Typ | Max | Unit |
|-------------------|--------------------------|--|-------|------|-------|------|
| Dev | RCH 振荡器精度 ⁽¹⁾ | User trimming step for given VCC and T _A conditions | - | 0.25 | - | % |
| | | VCC = 2 ~ 5.5V T _{AMB} = -40 ~ 85°C | -1.5 | 0.25 | 1.5 | % |
| | | VCC = 2 ~ 5.5V T _{AMB} = -20 ~ 50°C | -1 | 0.25 | 1 | % |
| F _{CLK} | 振荡频率 ⁽³⁾ | VCC = 3.3V T _{AMB} = 25C | 11.94 | 12 | 12.06 | MHz |
| T _{SU} | 启动时间 ⁽²⁾ | | | 5 | | us |
| I _{CLK} | 电流 ⁽²⁾ | F _{MCLK} = 12MHz | - | 120 | - | μA |
| DC _{CLK} | 占空比 ⁽¹⁾ | - | 45 | 50 | 55 | % |

1. 由综合评估得出，不在生产中测试。
2. 设计保证，不在生产中测试。
3. 测试保证。

7.3.8.2 内部 RCL 振荡器

表 7-16 内部低速时钟 RCL 振荡器特性

| Symbol | Parameter | Conditions | Min | Typ | Max | Unit |
|-------------------|--------------------------|--|-------|--------|-------|------|
| Dev | RCL 振荡器精度 ⁽¹⁾ | User trimming step for given VCC and T _A conditions | - | 0.5 | - | % |
| | | VCC = 2 ~ 5.5V T _{AMB} = -40 ~ 85°C | -2 | - | 2 | % |
| | | VCC = 2 ~ 5.5V T _{AMB} = -20 ~ 50°C | -1.5 | - | 1.5 | % |
| F _{CLK} | 振荡频率 ⁽³⁾ | VCC=3.3v T _{AMB} = 25°C | 38.09 | 38.4 | 38.71 | KHz |
| | | | 32.50 | 32.768 | 33.03 | KHz |
| T _{CLK} | 启动时间 ⁽²⁾ | - | - | 150 | - | μs |
| DC _{CLK} | 占空比 ⁽¹⁾ | - | 25 | 50 | 75 | % |
| I _{CLK} | 功耗 ⁽²⁾ | - | - | 0.9 | - | μA |

1. 由综合评估得出，不在生产中测试。
2. 设计保证，不在生产中测试。
3. 测试保证，未考虑老化引起误差。

7.3.9 PLL 特性

表 7-17 PLL 特性

| 符号 | 参数 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|------------------------------------|---------|---------------|-----|-----|-------------------|-----|
| $F_{in}^{(1)}$ | 输入时钟 | - | 4 | 4 | 24 ⁽²⁾ | MHz |
| Duty _{in} | 输入时钟占空比 | - | 40 | - | 60 | % |
| F_{out} | 输出频率 | - | 12 | - | 64 | MHz |
| $T_{lock}^{(1)}$ | 锁定时间 | $F_{in} = 8M$ | | 40 | 80 | us |
| Duty _{out} ⁽¹⁾ | 输出占空比 | - | 48% | - | 52% | - |

1. 设计保证，不在生产中测试。
2. 当输入频率超过 12M 时，需设置预分频，详细设置请参考用户手册。

7.3.10 Flash 存储器特性

表 7-18 Flash 存储器特性

| 符号 | 参数 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|----------------------|-----------|---|-----|-----|-----|---------|
| EC _{Flash} | 擦写次数 | $T_{AMB} = 25^{\circ}C$ | 20 | - | - | kcycles |
| RET _{Flash} | 数据保存期限 | $T_{AMB} = 85^{\circ}C$, after 20 kcycles | 20 | - | - | Years |
| T_{b_prog} | 编程时间 (字节) | - | 22 | - | 30 | μs |
| T_{w_prog} | 编程时间 (字) | - | 40 | - | 52 | μs |
| T_{p_erase} | 页擦除时间 | - | 2 | - | 3 | ms |
| T_{m_erase} | 整片擦除时间 | - | 30 | - | 40 | ms |

7.3.11 EFT 特性

芯片复位可以使系统恢复正常操作。

表 7-19 EFT 特性

| 符号 | 级别/类型 |
|-----------------------------|-------|
| EFT to IO (IEC61000-4-4) | TBD |
| EFT to Power (IEC61000-4-4) | TBD |

软件建议

软件的流程中必须包含应对程序跑飞的控制，如：

- 被破坏的程序计数器
- 意外的复位
- 关键数据被破坏 (控制寄存器等)

在进行 EFT 测试时，可以把超出应用要求的干扰直接施加在芯片电源或 IO 上，当检测到意外动作的地方，软件部分进行加强以防止发生不可恢复的错误。

7.3.12 ESD 特性

使用特定的测量方法，对芯片进行强度测试以决定它的电气敏感性方面的性能。

表 7-20 ESD 特性

| 符号 | 参数 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|----------------------|--------------------------|----|-----|-----|-----|----|
| VESD _{HBM} | ESD @ Human Body Mode | - | - | 4 | - | KV |
| VESD _{CDM} | ESD @ Charge Device Mode | - | - | 1 | - | KV |
| I _{latchup} | Latch up current | - | - | 200 | - | mA |

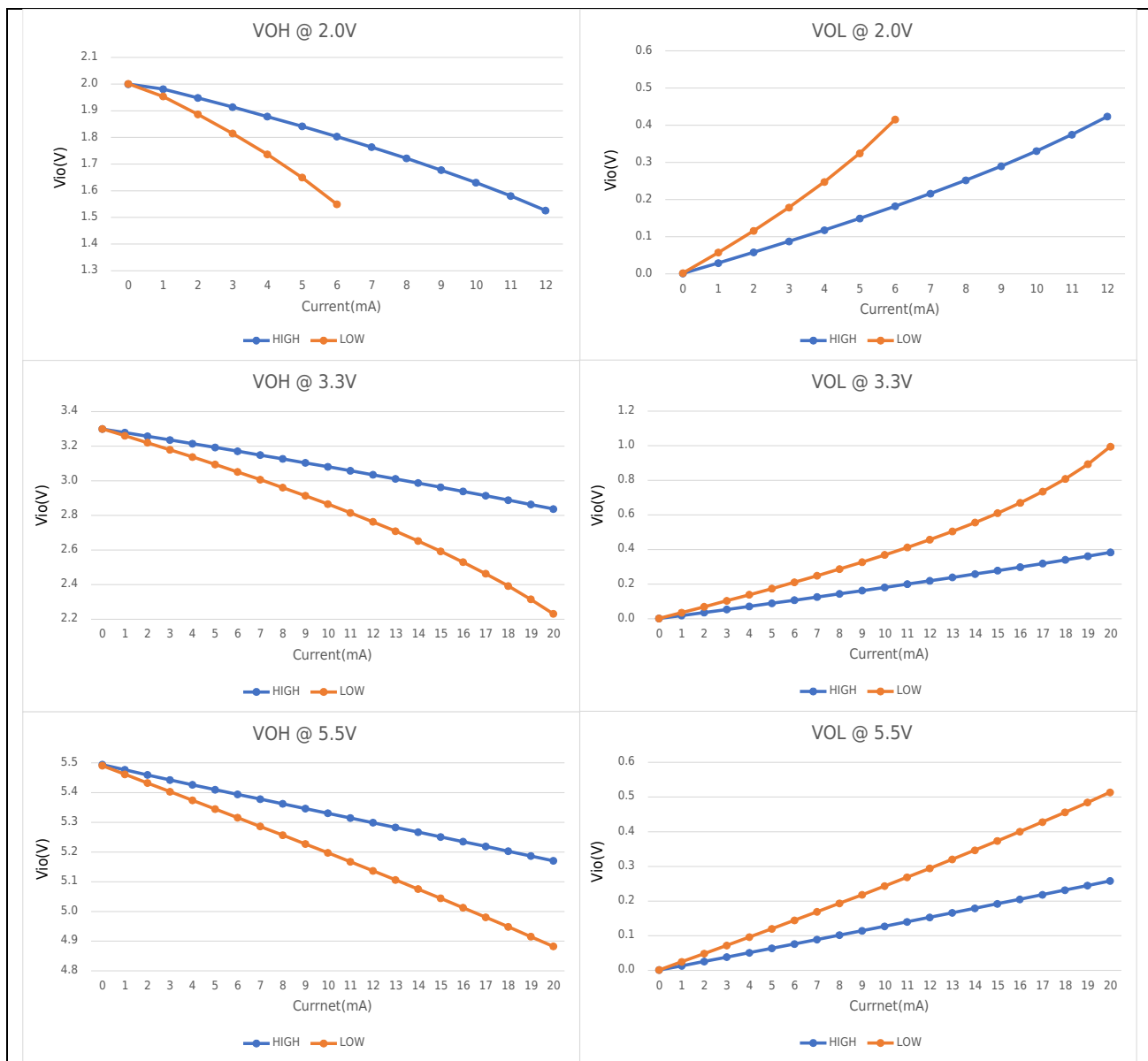
7.3.13 I/O 端口特性

7.3.13.1 输出特性——端口

表 7-21 端口输出特性⁽¹⁾

| 符号 | 参数 | 条件 | 最小值 | 最大值 | 单位 |
|------------------|-----------------|--------------------------------------|----------|----------|----|
| V _{OH} | IO 引脚输出高电平（低驱动） | I _{IO} = 4 mA, VCC = 3.3 V | VCC-0.25 | - | V |
| | | I _{IO} = 8 mA, VCC = 3.3 V | VCC-0.60 | - | V |
| V _{OL} | IO 引脚输出低电平（低驱动） | I _{IO} = 4 mA, VCC = 3.3 V | - | VSS+0.25 | V |
| | | I _{IO} = 8 mA, VCC = 3.3 V | - | VSS+0.70 | V |
| V _{OHD} | IO 引脚输出高电平（强驱动） | I _{IO} = 8 mA, VCC = 3.3 V | VCC-0.25 | - | V |
| | | I _{IO} = 18 mA, VCC = 3.3V | VCC-0.60 | - | V |
| V _{OLD} | IO 引脚输出低电平（强驱动） | I _{IO} = 8 mA, VCC = 3.3 V | - | VSS+0.25 | V |
| | | I _{IO} = 18 mA, VCC = 3.3 V | - | VSS+0.60 | V |

1. 器件的 I_{IO} 电流必须始终遵循表 7-2 所列的绝对最大额定值，I_{IO} (I/O 端口的 I_{OH} 和 I_{OL}) 的总和不得超过 I_{VCC0}。



1. 由综合评估得出，不在生产中测试。

图 7-4 输出端口 VOH/ VOL 实测曲线

7.3.13.2 输入特性——端口 PA, PB, PC, PD

表 7-22 PA/ PB/ PC/ PD 端口输入特性⁽¹⁾

| 符号 | 参数 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|-----------------------|--|------------------------------|--------|------|--------|----|
| V _{IH} | IO 输入高电平电压 | VCC=2.0V | 0.7VCC | - | - | V |
| | | VCC=3.3V | 0.7VCC | - | - | V |
| | | VCC=5.5V | 0.7VCC | - | - | V |
| V _{IL} | IO 输入低电平电压 | VCC=2.0V | - | - | 0.3VCC | V |
| | | VCC=3.3V | - | - | 0.3VCC | V |
| | | VCC=5.5V | - | - | 0.3VCC | V |
| V _{hys(1)} | 输入迟滞 (V _{IH} - V _{IL}) | VCC=2.0V | - | 0.14 | - | V |
| | | VCC=3.3V | - | 0.22 | - | V |
| | | VCC=5.5V | - | 0.34 | - | V |
| R _{pullhigh} | IO 弱上拉等效电阻 | Pullup enabled VCC=3.3V | - | 55 | - | kΩ |
| R _{pulllow} | IO 弱下拉等效电阻 | Pulldown enabled VCC=3.3V | - | 55 | - | kΩ |
| C _{input} | IO 引脚电容 | - | - | 5 | 10 | pf |

1. 由综合评估得出，不在生产中测试。

7.3.13.3 端口外部输入采样要求——Timer Gate/ Timer Clock

表 7-23 Timer Gate/ Timer Clock 外部输入采样要求⁽¹⁾

| 符号 | 参数 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|--------------------|--------------------------------------|--|-----|-----|--------|-----|
| t _(cap) | Timer capture timing | Timer capture pulse width | - | 0.5 | - | μs |
| t _(clk) | Timer clock frequency applied to pin | Timer external clock input fHCLK = 4MHz | - | - | PCLK/2 | MHz |

1. 由综合评估得出，不在生产中测试。

7.3.13.4 端口漏电特性——PA, PB, PC, PD

表 7-24 PA/ PB/ PC/ PD 端口漏电特性⁽¹⁾

| 符号 | 参数 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|------------------------|-----------------|---------------------------------------|-----|-----|-----|----|
| I _{lkg(Px.y)} | Leakage current | V _(Px.y) ⁽²⁾⁽³⁾ | - | ±50 | - | nA |

1. 由综合评估得出，不在生产中测试。
2. 端口漏电基于相应端口连接到 VSS 或 VCC。
3. 端口必须设置为输入端口。

7.3.14 RESETB 引脚特性

RESETB 引脚输入驱动使用 CMOS 工艺，它连接了一个不能断开的上拉电阻。

表 7-25 RESETB 引脚特性

| 符号 | 参数 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|---------------------------------------|------------|---------------------------------|--------|-----|---------|---------------|
| $V_{IL}(\text{RESETB})^{(1)}$ | 输入低电平电压 | - | -0.3 | - | 0.3VCC | V |
| $V_{IH}(\text{RESETB})^{(1)}$ | 输入高电平电压 | - | 0.7VCC | - | VCC+0.3 | V |
| $V_{\text{hys}}(\text{RESETB})^{(1)}$ | 施密特触发器电压迟滞 | - | - | 200 | - | mV |
| $R_{\text{PU}}^{(1)}$ | 弱上拉等效电阻 | $V_{\text{IN}} = V_{\text{SS}}$ | - | 55 | - | K Ω |
| $T_{\text{F}}(\text{RESETB})^{(1)}$ | 输入滤波脉冲 | - | - | - | 2 | μs |
| $T_{\text{NF}}(\text{RESETB})^{(1)}$ | 输入非滤波脉冲 | - | 10 | - | - | μs |

1. 由设计保证，不在生产中测试。

7.3.15 ADC 特性

表 7-26 ADC 特性

| 符号 | 参数 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|--------------------------------------|---|--|------|--------------------|-------------------|------------------------|
| V _{ADCIN} | Input voltage range of ADC | - | 0 | - | V _{REF+} | V |
| V _{REF+} ⁽¹⁾ | Positive reference voltage | - | 1.5 | - | AVCC | V |
| V _{REF-} | Negative reference voltage | - | - | AVSS | - | V |
| DEV _{AVCC/3} | Accuracy of AVCC/3 | - | - | ±3 | - | % |
| V _{INBUF} ⁽¹⁾ | Input voltage range of the input buffer within which the accuracy is guaranteed | (AVCC-0.1V) < V _{REF+} | 0.1 | - | AVCC-0.1 | V |
| | | (AVCC-0.1V) ≥ V _{REF+} | 0.1 | - | V _{REF+} | |
| I _{ADC1} | Active current including reference generator and buffer | 200Ksps | - | 2.0 | - | mA |
| I _{ADC2} | Active current without reference generator and buffer | 1Msps | - | 1.0 | - | mA |
| C _{ADCIN} ⁽¹⁾ | ADC input capacitance | - | - | 19 | - | pF |
| R _{ADC} ⁽¹⁾ | ADC sampling switch impedance | - | - | 1.2 | - | kΩ |
| R _{AIN} ⁽¹⁾ | ADC external input resistor ⁽²⁾ | - | - | - | 100 | kΩ |
| f _{ADCCLK} | ADC clock Frequency | - | - | - | 16M | Hz |
| T _{ADCSTART} ⁽¹⁾ | Startup time of reference generator and ADC core | - | - | 20 | - | μs |
| T _s | Sampling time | - | 4 | - | 10 | 1/ f _{ADCCLK} |
| T _{ADCCONV} | Total conversion time (including sampling time) | - | - | T _s +12 | - | 1/ f _{ADCCLK} |
| ENOB ⁽¹⁾ | Effective Bits | 1Msps@VCC>=2.7V 500Ksps@VCC>=2.4V 200Ksps@VCC>=2.0V REF=EXREF | - | 10.7 | - | Bit |
| | | 1Msps@VCC>=2.7V 500Ksps@VCC>=2.4V 200Ksps@VCC>=2.0V REF=VCC | - | 10.8 | - | Bit |
| | | 200Ksps@VCC>=2.0V REF=internal 1.5V | - | 10.0 | - | Bit |
| | | 200Ksps@VCC>=2.8V REF=internal 2.5V | - | 10.2 | - | Bit |
| SNR ⁽¹⁾ | Signal to Noise Ratio | 1Msps@VCC>=2.7V 500Ksps@VCC>=2.4V 200Ksps@VCC>=2.0V REF=EXREF | - | 70.0 | - | dB |
| | | 1Msps@VCC>=2.7V 500Ksps@VCC>=2.4V 200Ksps@VCC>=2.0V REF=VCC | - | 70.3 | - | dB |
| | | 200Ksps@VCC>=2.0V REF=internal 1.5V | - | 61.8 | - | dB |
| | | 200Ksps@VCC>=2.8V REF=internal 2.5V | - | 64.5 | - | dB |
| DNL ⁽¹⁾ | Differential non-linearity | 200KSps; VREF=EXREF/AVCC | -1 | -0.9/+1.2 | +2.5 | LSB |
| INL ⁽¹⁾ | Integral non-linearity | 200KSps; VREF=EXREF/AVCC | -4.5 | -2.1/+1.6 | +3 | LSB |

| 符号 | 参数 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|-------------|------------------------|----------------------|-----|-------|-----|-----|
| $E_o^{(1)}$ | Offset error | $V_{REF}=EXREF/AVCC$ | - | -3/+3 | - | LSB |
| $E_g^{(1)}$ | Gain error | $V_{REF}=EXREF/AVCC$ | - | -3/+3 | - | LSB |
| $E_T^{(1)}$ | Total unadjusted error | $V_{REF}=EXREF/AVCC$ | - | -5/+5 | - | LSB |

1. 由设计保证，不在生产中测试。
2. ADC 的典型应用如下图所示：

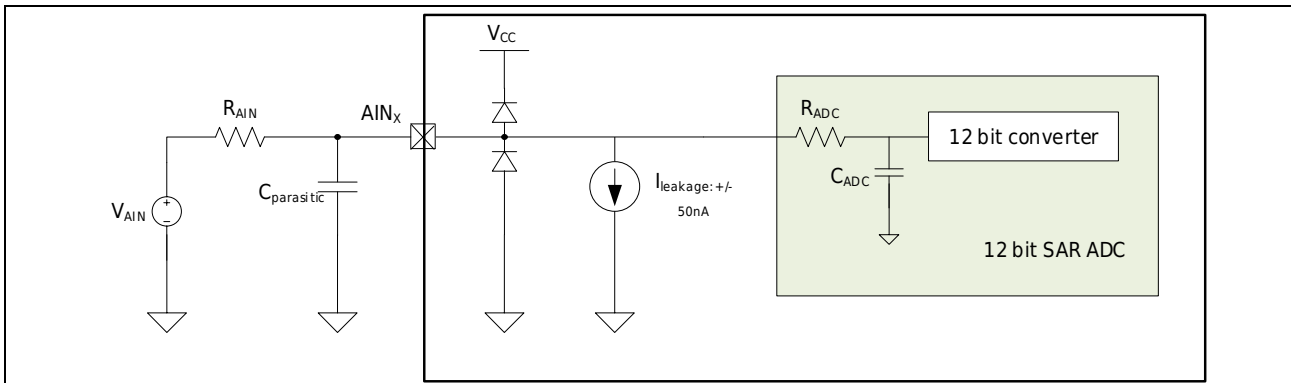


图 7-5 ADC 典型应用示意图

对于 ≤ 0.5 LSB 采样误差的要求，外部输入阻抗的计算公式如下：

$$R_{AIN} \leq \frac{T_S}{C_{ADC} * (N+1) * \ln(2)} - R_{ADC} = \frac{M}{f_{ADCCLK} * C_{ADC} * (N+1) * \ln(2)} - R_{ADC}$$

其中 T_S 为采样时间， N 为 ADC 位数 12， f_{ADCCLK} 为 ADC 时钟频率， M 为采样周期个数（采样时间占 M 个 ADC 时钟周期）。

寄存器 ADC_CR0<3:1>可设定 f_{ADCCLK} 与 PCLK 频率 f_{PCLK} 的关系，如下表：

表 7-27 ADC 时钟频率 f_{ADCCLK} 和 PCLK 分频比关系

| ADC_CR0<3:1> | f_{PCLK}/f_{ADCCLK} |
|--------------|-----------------------|
| 000 | 2 |
| 001 | 4 |
| 010 | 6 |
| 011 | 8 |
| 100 | 10 |
| 101 | 12 |
| 110 | 14 |
| 111 | 1 |

寄存器 ADC_CR0<13:12>可设定采样周期个数 M ，如下表：

表 7-28 ADC 采样周期个数 M 和 ADC 时钟频率 f_{ADCCLK} 的关系

| ADC_CR0<13:12> | M |
|----------------|-----|
| 00 | 4 |
| 01 | 6 |
| 10 | 9 |
| 11 | 10 |

下表列举了几种典型外部输入阻抗值与最短采样时间 T_S 的对应关系。对于其它特殊的外部输入阻抗值，亦可以通过前面给出的外部输入阻抗计算公式计算出对应的最短采样时间的要求。

表 7-29 ADC 最短采样时间和外部电阻 R_{AIN} 的关系

(采样误差 0.5 LSB 的条件下):

| R_{AIN} (Ω) | 最短采样时间 T_S (ns) |
|------------------------|-------------------|
| 10 | 218 |
| 47 | 224 |
| 68 | 228 |
| 100 | 234 |
| 150 | 243 |
| 220 | 255 |
| 330 | 275 |
| 470 | 301 |
| 680 | 338 |
| 1000 | 396 |
| 1500 | 486 |
| 2200 | 612 |
| 3300 | 811 |
| 4700 | 1063 |
| 6800 | 1441 |
| 10000 | 2018 |
| 15000 | 2919 |

对于上述典型应用，应注意：

- 尽量减小 ADC 输入端口 AIN_x 的寄生电容 $C_{parasitic}$ ；
- 除了考虑 R_{AIN} 值外，如果信号源 V_{AIN} 的内阻较大时，也需要加入考虑。

3. 使用温度传感器测量环境温度

当 ADC 的测量通道选择温度传感器的输出电压时，可以通过 ADC 的输出结果以及存储在 Flash 存储器中的校准值计算出当前环境温度。

表 7-30 温度传感器参数

| 符号 | 参数 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|--------|---------------------------------|----|-----|-----|-----|----|
| Temp | Temp Sensor working environment | - | -40 | - | 85 | °C |
| Offset | Calculated Temp offset | - | - | ±5 | - | °C |

7.3.16 VC 特性

表 7-31 VC 特性

| 符号 | 参数 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|-------------|--|--|-----|--|---------|-----|
| Vin | Input voltage range | - | 0 | - | 5.5 | V |
| Vincom | Input common mode range | - | 0.2 | - | VCC-0.2 | V |
| Voffset | Input offset | 常温 25°C 3.3V VCx_BIAS_SEL=00 VCx_BIAS_SEL=01 VCx_BIAS_SEL=10 VCx_BIAS_SEL=11 | - | ±20 ±20 ±15 ±10 | - | mV |
| Icomp | Comparator's current | VCx_BIAS_SEL=00 VCx_BIAS_SEL=01 VCx_BIAS_SEL=10 VCx_BIAS_SEL=11 | - | 1 4 18 36 | - | μA |
| Tresponse | Comparator's response time when one input cross another | VCx_BIAS_SEL=00 VCx_BIAS_SEL=01 VCx_BIAS_SEL=10 VCx_BIAS_SEL=11 | - | 20 5 1 0.2 | - | μs |
| Tsetup | Comparator's setup time when ENABLE. Input signals unchanged. | - | - | 1 | - | μs |
| Vhysteresis | Comparator's hysteresis voltage | VCx_HYS_SEL=00 VCx_HYS_SEL=01 VCx_HYS_SEL=10 VCx_HYS_SEL=11 | - | 0 10 20 30 | - | mV |
| Rin | Equivalent input resistance of signal at Positive input | - | - | - | 350 | Ohm |
| Voffset_DAC | Comparator's inner DAC's offset | VCx_NSEL=1011 | - | ±40 | - | mV |
| Twarmup | From main bandgap enable to 1.2V BGR reference、Temp sensor voltage、ADC internal 1.5V、2.5V reference stable | - | - | 60 | - | μs |
| Tfilter | Digital filter time (当滤波时钟为 RC150K 时) | VC_debounce = 000 VC_debounce = 001 VC_debounce = 010 VC_debounce = 011 VC_debounce = 100 VC_debounce = 101 VC_debounce = 110 VC_debounce = 111 | - | 7 14 28 112 450 1800 7200 28800 | - | μs |

7.3.17 OPA 特性

表 7-32 OPA 特性

(AVCC=2.0V ~ 5.5 V, AVSS=0 V, Ta=- 40°C ~ +85°C)

| 符号 | 参数 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|--------|-------------------------|---|-----|------|----------|------|
| Vi | 输入电压 | - | 0.2 | - | AVCC-0.2 | V |
| Vo | 输出电压 ⁽¹⁾ | - | 0.2 | - | AVCC-0.2 | V |
| Io | 输出电流 ⁽¹⁾ | - | - | - | 0.3 | mA |
| RL | 负载电阻 ⁽¹⁾ | - | 5 | - | - | KΩ |
| Tstart | 初始化时间 ⁽²⁾⁽¹⁾ | - | - | 3 | - | μs |
| Vos | 输入失调电压 | Vic=AVCC/2, Vo=AVCC/2, RL=5kΩ, Rs=50Ω, AutoZero function off; | - | ±3.5 | - | mV |
| | | Vic=AVCC/2, Vo=AVCC/2, RL=5kΩ, Rs=50Ω, AutoZero function on, after calibration; | - | ±1.5 | - | mV |
| UGBW | 单位增益带宽 ⁽¹⁾ | RL=5kΩ | - | 10 | - | MHz |
| SR | 压摆率 ⁽¹⁾ | RL=5kΩ | - | 5.5 | - | V/μs |

1. 由设计保证，不在生产中测试。
2. 需要同时设置 BGR_CR<0>=1。

7.3.18 TIM 定时器特性

有关输入输出复用功能引脚（输出比较、输入捕获、外部时钟、PWM 输出）的特性详情，参见下表。

表 7-33 高级定时器 (ATIM) 特性⁽¹⁾

| 符号 | 参数 | 条件 | 最小值 | 最大值 | 单位 |
|----------------------|------------------|-----------------------------|------|------------|---------------------|
| t _{res} | 定时器分辨时间 | - | 1 | - | t _{TIMCLK} |
| | | f _{TIMCLK} =64 MHz | 15.6 | - | ns |
| f _{ext} | 外部时钟频率 | f _{TIMCLK} =64 MHz | 0 | 32 | MHz |
| Re _{STim} | 定时器分辨率 | 模式 0 自由计数 | - | 32 | 位 |
| | | - | - | 16 | 位 |
| T _{counter} | 选择内部时钟时, 16 位计数器 | - | 1 | 65536 | t _{TIMCLK} |
| | 选择内部时钟时, 32 位计数器 | - | 1 | 4294967296 | t _{TIMCLK} |

1. 由设计保证，不在生产中测试。

表 7-34 复合定时器 (CTIM) 特性⁽¹⁾

| 符号 | 参数 | 条件 | 最小值 | 最大值 | 单位 |
|----------------------|------------------|-----------------------------|------|-------|---------------------|
| t _{res} | 定时器分辨时间 | - | 1 | - | t _{TIMCLK} |
| | | f _{TIMCLK} =64 MHz | 15.6 | - | ns |
| f _{ext} | 外部时钟频率 | f _{TIMCLK} =64 MHz | 0 | 32 | MHz |
| Re _{STim} | 定时器分辨率 | - | - | 16 | 位 |
| T _{counter} | 选择内部时钟时, 16 位计数器 | - | 1 | 65536 | t _{TIMCLK} |

1. 由设计保证，不在生产中测试。

表 7-35 低功耗定时器特性⁽¹⁾

| 符号 | 参数 | 条件 | 最小值 | 最大值 | 单位 |
|----------------------|------------------|-----------------------------|------|-------|---------------------|
| t _{res} | 定时器分辨时间 | - | 1 | - | t _{TIMCLK} |
| | | f _{TIMCLK} =64 MHz | 15.6 | - | ns |
| f _{ext} | 外部时钟频率 | f _{TIMCLK} =64 MHz | 0 | 32 | MHz |
| Re _{STim} | 定时器分辨率 | - | - | 16 | 位 |
| T _{counter} | 选择内部时钟时, 16 位计数器 | - | 1 | 65536 | t _{TIMCLK} |

1. 由设计保证，不在生产中测试。

表 7-36 IWDWT 特性⁽¹⁾

| 符号 | 参数 | 条件 | 最小值 | 最大值 | 单位 |
|------------------|------------|-------------------------------|-------|-------|----|
| t _{res} | IWDWT 溢出时间 | f _{IWDTCCLK} =32 kHz | 0.125 | 65000 | ms |

1. 由设计保证，不在生产中测试。

7.3.19 通信接口

7.3.19.1 I2C 特性

I2C 接口特性如下表：

表 7-37 I2C 接口特性⁽¹⁾

| 符号 | 参数 | 标准模式 (100K) | | 快速模式 (400K) | | 高速模式 (1M) | | 单位 |
|---------------------|------------------|-------------|-----|-------------|-----|-----------|-----|----|
| | | 最小值 | 最大值 | 最小值 | 最大值 | 最小值 | 最大值 | |
| t _{SCLL} | SCL 时钟低时间 | 4.7 | - | 1.25 | - | 0.5 | - | μs |
| t _{SCLH} | SCL 时钟高时间 | 4.0 | - | 0.6 | - | 0.26 | - | μs |
| t _{SU.SDA} | SDA 建立时间 | 250 | - | 100 | - | 50 | - | ns |
| t _{HD.SDA} | SDA 保持时间 | 0 | - | 0 | - | 0 | - | μs |
| t _{HD.STA} | 开始条件保持时间 | 2.5 | - | 0.625 | - | 0.25 | - | μs |
| t _{SU.STA} | 重复的开始条件建立时间 | 2.5 | - | 0.6 | - | 0.25 | - | μs |
| t _{SU.STO} | 停止条件建立时间 | 0.25 | - | 0.25 | - | 0.25 | - | μs |
| t _{BUF} | 总线空闲 (停止条件至开始条件) | 4.7 | - | 1.3 | - | 0.5 | - | μs |

1. 由设计保证，不在生产中测试。

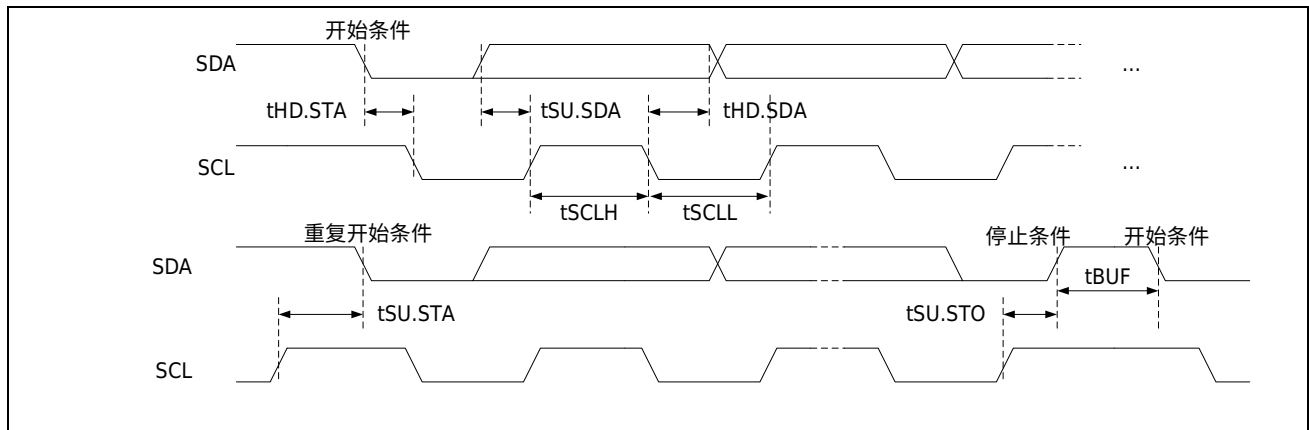


图 7-6 I2C 接口时序

7.3.19.2 SPI 特性

表 7-38 SPI 接口特性⁽¹⁾

| 符号 | 参数 | 条件 | 最小值 | 最大值 | 单位 |
|-----------------------|-------------|------------------------------------|----------------------------|-----|----|
| t _c (SCK) | 串行时钟的周期 | 主机模式 | 50 | - | ns |
| | | 从机模式 f _{PCLK} = 16 MHz | 250 | - | ns |
| t _w (SCKH) | 串行时钟的高电平时间 | 主机模式 | 0.5 × t _c (SCK) | - | ns |
| | | 从机模式 | 0.5 × t _c (SCK) | - | ns |
| t _w (SCKL) | 串行时钟的低电平时间 | 主机模式 | 0.5 × t _c (SCK) | - | ns |
| | | 从机模式 | 0.5 × t _c (SCK) | - | ns |
| t _{su} (SSN) | 从机选择的建立时间 | 从机模式 | 0.5 × t _c (SCK) | - | ns |
| t _h (SSN) | 从机选择的保持时间 | 从机模式 | 0.5 × t _c (SCK) | - | ns |
| t _v (MO) | 主机数据输出的生效时间 | f _{PCLK} = 32 MHz | - | 3 | ns |
| t _h (MO) | 主机数据输出的保持时间 | f _{PCLK} = 32 MHz | 2 | - | ns |
| t _v (SO) | 从机数据输出的生效时间 | f _{PCLK} = 16 MHz | - | 148 | ns |
| t _h (SO) | 从机数据输出的保持时间 | f _{PCLK} = 16 MHz | 47 | - | ns |
| t _{su} (MI) | 主机数据输入的建立时间 | - | 25 | - | ns |
| t _h (MI) | 主机数据输入的保持时间 | - | 2 | - | ns |
| t _{su} (SI) | 从机数据输入的建立时间 | - | 2 | - | ns |
| t _h (SI) | 从机数据输入的保持时间 | - | 95 | - | ns |

1. 由设计保证，不在生产中测试。

SPI 接口信号的波形和时序参数如下：

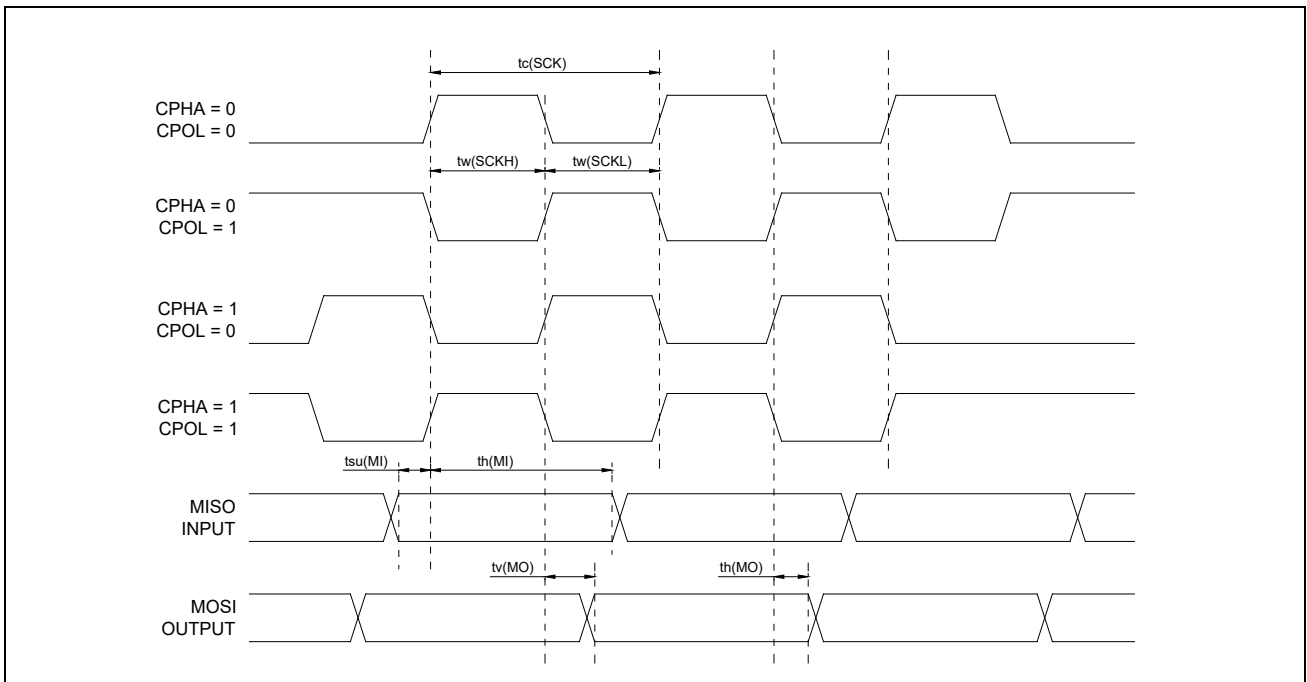


图 7-7 SPI 时序图 (主机模式)

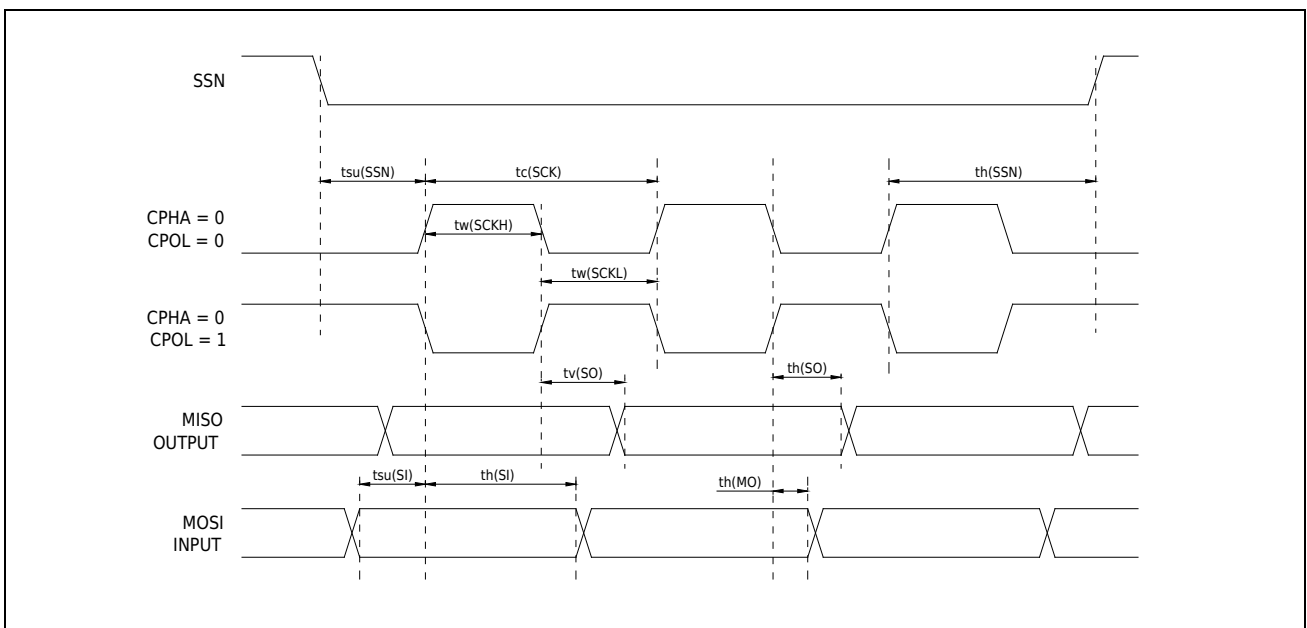


图 7-8 SPI 时序图 (从机模式 cpha=0)

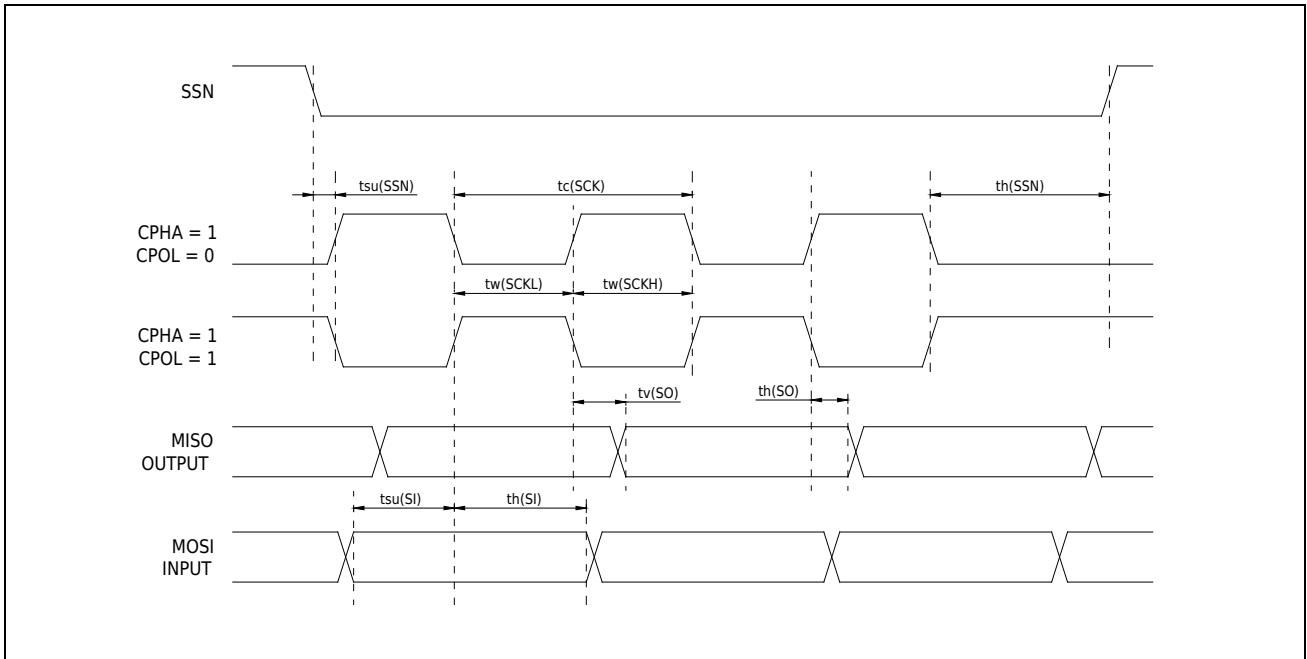
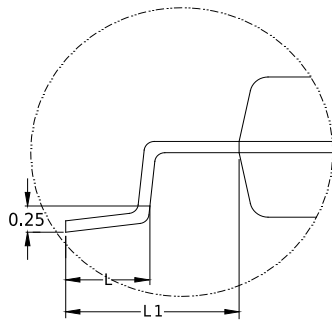
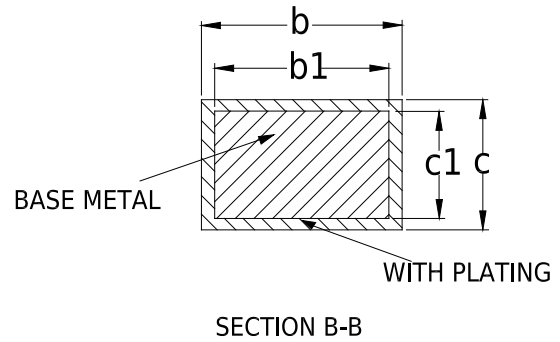
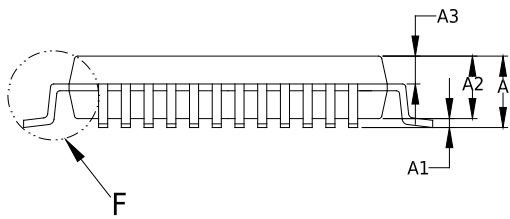


图 7-9 SPI 时序图 (从机模式 cpha=1)

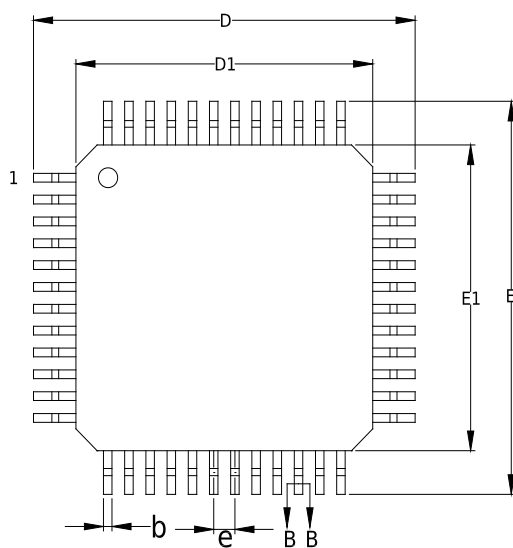
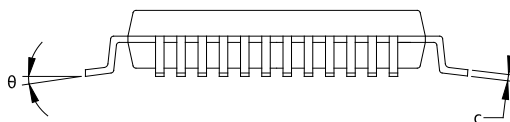
8 封装信息

8.1 封装尺寸

LQFP48 封装



DETAIL: F

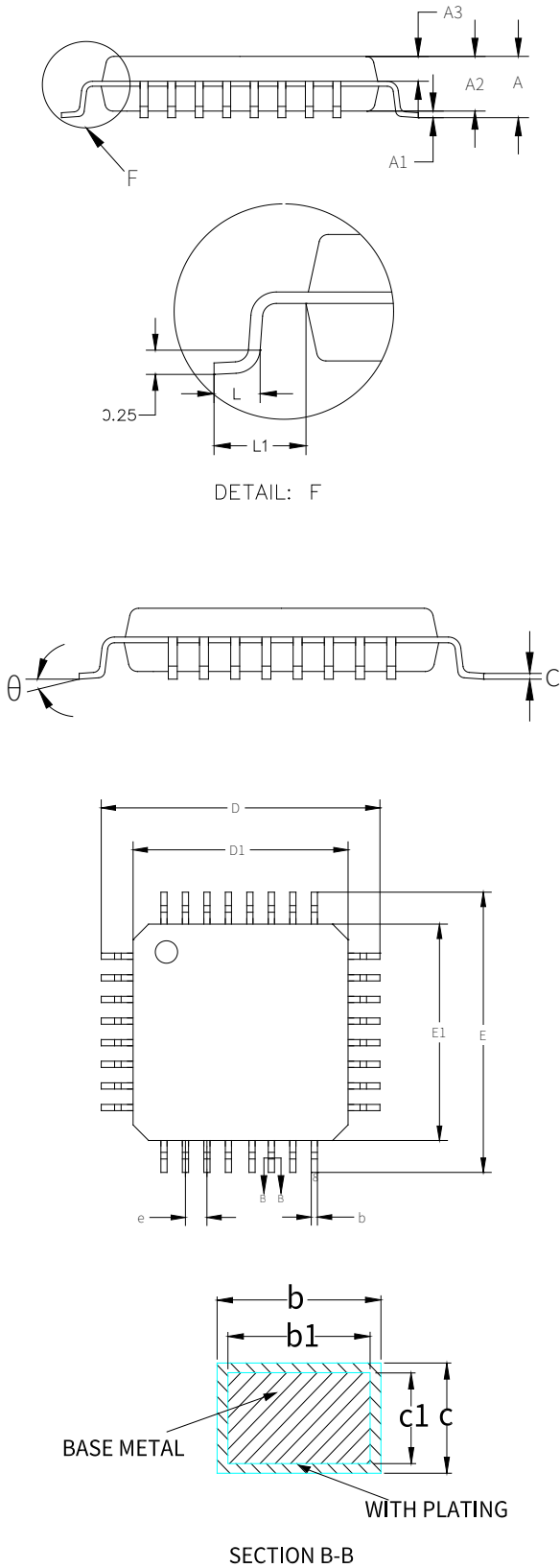


| Symbol | 7x7 Millimeter | | |
|----------|----------------|------|------|
| | Min | Nom | Max |
| A | -- | -- | 1.60 |
| A1 | 0.05 | -- | 0.15 |
| A2 | 1.35 | 1.40 | 1.45 |
| A3 | 0.59 | 0.64 | 0.69 |
| b | 0.17 | -- | 0.27 |
| b1 | 0.17 | 0.20 | 0.23 |
| c | 0.10 | -- | 0.2 |
| c1 | 0.10 | 0.13 | 0.16 |
| D | 8.80 | 9.00 | 9.20 |
| D1 | 6.90 | 7.00 | 7.10 |
| E | 8.80 | 9.00 | 9.20 |
| E1 | 6.90 | 7.00 | 7.10 |
| e | 0.50BSC | | |
| L | 0.45 | -- | 0.75 |
| L1 | 1.00REF | | |
| θ | 0 | -- | 7° |

NOTE:

- Dimensions "D1" and "E1" do not include mold flash.

LQFP32 封装

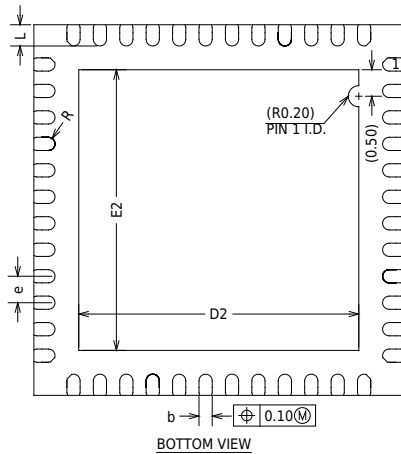
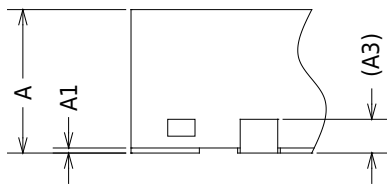
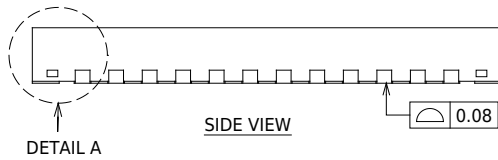
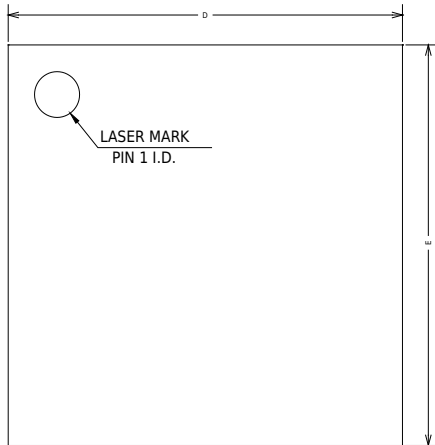


| Symbol | 7x7 Millimeter | | |
|----------|----------------|------|------|
| | Min | Nom | Max |
| A | - | - | 1.60 |
| A1 | 0.05 | - | 0.15 |
| A2 | 1.35 | 1.40 | 1.45 |
| A3 | 0.59 | 0.64 | 0.69 |
| b | 0.30 | - | 0.45 |
| b1 | 0.30 | 0.35 | 0.40 |
| c | 0.10 | - | 0.20 |
| c1 | 0.10 | 0.13 | 0.16 |
| D | 8.80 | 9.00 | 9.20 |
| D1 | 6.90 | 7.00 | 7.10 |
| E | 8.80 | 9.00 | 9.20 |
| E1 | 6.90 | 7.00 | 7.10 |
| e | 0.80BSC | | |
| L | 0.45 | 0.60 | 0.75 |
| L1 | 1.00REF | | |
| θ | 0° | - | 7° |

NOTE:

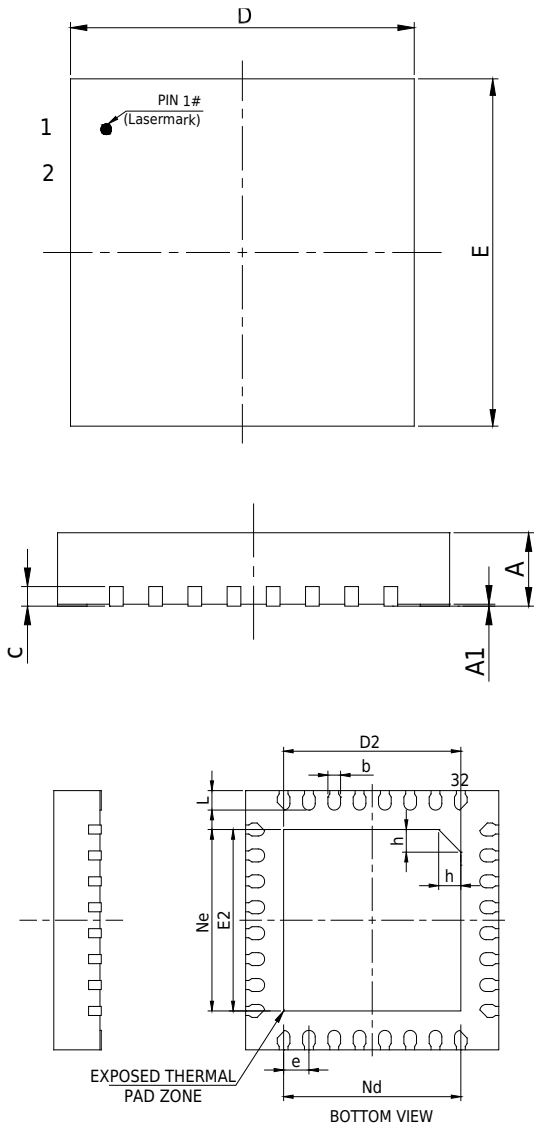
- Dimensions "D1" and "E1" do not include mold flash.

QFN48 封装



| Symbol | 7x7 Millimeter | | |
|--------|----------------|------|------|
| | Min | Nom | Max |
| A | 0.70 | 0.75 | 0.80 |
| A1 | 0.00 | 0.02 | 0.05 |
| A3 | 0.20REF | | |
| b | 0.18 | 0.25 | 0.30 |
| D | 6.90 | 7.00 | 7.10 |
| D2 | 5.20 | 5.35 | 5.50 |
| E | 6.90 | 7.00 | 7.10 |
| E2 | 5.20 | 5.35 | 5.50 |
| e | 0.40 | 0.50 | 0.60 |
| L | 0.30 | 0.40 | 0.50 |
| R | 0.09 | -- | -- |

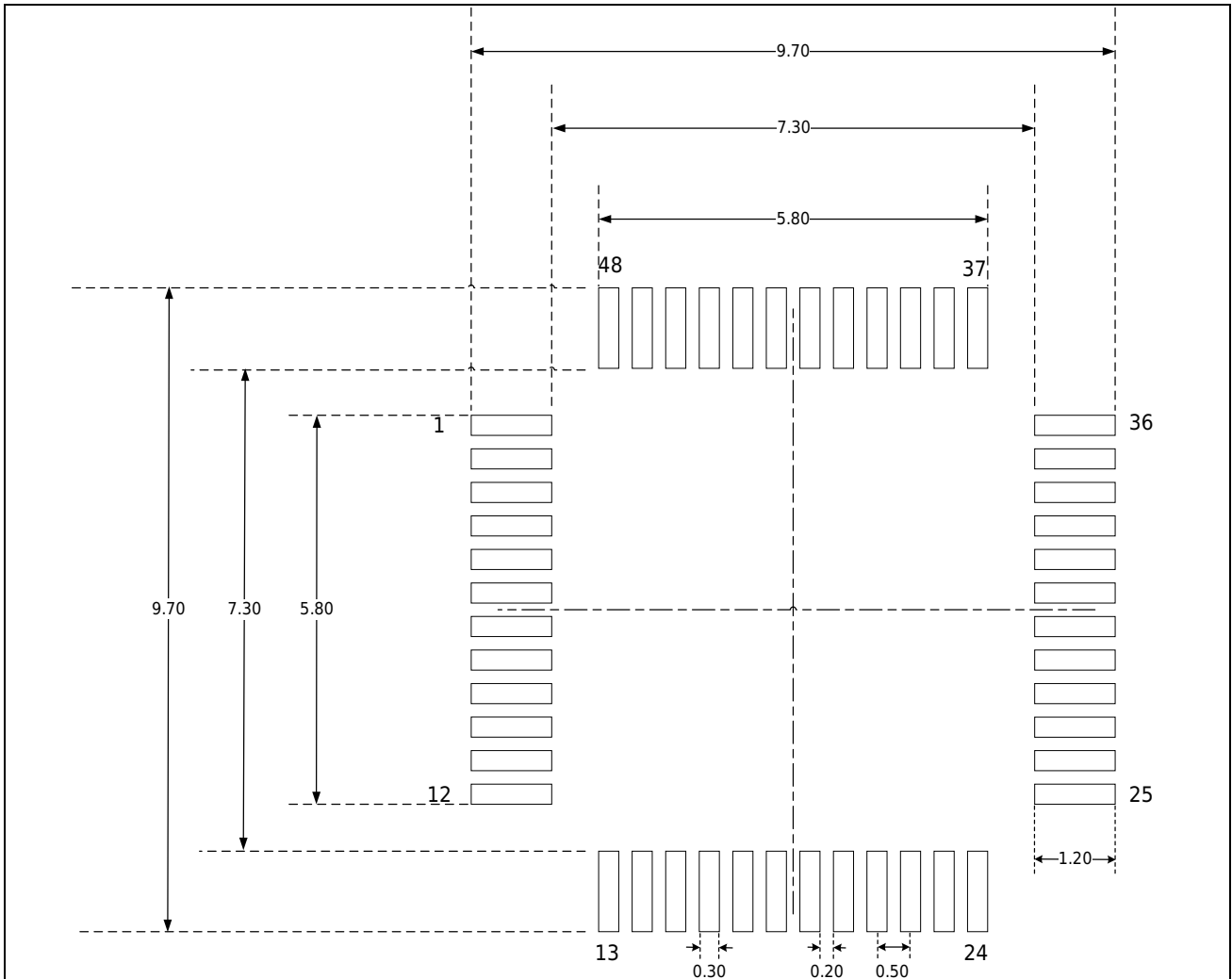
QFN32 封装



| Symbol | 4x4 Millimeter | | |
|--------|----------------|------|------|
| | Min | Nom | Max |
| A | 0.70 | 0.75 | 0.80 |
| A1 | 0 | 0.02 | 0.05 |
| b | 0.15 | 0.20 | 0.25 |
| c | 0.18 | 0.20 | 0.25 |
| D | 3.90 | 4.00 | 4.10 |
| D2 | 2.60 | 2.75 | 2.90 |
| e | 0.40BSC | | |
| Nd | 2.80BSC | | |
| E | 3.90 | 4.00 | 4.10 |
| E2 | 2.60 | 2.75 | 2.90 |
| Ne | 2.80BSC | | |
| L | 0.2 | 0.33 | 0.45 |
| h | 0.25 | 0.33 | 0.40 |

8.2 焊盘示意图

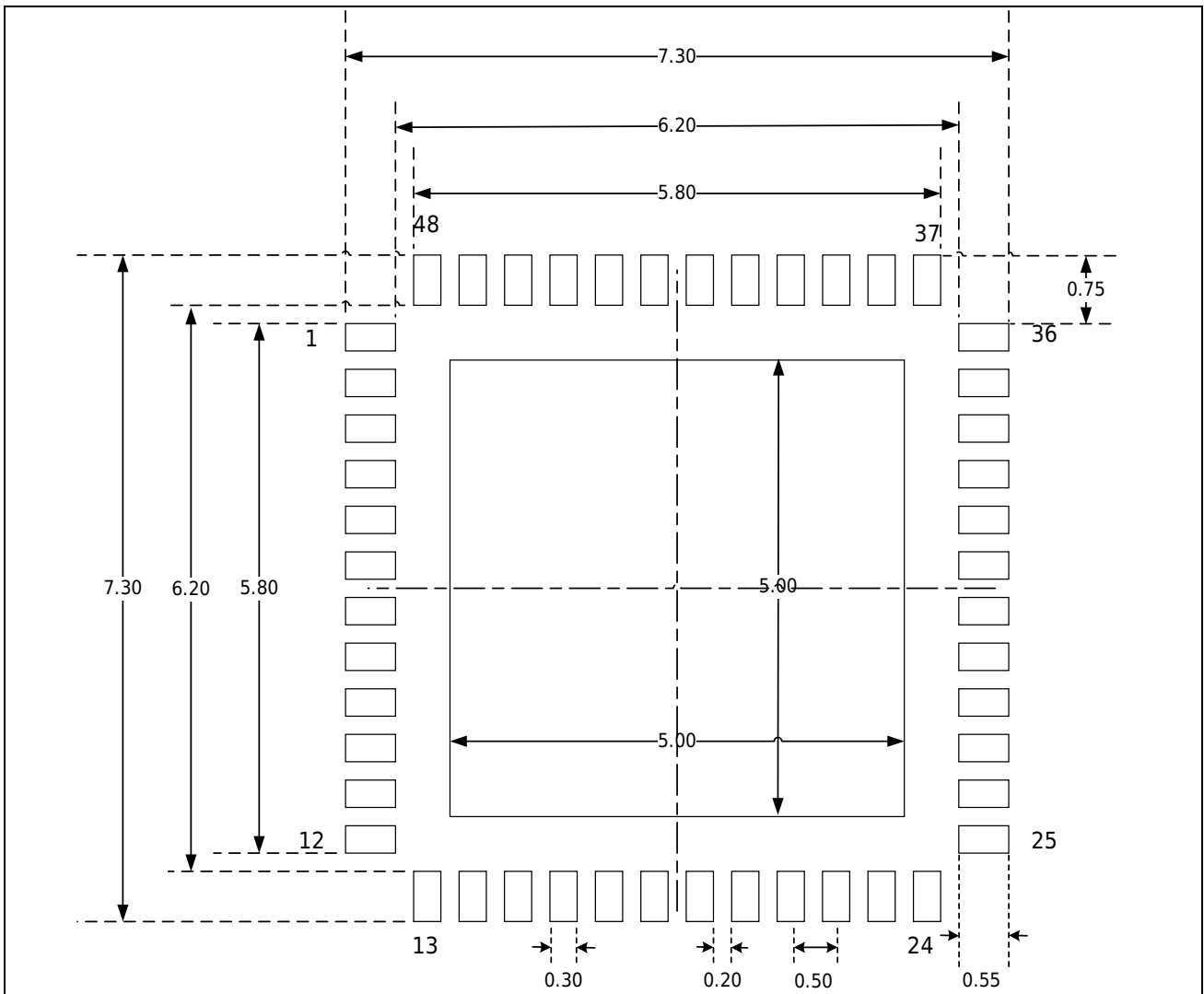
LQFP48 封装 (7 mm x 7 mm)



NOTE:

- Dimensions are expressed in millimeters.
- 尺寸仅做参考。

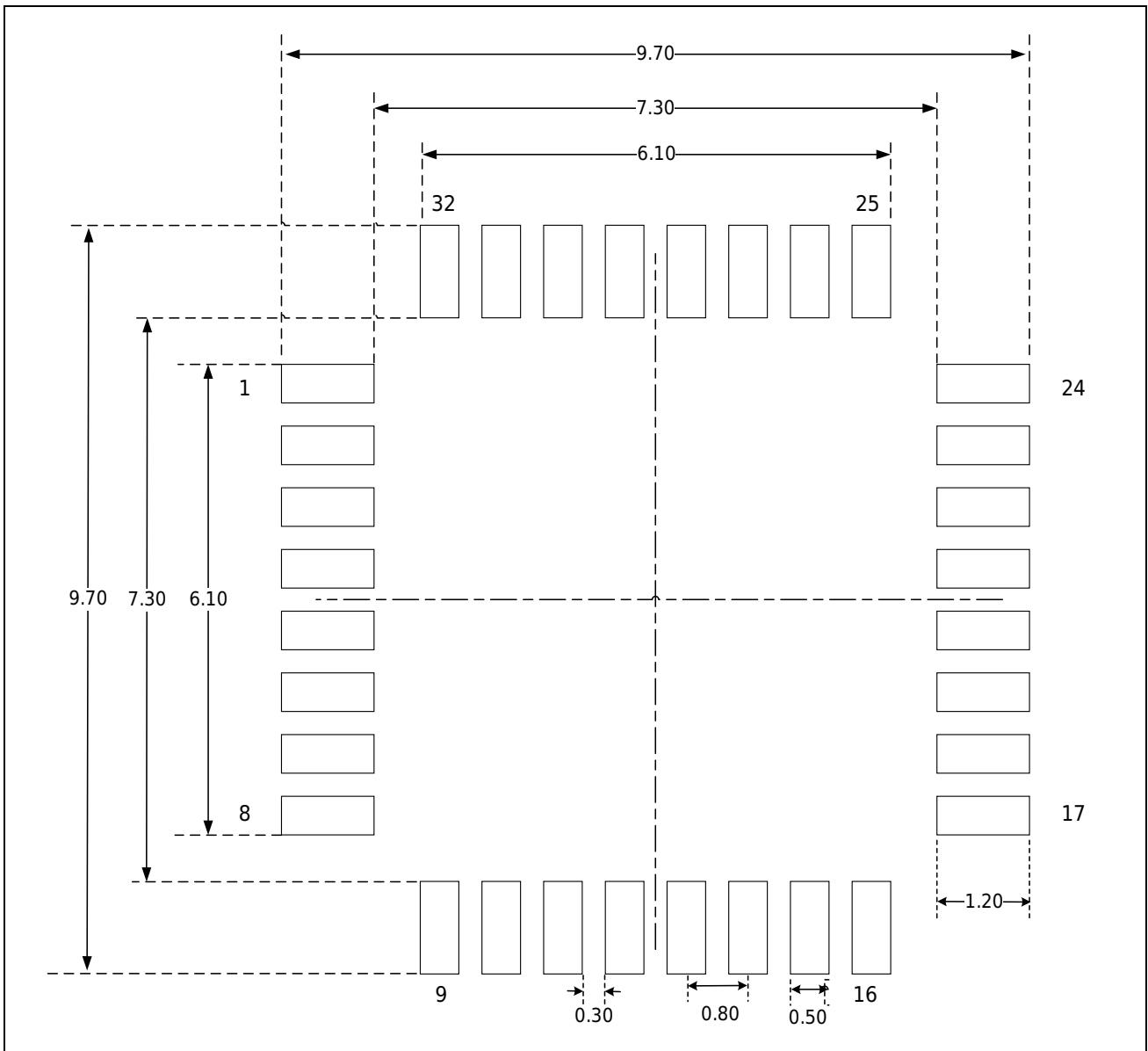
QFN48 封装 (7 mm x 7 mm)



NOTE:

- Dimensions are expressed in millimeters.
- 尺寸仅做参考。

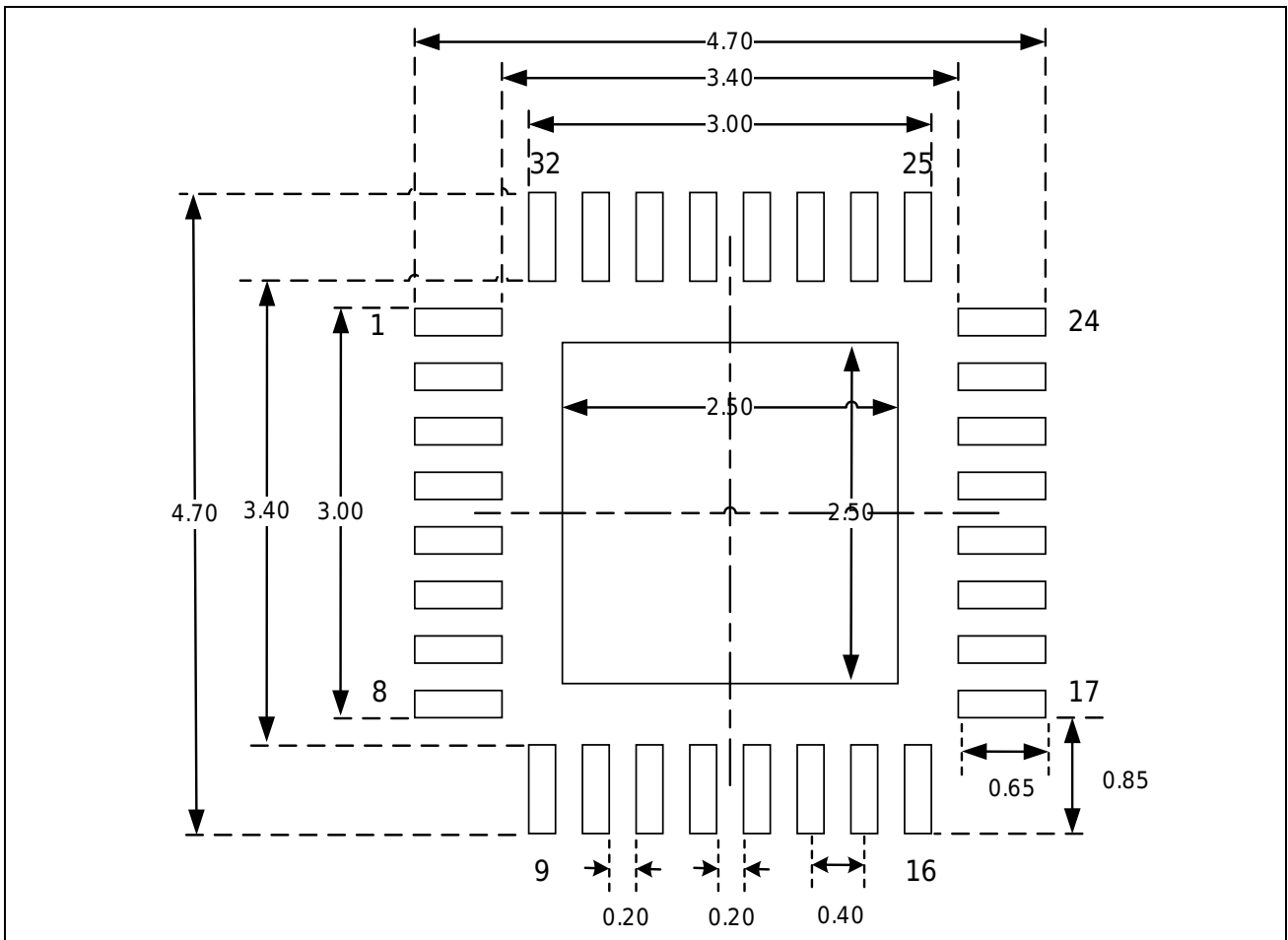
LQFP32 封装 (7 mm x 7 mm)



NOTE:

- Dimensions are expressed in millimeters.
- 尺寸仅做参考。

QFN32 封装 (4 mm x 4 mm)



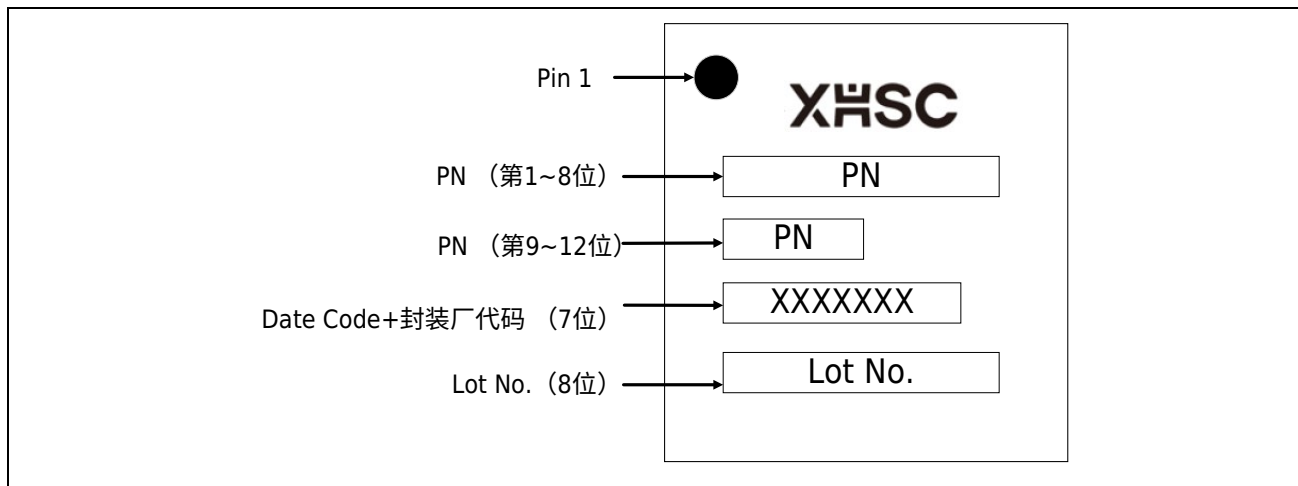
NOTE:

- Dimensions are expressed in millimeters.
- 尺寸仅做参考。

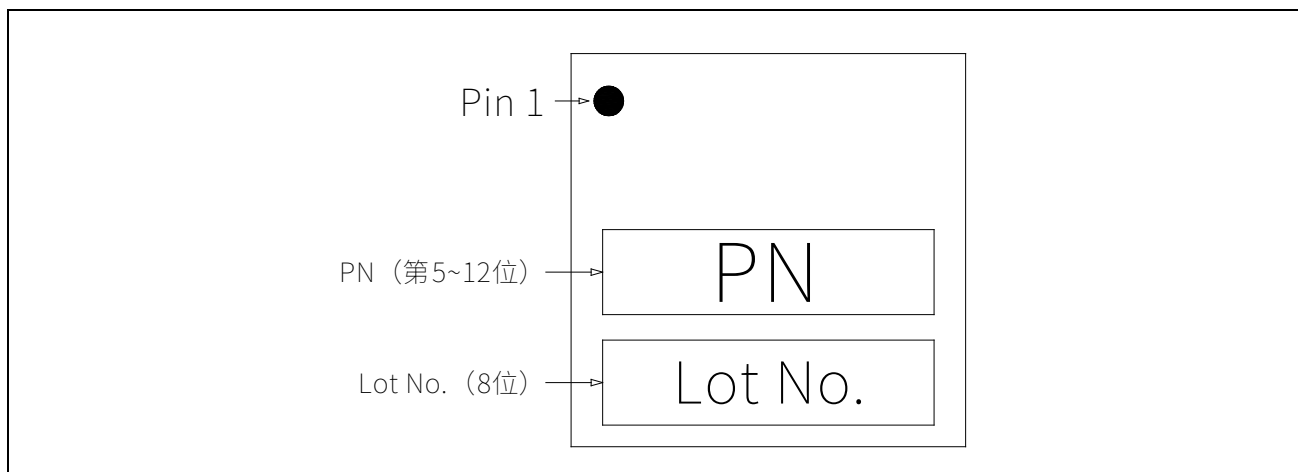
8.3 丝印说明

以下给出各封装正面丝印的 Pin 1 位置和信息说明。

LQFP32/ 48 和 QFN48 封装 (7 mm x 7 mm)



QFN32 封装 (4 mm x 4 mm)



注意:

- 上图空白框表示与生产相关的可选标记，本节不作说明。

8.4 封装热阻系数

封装芯片在指定工作环境温度下工作时，芯片表面的结温 T_j (°C) 可以按照下面的公式计算：

$$T_j = T_{amb} + (P_D \times \theta_{JA})$$

- T_{amb} 是指封装芯片工作时的工作环境温度，单位是°C；
- θ_{JA} 是指封装对工作环境的热阻系数，单位是°C/W；
- P_D 等于芯片的内部功耗和 I/O 功耗之和，单位是 W。芯片的内部功耗是产品的 $I_{DD} \times V_{DD}$ ，I/O 功耗指的是指芯片工作时 I/O 引脚产生的功耗，通常该部分值很小，可以忽略。

芯片在指定工作环境温度下工作时芯片表面的结温 T_j ，不可以超出芯片可容许的最大结温度 T_{j0} 。

表 8-1 各封装热阻系数表

| Package Type and Size | Thermal Resistance Junction-ambient Value (θ_{JA}) | Unit |
|-----------------------------------|---|------|
| LQFP48 7 mm x 7 mm / 0.5 mm pitch | 75 +/- 10% | °C/W |
| LQFP32 7 mm x 7 mm / 0.8 mm pitch | 80 +/- 10% | °C/W |
| QFN48 7 mm x 7 mm / 0.5 mm pitch | 30 +/- 10% | °C/W |
| QFN32 4 mm x 4 mm / 0.4 mm pitch | 53 +/- 10% | °C/W |

9 订购信息

| 产品型号 | HC32F052 JATA-LQ48 | HC32F052 JAUA-QFN48TR | HC32F052 FATA-LQ32 | HC32F052 FAUA- QFN32TR | HC32F052 J8TA-LQ48 | HC32F052 J8UA-QFN48TR | HC32F052 F8TA-LQ32 | HC32F052 F8UA- QFN32TR |
|-------------|-----------------------|--------------------------|-----------------------|------------------------------|-----------------------|--------------------------|-----------------------|------------------------------|
| 主频 (MHz) | 64 | 64 | 64 | 64 | 64 | 64 | 64 | 64 |
| 内核 | M0+ | M0+ | M0+ | M0+ | M0+ | M0+ | M0+ | M0+ |
| Flash (KB) | 128 | 128 | 128 | 128 | 64 | 64 | 64 | 64 |
| RAM (KB) | 16 | 16 | 16 | 16 | 16 | 16 | 16 | 16 |
| GPIO | 40 | 40 | 26 | 26 | 40 | 40 | 26 | 26 |
| 工作电压 (V) | 2.0~5.5 | 2.0~5.5 | 2.0~5.5 | 2.0~5.5 | 2.0~5.5 | 2.0~5.5 | 2.0~5.5 | 2.0~5.5 |
| DMA | 1*5 ch | 1*5 ch | 1*5 ch | 1*5 ch | 1*5 ch | 1*5 ch | 1*5 ch | 1*5 ch |
| 低功耗定时器 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| 基本定时器 (复用) | 6 | 6 | 6 | 6 | 6 | 6 | 6 | 6 |
| 通用定时器 | 2 | 2 | 2 | 2 | 2 | 2 | 2 | 2 |
| 高级定时器 | 4 | 4 | 4 | 4 | 4 | 4 | 4 | 4 |
| 实时时钟定时器 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| LPUART | 2 | 2 | 1 | 1 | 2 | 2 | 1 | 1 |
| USART | 2 | 2 | 2 | 2 | 2 | 2 | 2 | 2 |
| LIN | ✓ | ✓ | ✓ | ✓ | ✓ | ✓ | ✓ | ✓ |
| ISO7816 | ✓ | ✓ | ✓ | ✓ | ✓ | ✓ | ✓ | ✓ |
| CAN | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| I2C | 2 | 2 | 2 | 2 | 2 | 2 | 2 | 2 |
| I2C SLV | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| SPI | 2 | 2 | 1 | 1 | 2 | 2 | 1 | 1 |
| ADC (12bit) | 1*16 ch | 1*16 ch | 1*10 ch | 1*10 ch | 1*16 ch | 1*16 ch | 1*10 ch | 1*10 ch |

| 产品型号 | HC32F052 JATA-LQ48 | HC32F052 JAUA-QFN48TR | HC32F052 FATA-LQ32 | HC32F052 FAUA- QFN32TR | HC32F052 J8TA-LQ48 | HC32F052 J8UA-QFN48TR | HC32F052 F8TA-LQ32 | HC32F052 F8UA- QFN32TR |
|-----------|-----------------------|--------------------------|-----------------------|------------------------------|-----------------------|--------------------------|-----------------------|------------------------------|
| OPA | 2 | 2 | 0 | 0 | 2 | 2 | 0 | 0 |
| VC | 2 | 2 | 2 | 2 | 2 | 2 | 2 | 2 |
| CRC | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| LVD | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| 工作温度 (°C) | -40~85 | -40~85 | -40~85 | -40~85 | -40~85 | -40~85 | -40~85 | -40~85 |
| 封装形式 | LQFP48(7*7) | QFN48(7*7) | LQFP32(7*7) | QFN32(4*4) | LQFP48(7*7) | QFN48(7*7) | LQFP32(7*7) | QFN32(4*4) |
| 脚间距 | 0.5 mm | 0.5 mm | 0.5 mm | 0.4 mm | 0.5 mm | 0.5 mm | 0.5 mm | 0.4 mm |
| 产品厚度 | 1.6 mm | 0.75 mm | 1.6 mm | 0.75 mm | 1.6 mm | 0.75 mm | 1.6 mm | 0.75 mm |
| 包装方式 | Tray | Tape & Reel | Tray | Tape & Reel | Tray | Tape & Reel | Tray | Tape & Reel |

订购前，请联系销售窗口咨询最新量产信息。

版本修订记录

| 版本号 | 修订日期 | 修订内容 |
|---------|------------|---|
| Rev1.00 | 2023/11/15 | 初版发布。 |
| Rev1.10 | 2024/06/25 | <p>1) 产品特性：修改唤醒时间“4μs”为“6μs”；修改“运放”为“运算放大器”。</p> <p>2) 简介：修改模数转换器 ADC 描述：输入通道数改为 18、删除 1.2V 相关描述、“内置电压跟随器”改为“内置输入电压跟随器”；修改模拟电压比较器 VC 描述：内部负输入通道改为 3，删除 1.2V 相关描述；修改运算放大器 OPA 描述：“简易滤波器”改为“简易放大器”。</p> <p>3) 引脚配置及功能：QFN48 封装图替换。</p> <p>4) 电气特性：删除图 7-1 的说明；表 7-3 的存储温度“-60~ + 150”改为“-65~+150”；修改表 7-7 LVD 模块特性的检测阈值参数；表 7-8 添加数据来源说明和注意事项；表 7-10 低功耗模式唤醒时间添加数据来源说明、修改数据“4μs”为“6μs”；表 7-14 低速外部时钟 XTL 第一条说明添加“非特别标注”；修改表 7-15 的震荡频率参数、添加启动时间参数、添加数据来源说明；修改表 7-16 的震荡频率参数、添加数据来源说明；修改表 7-17 的锁定时间参数、添加数据来源说明；表 7-18 “存储特性”改为“Flash 存储特性”，删除表中“Regulator voltage=1.5V”，修改页擦除时间参数；修改表 7-21 的英文为中文；图 7-4 添加数据来源说明；修改表 7-22 的英文为中文；表 7-23 删除 $t_{(int)}$ 参数；表 7-24 添加数据来源说明；修改表 7-32 的“Vio”为“Vos”，修改“AZ”为“AutoZero”；修改表 7-38 的“62.5”为“50”。</p> |